

論 文

Potentially Unstable한
GaAs FET를 이용한 광대역 마이크로파
증폭기에 관한 연구

正會員 洪 在 杓* 正會員 趙 榮 基** 正會員 孫 鉉***

A Study on the Broadband
Microwave Amplifier Design Using
Potentially Unstable GaAs FET

Jae Pyo HONG*, Young Ki CHO**, Hyon SON*** *Regular Members*

要 約 potentially unstable한 GaAs FET를 사용하여 3~4GHz에서 평탄한 이득특성을 갖는 광대역 초고주파 증폭기를 설계하였다. 입력정합회로는 유용전력이득이 14dB인 원을 사용하여 안정한 영역에 존재하도록 설계하였다. 출력정합회로는 최대전력이 전달되고 또한 안정한 영역에 존재하도록 Fano의 대역통과 정합이론을 사용하여 설계하였다. 전송전력이득 및 S_{11} 과 S_{22} 의 실험치는 이론치와 거의 유사한 특성을 나타내었다.

ABSTRACT The broadband microwave amplifier in the 3~4GHz frequency range has been designed by using potentially unstable GaAs FET. Input matching network is designed by 14dB available power gain circles which are in the stable region. In order to obtain maximum transducer power gain, output matching network which is in the stable region can be designed using Fano's bandpass matching network. The measured values of transducer power gain, S_{11} , and S_{22} show close agreements with the theoretical values.

1. 서 론

GaAs FET는 잡음특성과 전력이득특성 면에

*順川工業專門大學
Dept. of Electronics, Soon Cheon Junior Tech.
College Soon Cheon, 540, Korea.

** , ***慶北大學校 電子工學科
Dept. of Electronic Engineering, Kyungpook,
National University, Daegu, 635, Korea.
論文番號 : 87-03 (接受 1986. 9. 26)

서 bipolar transistor보다 유리하다⁽¹⁾. 그리고 초고주파용 협대역 증폭기와는 달리 광대역 증폭기는 설계시 복잡한 이론이 필요하게 된다.

W. K. Chen^{(2), (3)}은 임의의 수동부하(passive load)와 전원저항 사이의 광대역 정합이론을 체계화했고 T. T. Ha⁽⁴⁾는 unconditionally stable한 트랜지스터를 부하로 하여 정합회로의 설계를 정리하였다.

본 논문에서는 potentially unstable 한 GaAs FET 를 사용하여 3 ~ 4 GHz에서 평탄한 이득을 갖도록 입출력 정합회로를 설계하였다. 입력 정합회로는 Smith chart 상에 유용전력이득원(available power gain circle)을 이용하여 입력안정도를 만족하도록 설계하였다. 그리고 출력정합회로는 최대전력이 전달되고 출력안정도를 만족하도록 Fano의 대역통과 정합이론⁽⁵⁾을 이용하여 설계하였다. 설계된 증폭기를 MIC 회로로 제작하여 이득 및 정합상태를 이론치와 실험치를 비교 검토하였다.

2. 이 론

2-1 안정도

그림 1에서 FET와 전원 및 부하 사이에 정합회로가 연결되었을 때 FET 입력단의 반사계수는 Γ_{in} 이고 출력단의 반사계수는 Γ_{out} 이다. 이를 FET의 scattering parameter로 표시하면 다음 식과 같다.

$$\Gamma_{in} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \quad (1)$$

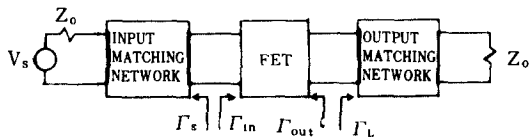


그림 1 증폭기 계통도
Amplifier block diagram.

$$\Gamma_{out} = S_{22} + \frac{S_{12}S_{21}\Gamma_s}{1 - S_{11}\Gamma_s} \quad (2)$$

여기서 Γ_s 는 입력정합회로측으로 본 전원반사계수이며 Γ_L 는 출력정합회로측으로 본 부하반사계수이다.

$$\Gamma_s = \frac{Z_s - Z_o}{Z_s + Z_o} \quad (3)$$

$$\Gamma_L = \frac{Z_L - Z_o}{Z_L + Z_o} \quad (4)$$

증폭기의 안정도는 Γ_s , Γ_L , Γ_{in} 및 Γ_{out} 값에 의해 결정되며 Linvill stability factor K로 정의한다.

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} \quad (5)$$

여기서 $\Delta = S_{11}S_{22} - S_{12}S_{21}$ 이다.

$K > 1$ 인 경우, 즉 Γ_s , Γ_L , Γ_{in} 및 Γ_{out} 의 절대값이 모두 1보다 작은 경우가 unconditionally stable하다. 그리고 $K < 1$ 경우는 potentially unstable하며 이는 임의의 수동 입출력 정합회로를 포함한 입출력 임피던스가 부저항 특성을 갖게 된다.

입출력 정합회로의 안정한 영역을 표시하는 입출력 안정원(stability circle)의 중심과 반경은 각각 식(6)(7)과 같다.

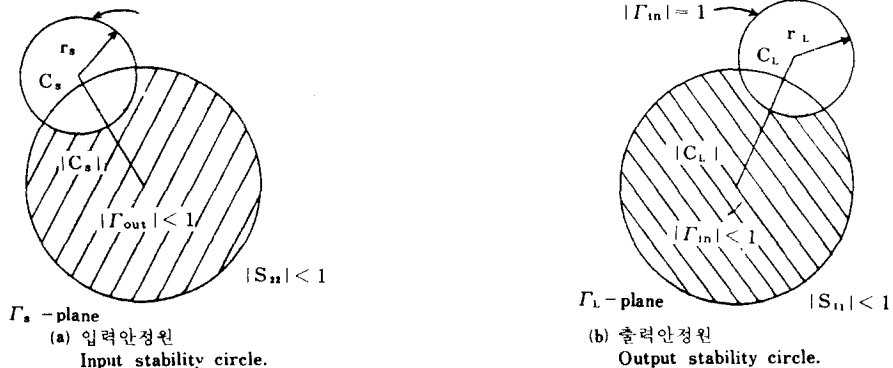


그림 2 Smith chart 상의 안정도원
Stability circle in the Smith chart.

$$C_s = \frac{(S_{11} - \Delta S_{22}^*)^*}{|S_{11}|^2 - |\Delta|^2} \quad (6a)$$

$$r_s = \left| \frac{S_{12} S_{21}}{|S_{11}|^2 - |\Delta|^2} \right| \quad (6b)$$

$$C_L = \frac{(S_{22} - \Delta S_{11}^*)^*}{|S_{22}|^2 - |\Delta|^2} \quad (7a)$$

$$r_L = \left| \frac{S_{12} S_{21}}{|S_{22}|^2 - |\Delta|^2} \right| \quad (7b)$$

그림 2(a)에서 입력정합회로의 안정한 영역을 나타내기 위해 Γ_s 로 주어지는 Smith chart 상에 입력안정원을 표시했다. 그리고 $|S_{22}| < 1$ 인 경우에는 Smith chart의 중심이 포함된 $|\Gamma_{out}| < 1$ 영역인 빗금친 부분이 안정한 영역이 된다. 그림 2(b)에서도 $|S_{11}| < 1$ 인 경우에는 빗금친 부분에 Γ_L 이 존재하면 안정하게 됨을 나타낸다.

2-2 전력이득

증폭기의 유용전력이득 G_A 는 다음 식과 같다.

$$G_A = \frac{|S_{21}|^2 (1 - |\Gamma_s|^2)}{1 - |S_{22}|^2 + |\Gamma_s|^2 (|S_{11}|^2 - |\Delta|^2) - 2 \operatorname{Re}(C_1 \Gamma_s)} \quad (8)$$

여기서 $C_1 = S_{11} - \Delta S_{22}^*$ 이다.

그리고 일정유용전력이득원(constant available power gain circle)의 중심 C_a 와 반경 r_a 는 다음 식과 같다.

$$C_a = \frac{g_a C_1^*}{1 + g_a (|S_{11}|^2 - |\Delta|^2)} \quad (9a)$$

$$r_a = \frac{(1 - 2K |S_{12} S_{21}| g_a + |S_{12} S_{21}|^2 g_a^2)^{\frac{1}{2}}}{|1 + g_a (|S_{11}|^2 - |\Delta|^2)|} \quad (9b)$$

여기서 g_a 는 규격화된 유용전력이득으로

$$g_a = \frac{G_A (\text{임의의 유용전력이득})}{|S_{21}|^2}$$

와 같다.

전송전력이득(transducer power gain) G_T 는

식(10)과 같다.

$$G_T = \frac{|S_{21}|^2 (1 - |\Gamma_s|^2) (1 - |\Gamma_L|^2)}{|(1 - \Gamma_s S_{11}) (1 - \Gamma_L S_{22}) - \Gamma_s \Gamma_L S_{12} S_{21}|^2} \quad (10)$$

유용전력이득은 식(8)에서와 같이 입력 정합회로의 함수로 주어진다. 안정한 영역에 존재하는 입력정합회로를 구성한 뒤 식(2)에 의해 Γ_{out} 을 계산한다. 이 Γ_L 이 Γ_{out}^* 가 되도록 출력정합회로를 구성하고 또한 안정한 영역에 존재하면 유용전력이득은 전송전력이득과 동일하게 된다.

그리고 최대안정이득(maximum stable gain) MSG는 식(11)과 같다.

$$MSG = \frac{|S_{21}|}{|S_{12}|} \quad (11)$$

한편 증폭기의 잡음지수 F 는 다음과 같이 주어진다⁽⁶⁾.

$$F = F_{min} + \frac{4R_n}{Z_0} \frac{|\Gamma_s - \Gamma_m|^2}{(1 - |\Gamma_s|^2) |1 + \Gamma_m|^2}$$

여기서 F_{min} 은 최소잡음지수이고 Γ_m 은 최소잡음지수를 나타낼 때의 전원반사계수 즉 최적전원반사계수이며 R_n 은 등가잡음저항을 나타낸다. 위에서 보는 바와 같이 잡음지수는 입력단 전원반사계수 Γ_s 에 따라 변화하며 $\Gamma_s = \Gamma_m$ 일 경우에 최소잡음지수를 얻을 수 있게 된다.

2-3 광대역 증폭기의 설계

광대역 증폭기는 초고주파 FET의 전송전력이득이 주파수에 대해 -6 dB/oct 기울기를 가짐으로 입출력 정합회로를 사용하여 이득특성이 넓은 주파수 대역에 걸쳐 평탄해야 한다. 또한 정합회로를 설계할때 반드시 안정도를 고려해야 한다.

사용한 GaAs FET(AT-12570-5)의 scattering parameter와 식(4)로부터 Linvill stability factor K 및 MSG를 계산한 결과는 표 1과 같

표 1 GaAs FET의 산란계수, K 및 MSG
Scattering Parameter of GaAs FET, K and MSG.

FREQ. (GHz)	S ₁₁		S ₁₂		S ₂₁		S ₂₂		K	MSG
	MAG	ANG	MAG	ANG	MAG	ANG	MAG	ANG		
1	.96	-32	.033	68	4.02	150	.51	-23	.247	20.47
2	.92	-64	.068	45	3.91	121	.48	-49	.286	17.59
3	.86	-98	.093	23	3.61	93	.43	-75	.364	15.89
4	.78	-126	.106	3	3.19	66	.38	-97	.553	14.78
5	.74	-155	.115	-14	2.84	41	.35	-119	.638	13.92

(V_{DS}=3V, I_{DS}=20mA)

다.

본 논문에서 입력정합회로는 FET 출력단의 이득특성이 평탄하도록 6dB/oct로 보상하였고 출력정합회로는 최대전력이 전달되도록 설계하였다.

표 1에서 4GHz의 MSG가 14.78dB이므로 3 ~ 4 GHz 대역에서 유용전력이득이 14dB가 되면서 안정한 영역에 놓이도록 Smith chart를 이용하여 입력정합회로를 설계하였다^{(6), (7)}.

그림 3은 3, 4GHz의 입력안정원과 유용전력이득이 14dB인 원들을 나타낸다. 그리고 3GHz와 4GHz에서 유용전력이득이 14dB가 되는 입력정합회로의 설계과정을 나타낸다. 그림 3에서 구한 입력정합회로는 그림 4와 같다.

최대전력을 전달하기 위해 주어진 입력정합회로에 대해 식(2)로부터 출력임피던스를 계산하여 부하임피던스가 conjugate matching이 되도록 출력정합회로를 구성해야 한다. 각 주파수마다 완전한 정합상태는 상당히 어려우므로 Fano의 대역통과 정합이론을 이용하였다.

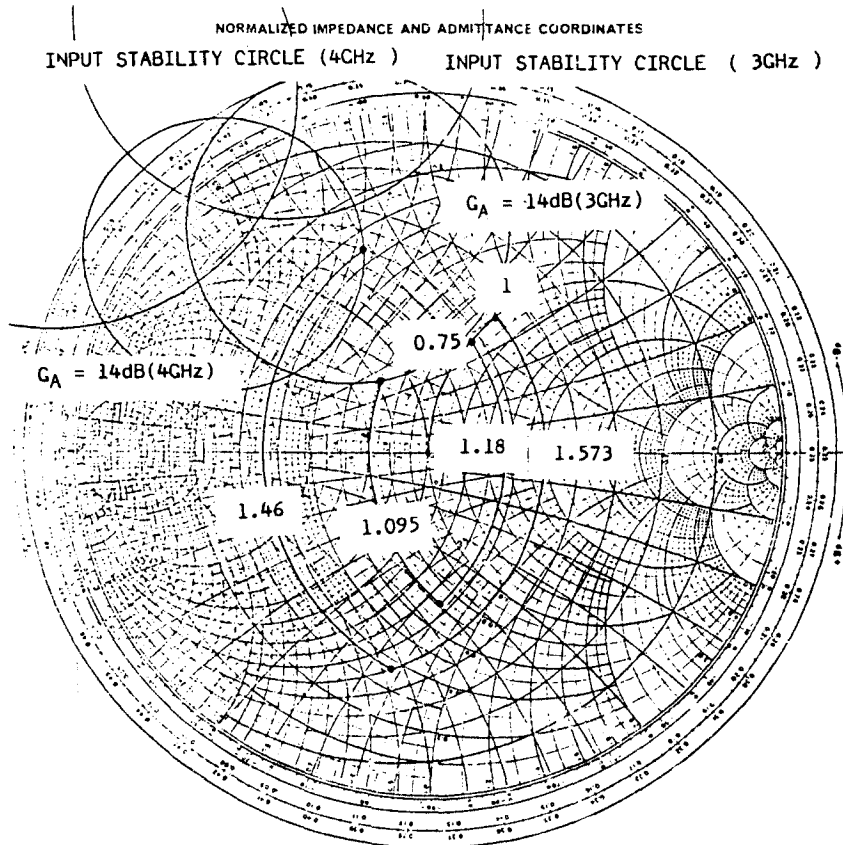


그림 3 입력정합회로설계
Input matching network design.

그림 5에서 부하 50Ω 을 출력임피던스 Z_{out} 에 정합시키기 위해 기하평균 주파수 f_0 , Quality factor Q 및 대역폭 BW 를 식(12)와 같이 하여 저역 Ladder형 여파기를 설계⁽⁵⁾한 결과는 그림 6(a)와 같다. 이 경우 출력 VSWR은 1.121~1.205로 나타났다. 이를 대역통과 여파기로 변환하면 그림 6(b)와 같다.

$$f_0 = 2.828 \text{ GHz}$$

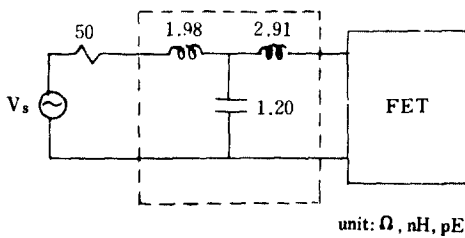


그림 4 입력정합회로
Input matching network.

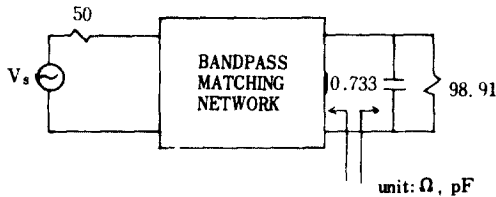
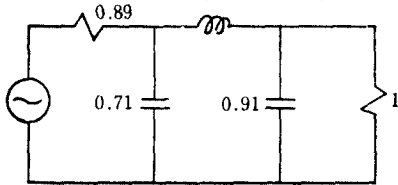
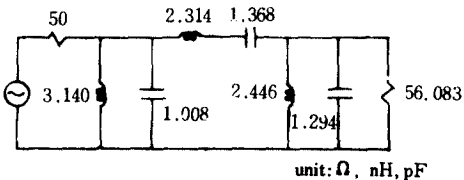


그림 5 Fano의 대역통과 정합회로
Fano's bandpass matching network.



(a) Fano의 규준화된 최저치 저역통과회로
Fano's normalized optimal lowpass network.



(b) 대역통과회로
Unnormalized bandpass network.

그림 6 출력정합회로 설계
Output matching network design.

$$Q = \frac{R_p}{|X_p|} = \omega CR = 1.289 \quad (12)$$

$$BW = \frac{\omega_2 - \omega_1}{\omega_0} \times 100 = 70.710$$

그림 6(b)에서 그림 5와 같은 부하를 얻기 위해 Norton transform⁽⁵⁾을 이용하여 최종적으로 설계한 출력정합회로는 그림 7과 같다. 그리고 출력정합회로의 안정도는 $|\Gamma_{in}|$ 와 $|\Gamma_L|$ 에 의해 결정되므로 설계된 출력정합회로의 $|\Gamma_{in}|$ 와 $|\Gamma_L|$ 를 계산한 결과는 그림 8과 같다.

그림 8에서와 같이 출력정합회로는 $|\Gamma_{in}|$ 와 $|\Gamma_L|$ 가 1보다 작으므로 안정한 영역에 존재한다.

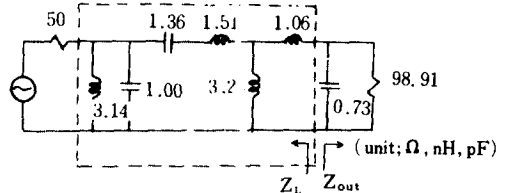


그림 7 출력정합회로
Output matching network.

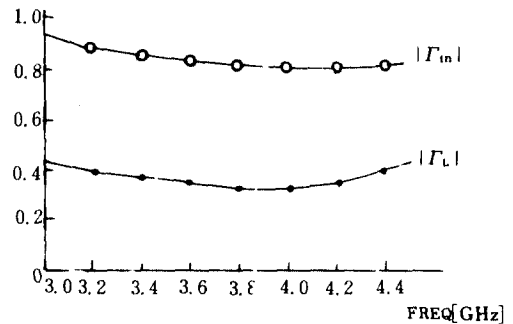


그림 8 $|\Gamma_{in}|$ 과 $|\Gamma_L|$ 의 계산치
Calculated values of $|\Gamma_{in}|$ and $|\Gamma_L|$.

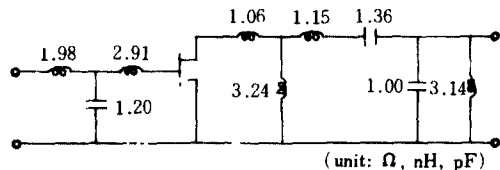


그림 9 설계된 증폭기의 원형
Prototype of designed amplifier.

설제한 입출력 정합회로와 FET로 구성된 증폭기의 원형(prototype)은 그림 9와 같다.

3. 실험 및 결과고찰

3-1 microstrip 구현

증폭기를 실제로 구현하기 위해서 microstrip line과 집중소자(lumped element)를 이용한다. 비유전율 2.55, 유전체 두께 1.6mm이며 동판의 두께 0.036mm인 Teflon 기판(GP-500)을 사용하였다. 특성 임피던스 Z_0 에 대한 microstrip line의 폭과 유전체 두께의 비 W/H , 실효폭 W_e 및 유효유전율 ϵ_{eff} 를 계산한 결과는 표 2와 같다⁽⁸⁾.

표 2 microstrip line의 설계표
Microstrip line design table.

$Z_0(\Omega)$	W/H	$W_e(\text{mm})$	ϵ_{eff}
50	2.790	4.400	2.137
50	2.087	3.275	2.097
70	1.596	2.490	2.063
75.788	1.375	2.137	2.044
80	1.259	1.950	2.034

분포회로의 직렬 inductor를 microstrip 으로 구현할 때 등가길이는 l_{SL} 로 주어지며 병렬 inductor는 단락회로로 구현되며 등가길이는 l_{PL} 로 주어진다. 그리고 병렬용량은 개방회로로 구현되며 등가길이는 l_{PC} 로 주어지며 이들은 식(13)과 같다.

$$l_{SL} = \frac{\lambda_{gL}}{360} \sin^{-1} \left(\frac{\omega_H L}{Z_{oL}} \right) \quad (13a)$$

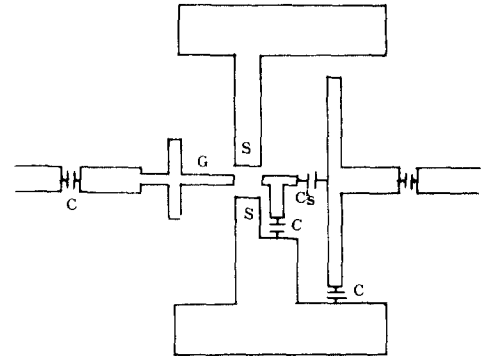
$$l_{PL} = \frac{\lambda_{gL}}{360} \tan^{-1} \left(\frac{\omega_o L}{Z_{oL}} \right) \quad (13b)$$

$$l_{PC} = \frac{\lambda_{gC}}{360} \tan^{-1} \left(\omega_o C Z_{oC} \right) \quad (13c)$$

여기서 Z_{oL} , Z_{oC} 는 특성임피던스이며 ω_o 는 ω_L 과 ω_H 의 산술평균이며 λ_{gL} 과 λ_{gC} 는 파장이며 electrical length의 단위는 각도로 주어진다. 그리고 microstrip line으로 구현할때 개방단의

불연속으로 인해 용량성분이 나타나는데 이는 전송선 길이의 미소변화로 대치한다⁽⁹⁾. 또한 입력 정합회로에서 병렬 stub와 직렬 전송선과의 불연속을 줄여주기 위해 두개의 병렬 stub로 분할하여 사용하였다.

그림10은 제작한 증폭기 회로도 및 DC bias 회로도이다. 입출력 및 접지회로사이에는 직류를 차단하기 위해 초고주파용 chip capacitor를 사용하였다. 실험에서 bias 회로는 $V_{DS}=2.71V$, $V_{GS}=-0.9V$ 및 $I_{DS}=22.4mA$ 가 되었다.



★:GaAs FET
C: 10000pF chip capacitor
C_s: 1.5pF chip capacitor
C.K.: choke coil

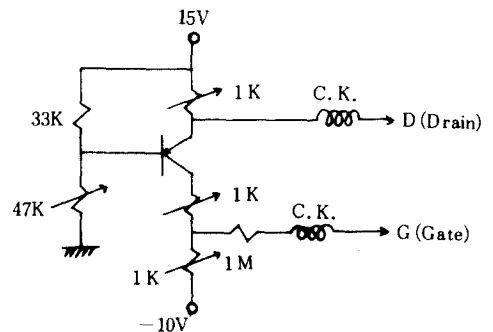


그림10 DC 바이어스회로와 완전한 증폭기 회로도
DC bias circuit and complete amplifier circuit layout.

3-2 실험 및 검토

회로망 분석기(Network Analyzer HP8410C)를 그림11과 같이 구성하여 전송전력이득 및 scattering parameter를 측정하였고 그 결과는 그림12와 같다.

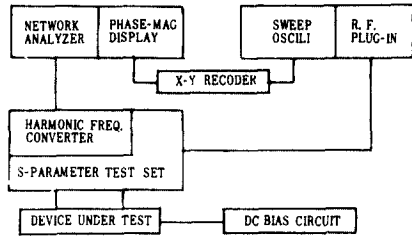


그림11 설계된 초고주파 증폭기의 측정장치도.
Measurement system of the designed microwave amplifier.

그림12의 이론치는 FET의 scattering parameter와 설계된 입출력 정합회로를 chain matrix로 변환하여 computer로 계산한 값이다. 그림12(a)로부터 S_{11} 의 이론치는 3~4GHz에서 주파수가 낮을수록 반사가 많이 되는데 이는 FET의 -6dB/oct 특성을 보상하게 된다. 그림12(b)

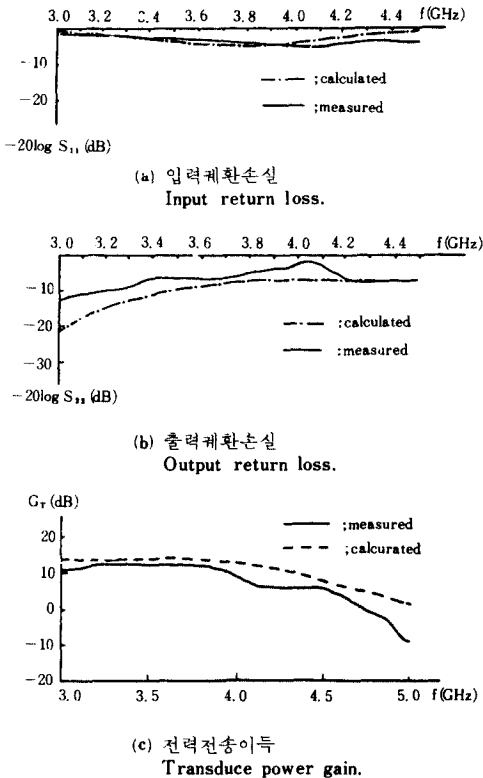


그림12 주파수에 대한 입출력 케환손실과 이득 I/O return loss and gain vs. frequency response.

에서 S_{22} 의 이론치는 약 10dB 이하이므로 최대 전력을 전달하기 위해 양호한 정합상태가 되었음을 의미한다. 그리고 측정된 S_{11} 과 S_{22} 값은 이론치와 거의 일치된 특성을 얻었다. 그림12(c)로부터 전송전력이득의 이론치는 3~4GHz에서 $13.5 \pm 0.5\text{dB}$ 로 평탄한 광대역 특성을 가지나 실험치는 전반적으로 약 2.5dB 감소한 결과를 얻었다. 이 차이는 FET의 scattering parameter를 AVANTEK사의 data sheet (AT-12570-5)상의 값을 사용하였고 1.36pF 대신에 1.5pF chip capacitor를 사용함으로써 기인되고 있는 한편 connector 연결시 부정합과 삽입손실의 영향 및 microstrip으로 구현할 때 발생하는 오차로 사료된다.

4. 결 론

potentially unstable한 GaAs FET를 사용하여 3~4GHz에서 전송전력이득이 균일한 광대역 증폭기를 설계하였다. 입력정합회로는 smith chart 상의 일정유용전력이득원을 이용하여 안정한 영역에 존재하도록 설계하였다. 이는 잡음특성이 입력정합회로측으로 본 전원반사계수에 따라 변화하며 저잡음 증폭기는 이 전원반사계수를 GaAs FET가 갖는 최적 입력반사계수와 같도록 입력정합회로를 설계하여 최소 잡음 지수를 갖게 할 수 있다. 그리고 출력정합회로는 최대 전력을 전달하기 위해 Fano의 대역통과 정합이론을 이용하여 안정한 영역에 존재하도록 설계하였다. 이는 위성 방송용인 S-band의 저잡음 광대역 증폭기에 적용된다.

參 考 文 獻

- (1) C. A. Liechti, "Microwave field-effect transistors-1976", IEEE Trans., MTT-24, pp. 279-300, 1976.
- (2) W. K. Chen, "Explicit formulas for the synthesis of optimum broad-band impedance-matching network", IEEE Trans., CAS-24, pp. 157-169, 1977.
- (3) W. K. Chen, Theory and design of broadband matching network, Pergamon press, pp. 217-312, 1976.
- (4) T. T. Ha, Solid-state microwave amplifier design, John

Wiley & Sons, pp. 119-201, 1981.

(5) T. R. Cuthbert, *Circuit design using personal computers*, John Wiley & Sons, pp. 205-218, 1983.

(6) G. Gonzalez, *Microwave transistor amplifiers analysis and design*, Prentice-Hall, pp. 42-193, 1984.

(7) R. S. Pengelly, *Microwave field-effect transistors-theory, design and applications*, Research studies press, pp. 158-174, 1982.

(8) A. H. Kwon, *Computer-aided design-microstrip parameters*, *Microwave Jour.*, pp. 22, 1976.

(9) T. C. Edwards, *Foundations for microstrip circuit design*, John wileys & Sons, pp. 102-103, 1981.

(10) 홍재표, 조영기, 손현, "potentially unstable FET를 사용한 광대역 초고주파 증폭기의 설계," 전자공학회 하계종합 학술대회논문집, vol 9, no. 1, pp. 80-82, 6월, 1986.



洪在杓(Jae Pyo HONG) 正會員
1958年 8月17日生
1981年 2月:慶北大學校 電子工學科卒業
1983年 2月:慶北大學校 大學院 卒業
1986年 2月:慶北大學校 博士過程修了
1983年 4月-86年 8月:慶北大學校 工
科大學 助教
1986年 9月 現在:順川工業專門大學 專
任講師



趙榮基(Young Ki CHO) 正會員
1954年 9月12日生
1978年 2月:서울大學校電子工學科卒業
1978年 :大榮電子 開發室 勤務
1981年 8月:韓國科學院卒業(工學碩士)
1981年 9月~現在:慶北大學校 電子工
學科 助教授



孫 鉉(Hyon SON) 正會員
1935年 5月27日生
1960年 9月:延世大學校 電氣科 卒業
1972年 8月:漢陽大學校 大學院 卒業
1960年 9月~1977年 4月:駐韓美陸軍戰
略通信大 勤務
1977年 4月~現在:慶北大學校 工科大學
電子工學科 副教授(工學博
士)
1986年 6月~現在:韓國通信學會 大邱
慶北支部長