

論 文

X-band 증폭기의 결합 방법에
따른 특성 비교

正會員 趙 光 來* 正會員 尹 賢 普** 正會員 陳 年 鋼***

Performance of X-Band Amplifier with
Coupling Method

Gwang Rae CHO*, Hyun Bo YOON**, Youn Kang CHIN***

Regular Members

要 約 GaAs MESFET을 사용한 12GHz 저잡음 증폭기를 MIC로 설계하였다. 증폭기의 입출력 결합은 칩 캐패시터와 대칭구조의 DC블럭을 포함시켜 각기 실현하였다. 실험을 통하여 칩 캐패시터를 사용하는 경우 11.8-12.1GHz에서 8-11dB의 이득을 얻었으며 DC블럭을 포함하는 경우 12.16-12.19GHz에서 16-18dB의 이득을 나타내는 비교 결과를 얻었다.

ABSTRACT The design and performance of 12GHz low-noise amplifier with GaAs MESFET and microstrip line are described. It contains DC block with symmetric line and chip capacitor, respectively. The low-noise amplifier with chip capacitor and DC block exhibits a 8-11 dB gain over 11.8-12.1 GHz and 16-18dB gain over 12.16-12.19 GHz, respectively.

I. 서 론

GaAs MESFET을 사용한 마이크로파대 저잡음 증폭기의 이득과 잡음지수는 바이어스 상태와 구동 소오스 임피던스에 따라 변화하기 때

문에 최대이득과 저잡음 특성을 얻기 위해서 입출력 전송선로와 능동소자 사이에 정합회로를 구성하는데 최소 잡음지수를 얻기 위한 정합 조건과 최대 이득을 얻기 위한 정합조건은 서로 상반되기 때문에 이를 최적화 하는 것이 증폭기 설계의 중요한 요소가 된다⁽¹⁻³⁾

본 논문에서는 12GHz의 저잡음 증폭기 입출력 정합회로는 GaAs MESFET S-파라메타를 이용하여 설계하였으며 입출력의 결합은 MIC에서 일반적으로 이용되는 칩 캐패시터와 MMIC에 유용하게 사용될 수 있는 대칭구조 결합기를 포함하는 회로로서 각기 설계하였다.

* **東國大學校 工科大學 電子工學科
Dept. of Electronic Engineering
Dongguk University, Seoul 100, Korea.

***檀國大學校 工科大學 電子工學科
Dept. of Electronic Engineering
Dankook University, Seoul 140, Korea
論文番號 : 88-21(接受1988. 4. 19)

실험을 통하여 주파수 대역면에서는 칩 캐패시터를 사용한 것이, 이득면에서는 DC 블럭을 포함한 것이 우수한 특성을 나타내는 비교 결과를 얻었다.

II. 설 계

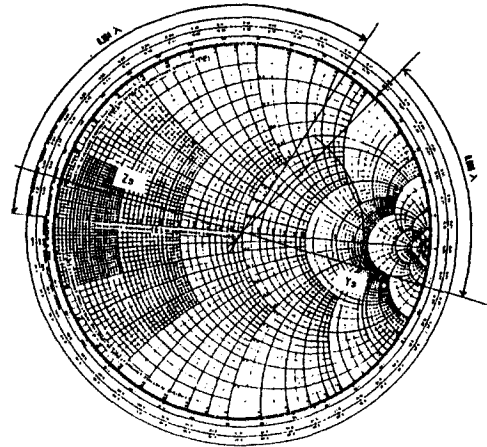
증폭기 설계의 중요한 요소인 안정도, 이득, 잡음지수 등을 고려하여 12GHz에서 10dB의 유용 전력이득과 2dB의 잡음지수를 갖는 증폭기를 설계하였다. 진행파를 사용하여 측정된 S-파라메타와 잡음 파라메타를 사용하여 안정도, 이득, 잡음지수 등을 계산하였다.

설계에 사용된 능동소자는 미쯔비시사의 MGF 1304A GaAs MESFET이며 Rollett의 안정계수를 사용하여 안정도를 판별한 결과 절대안정한 상태였다. 12GHz에서 유용전력 이득이 10dB인 원을 유용전력 이득원식으로부터 구하면 중심 C_a 는 $0.733 / 180.9^\circ$ 이고 반경 r_a 는 0.165가 되며 잡음지수가 2dB인 원을 잡음 지수원식에서 구하면 중심 C_f 는 $0.478 / 159.25^\circ$ 이고 반경 r_f 는 0.192가 된다.

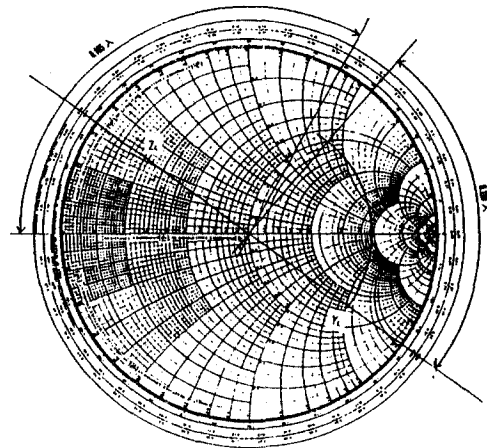
이득원과 잡음원을 Smith도표상에 그리면 그림 1과 같으며, 두원의 교차점이 10dB의 이득과 2dB의 잡음을 갖는 전원측 정합 임피던스가 된다. 교차점의 한점을 읽으면 전원측 정합

임피던스 $Z_s = 0.22 + j0.1$ ($Y_s = 3.767 - j1.7123$) 이 되고 전원측 반사계수 $\Gamma_s = -0.628 + j0.1335$ 가 된다. 또 부하측 반사계수 Γ_L 은 입출력 반사계수의 관계식으로부터 $\Gamma_L = -0.5232 + j0.380$ 이 되며 부하측 임피던스 $Z_L = 0.2361 + j0.3084$ ($Y_L = 1.564 - j2.042$)을 얻을 수 있다.

전원측 정합 임피던스 Z_s 와 부하측 정합 임피던스 Z_L 을 이용하여 증폭기의 입출력 정합회로를 50ohm의 동일한 특성 임피던스를 갖는 마이



(a) 입력 정합



(b) 출력 정합

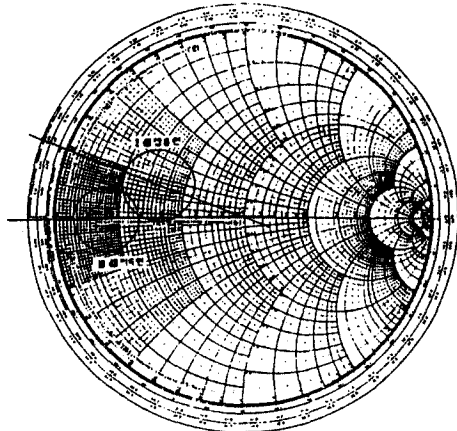


그림 1 잡음과 이득을 고려한 증폭기 설계
A noise and gain compromise design of amplifier.

그림 2 증폭기의 입출력 정합회로 설계
Input and output matching network design of amplifier.

크로스 스트립 전송선로에 대해서 실현하면 그림 2에 나타낸 것과 같이 입력 정합은 0.086λ 의 직렬 마이크로 스트립 선로와 0.164λ 의 개방스터브로 구성되며, 출력 정합은 0.119λ 의 직렬 마이크로 스트립 선로와 0.165λ 의 개방스터브로써 그림 3과 같이 구성된다.

III. 실험 및 결과검토

설계된 저잡음 증폭기의 입출력 정합회로를 유전율이 2.52이고 기판의 두께가 0.726mm인 테프론 기판위에 마이크로 스트립 전송선로로 실현하였다. 마이크로 스트립 선로의 실현은 Wheeler, Kirschning, Jansen, Owens의 식(4, 5, 6)으로 분산 특성을 고려하였으며, 선로의 개방단 불연속에 대해서는 Hammerstad와 Bakkdal의 실험식(7)을 이용하여 보정하였다.

DC바이어스 차단을 위한 회로구성은 칩 캐

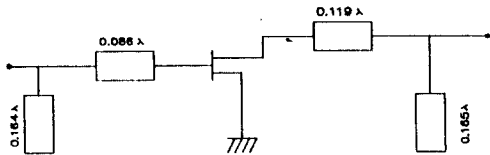


그림 3 설계된 증폭기
Designed amplifier.

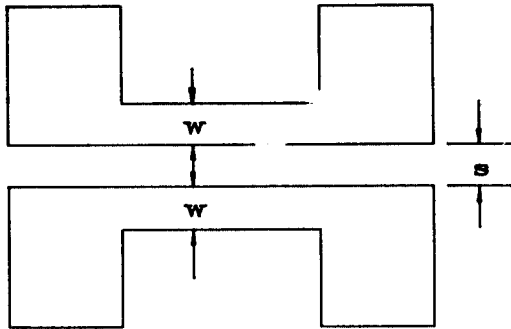
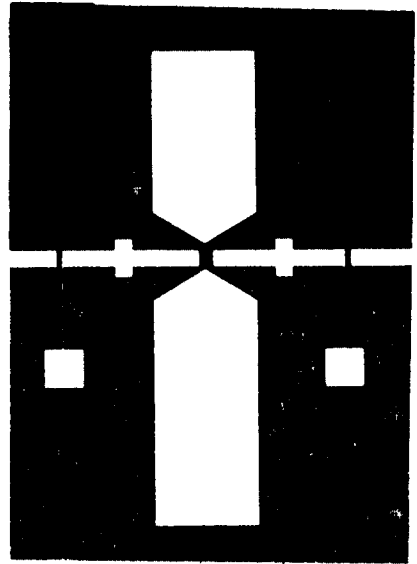
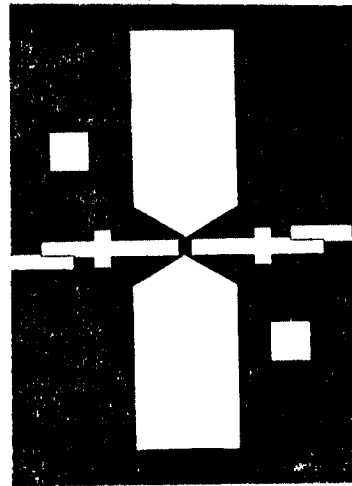


그림 4 대칭구조를 갖는 방향성 결합기 평면도
The plane section of symmetrical directional coupler.

패시터를 포함하는 것과 DC블럭을 포함하는 것 두가지 방법으로 하였는데 칩 캐패시터는 NEC의 1000pF을 사용하였으며 DC블럭은 동일테프론 기판의 규격을 사용하여 결합길이가 $\lambda/4$ 이며, 결합되는 선로의 폭 W와 두께 h의 비(W/h)가 2.4 이고, 선로와 선로 사이의 간격 S와 두께h의 비(s/h)가 0.2인 대칭구조(8)로 실현하였다.



(a) 칩 캐패시터 사용

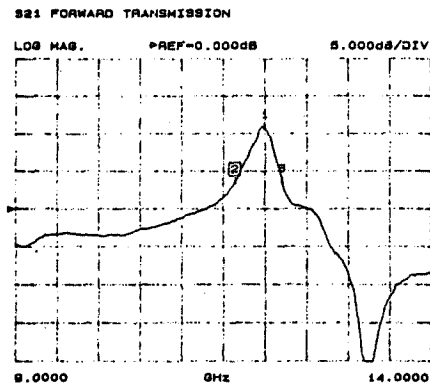


(b) DC블럭 사용

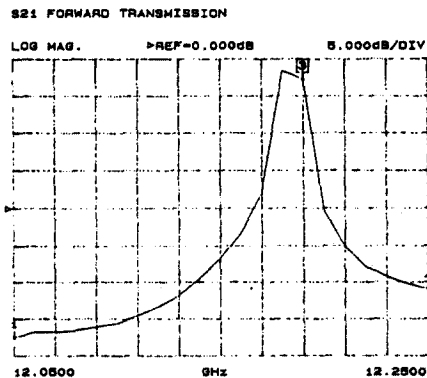
그림 5 증폭기의 마이크로 스트립 선로 구조도
Amplifier circuit layout with microstrip line.

DC 바이어스 전원을 안정되게 공급하기 위하여 20mA에서 전류가 limiting 되도록 전원 공급 장치를 제작하였으며 측정 실험은 HP 8410B Network Analyzer, HP 8755C Swept Amplitude Analyzer, HP 8746B S-parameter Test Set, Tektronix 492 Spectrum Analyzer 와 Wiltron 360 Vector Network Analyzer를 사용하였다.

설계된 증폭기를 동일 특성 임피던스로 실현하여 칩 캐패시터와 DC블럭을 포함한 경우에 대해서 각기 측정된 결과 칩 캐패시터가 포함된 경우 11.8-12.1GHz에서 8-11dB, DC 블럭을 포함한 경우 12.16-12.19GHz에서 16-18dB의 이득을 얻었다.



(a) 칩 캐패시터 사용



(b) DC 블럭 사용

그림 6 측정된 증폭기 이득
Measured gain of amplifier.

결과를 비교해 보면 DC블럭의 경우가 이득은 우수하나 주파수 대역면에서는 칩 캐패시터보다 뒤떨어지는 특성을 나타내고 있다.

주파수 대역면의 차이는 DC블럭의 주파수 결합특성에 기인하는 것으로 각지킨 형태나 선로 사이의 간격을 좁혀줌으로써 결합특성의 광대역화는 실현가능한데 이것은 제작기술에 좌우된다.

IV. 결 론

MMIC 화 설계의 기초자료수집을 위하여 GaAs MESFET과 마이크로 스트립 전송선로를 이용한 12GHz 저잡음 증폭기의 입출력 결합회로에 칩 캐피터와 대칭구조를 갖는 DC블럭을 포함시켜 각기 실현하였다.

실험을 통하여 칩 캐패시터를 포함한 경우 300MHz의 대역폭과 8-11dB의 이득을 얻을 수 있었고 DC블럭을 포함한 경우 30MHz의 대역폭과 16-18dB의 이득이 나타나는 비교결과를 얻었다.

DC블럭의 주파수 대역특성은 각지킨 형태나 선로의 결합간격을 좁게 함으로써 광대역화가 가능한데 이는 제조공정과 기술적인 측면으로 볼때 MMIC 화에서 보다 용이하다.

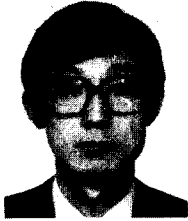
따라서 본 실험 결과는 마이크로파 증폭기의 MMIC 화 기초자료로서 그 활용방안이 기대된다.

參 考 文 獻

- (1) C. A. Liechti and R. L. Tillman, "Design and performance of microwave amplifiers with GaAs Schottky-gate field-effect transistor," IEEE Transactions on MTT., Vol. MTT-22, pp. 510-517, March 1974.
- (2) Tri T. Ha, "Solid-state microwave amplifier design," John Wiley & Sons., New York, 1981.
- (3) G. Gonzalez, "Microwave transistor amplifiers analysis and design," Prentice-Hall, INC., 1984.
- (4) H. Howe, "Stripline circuit design," Artech House, INC., Washington, 1974.
- (5) T. C. Edwards, "Foundation for microstrip circuit design," Jhon Wiley & Sons. New York, 1981.
- (6) 윤현보, "Planar Waveguide 모델을 이용한 마이크로스트립 선로의 하이브리드모드 분산특성 계산", 한국통신학회

- 지, 제12권, 제 1 호, pp. 36-49, 1987.
(7) K. C. Gupta, R. Garg, I. J. Bahl, "Microstrip lines and slotlines," Artech House, INC., Washington, 1979.

- (8) 진년강, "초고주파 집적회로를 위한 각지진 복수 결합 마이크로스트립 광대역 필터 / DC 블럭의 설계", 대한전자 공학회지, 제24권, 제 5 호, pp. 15-20, 1987.



趙光來(Kwang Rae CHO) 正會員
1959年 2月15日生
1982年 2月: 東國大學校工科學科電子工學科卒業(工學士)
1984年 2月: 東國大學校大學院電子工學科卒業(工學碩士)
1988年 8月: 東國大學校大學院電子工學科(博士課程)卒業豫定



陳年綱(Youn Kang CHIN) 正會員
1934年 3月11日生
韓國航空大學通信工學科卒業
美國 Oregon 州立大學(工學碩士)
美國 Oregon 州立大學(工學博士)
韓國航空大學通信·電子工學科教授
英國航空電子研究所 研修
美國 Cubic 通信電子會社(研究員)
現在: 檀國大學校電子工學科教授
韓國通信學會 名譽會長



尹賢普(Hyun Bo YOON) 正會員
1942年 1月 5日生
1964年 2月: 韓國航空大學電子工學科卒業
1982年 2月: 仁荷大學校大學院卒業(工學博士)
1964年 3月~1968年10月: 空軍通信將校
1968年12月~1979年 2月: 韓國航空大學 副教授
1979年 3月~現在: 東國大學校工科學科 電子工學科 教授