

영상처리용 Morphological Filter의 하드웨어 설계

正會員 文 成 龍* 正會員 金 鐘 玟**

Design of Morphological Filter for Image Processing

Sung Lyong Moon*, Chong Kyo Kim** *Regular Members*

要 約

Mathematical morphology는 이론적 배경으로 신호 및 시스템의 기하학적 특성을 해석하는데 우수하고 잡음이 섞인 데이터를 고르기에 있어서 매우 성공적으로 적용되고 있다.

본 논문에서는 morphological 필터의 하드웨어 구현은 같은 회로에서 gray scale dilation과 erosion을 수행하여 최소값과 최대값을 선택하도록 함으로써 회로의 복잡성을 줄이고 병렬 처리가 가능하도록 하였다.

Morphological filter의 구조는 structuring element 블록, 이미지 데이터 블록, 제어 블록, ADD 블록, MIN/MAX 블록으로 구성되고 실시간 처리가 가능하도록 하드웨어를 설계, one chip화 한다.

ABSTRACT

Mathematical morphology, theoretical foundation for morphological filter, is very efficient for the analysis of the geometrical characteristics of signals and systems and is used as a predominant tool for smoothing the data with noise.

In this study, H/W design of morphological filter is implemented to process the gray scale dilation and the erosion in the same circuit and to choose the maximum and minimum value by a selector, resulting in the reduction of the complexity of the circuit and an architecture for parallel processing.

The structure of morphological filter consists of the structuring-element block, the image data block, the control block, the ADD block, the MIN/MAX block, etc. and is designed on an one-chip for real time operation.

I. 서 론

이미지 처리 응용에서 선형 필터는 윤곽선(edge)을 불선명하게하고, 효과적으로 임펄스 잡음을 제거

할 수 없으며, 신호에 종속된 잡음이 존재할 때는 성능이 저하된다. 시각 시스템의 정확한 특징을 알지 못하더라도 실험 결과 시각시스템의 처음 처리 레벨은 비선형 특성을 포함하고 있음을 나타낸다. 이와 같은 이유로서 신호, 이미지 처리에 대한 비선형 필터링 기술은 1958년 초부터 고려되어 왔다.

*全北大學校 電子工學科
Dept. of Electronic Eng., Chonbuk National University
論文番號 : 92-111 (接受1992. 5. 11)

Mathematical morphology는 형상(shape)를 배경으로 하는 디지털 영상처리를 위한 방법으로 적절하게 사용함으로써 보존해야 할 필수적인 형상 특성과 제거해야 할 무관한 데이터를 쉽게 처리한다. 물체의 조합이나 식별은 형상에 직접적으로 관련됨으로 기계적 시각 인식 처리를 다루기 위한 처리 방법과 시각적으로 유도되는 로보트에 mathematical morphology가 적용되고 있다.

Morphology 연산은 사용되는 이미지 연산자의 종류에 따라서 다양하고, Kirch, Chan, Ray, 그리고 Urban등은 이진 3×3 morphology 연산자를 다루었다.^[13] Mathematical morphology의 연산에 관련된 이론적 결과는 이미지 처리, 해석분야(잡음 압축, 이미지 고양, 부호화, 특징 추출, thinning, 문자 해석, 형상 인식) 생체의학 영상처리, 세포 구조, 천문학, 자동차 산업 시각 감시등 여러 분야에서 이용되고 있다.

Mathematical morphology를 기본으로 한 대수시스템으로 이미지 처리를 위하여 적용되고 있으며, erosion과 dilation은 기본 연산자로서 사용되고 있다. 특히 morphological filter는 최근 신호및 시스템의 기하학적인 특성을 연구하는데 우수하고 잡음이 섞인 데이터의 smoothing에 매우 성공적으로 적용된다. 이러한 morphological 연산의 특징은 집합이론을 근본으로 하여 논리구현이 용이하며, 병렬처리가 가능하기 때문에 VLSI화하는데 적합하다.^[1,2,4,5,6,9,10]

본 연구에서는 gray scale morphology의 기본 연산인 gray scale dilation과 erosion 연산을 집합의 top surface 개념과 surface의 umbra 개념을 도입하여 gray scale dilation은 최대연산(maximum operation), erosion은 최소연산(minimum operation)으로 변환하면 data처리가 쉽고 하드웨어 구성시 Min/Max연산으로 morphological filter를 구현하는데 있어서 실시간 처리가 가능하도록 하드웨어를 설계하였다. 2장에서는 gray scale morphology의 이론적 특성을 정의하고, 3장에서는 gray scale morphological filter의 하드웨어 설계와 레이아웃 4장에서는 morphological filter의 컴퓨터 시뮬레이션을, 5장에서 결론을 맺는다.

II. Gray scale morphology의 특성

이미지 처리와 해석에 있어서 기하학적 특성과 객

체의구조를 해석하기 위해서는 객체를 분할, 인식하며 이때 기하학적 객체는 정량적(quantitative)이어야 한다. 기하학적 구조의 정량적 표현은 mathematical morphology를 이용하여 이진 이미지와 객체를 표현하는데 적용되어 이미지 객체 X는 n-D Euclidean space R^n 에 존재하는 집합(set)으로 표현된다.^[1,2,9]

이진 이미지 객체 X는 집합으로 나타내면 식(1)과 같으며

$$X = \{z : f(z) = 1, z(x,y) \in R^2\} \quad (1)$$

이진 객체의 배경은 식(2)와 같다.

$$X^c = \{z : f(z) = 0, z(x,y) \in R^2\} \quad (2)$$

여기서 함수 f는 X의 특성함수라 한다.

이진 이미지를 morphological 변환에 의해서 gray scale 이미지로 처리하기 위하여 실루엣(silhouette) 화상(picture)과 이진 이미지(binary image)를 euclidean 3-D space 상에서 집합의 top surface 개념과 surface의 umbra 개념을 도입하고, gray scale dilation은 umbra에 dilation된 surface로서 정의되며, 이와 같은 정의로부터 gray scale dilation은 최대연산(maximum operation)과 같은 가산의 집합(set of addition) 연산으로 계산할 수 있으며, erosion에 대해서도 최소연산(minimum operation)과 감산의 집합(set of subtraction)연산으로 변환하면 data처리가 쉽고 하드웨어 구성시 Min/Max개념을 도입하여 morphology filter를 구현하는데 있어서 실시간 처리가 가능하다.^[7,9]

Gray scale 함수에 대한 mathematical morphology를 사용하기 위한 함수와 집합사이의 링크(link)로 표현할 수 있으며 이와같은 링크는 이미지가 2차원 함수 $f(x,y)$, $(x,y) \in R^2$ (Z^2) 이므로 집합(sets)으로 이미지를 나타낼 수 있으며 집합에서 morphological 변환을 적용할 수 있다. 집합과 함수 사이에서 가장 중요한 링크의 하나는 umbra의 개념이며 1차원 함수 $f(x)$ 가 영역 $D \subset R^n$ 또는 $D \subset Z^n$ 에 있다면

$$x \in D \rightarrow f(x) \in R \quad (3)$$

Umbral $U(f)$ 는 $D \times R$ 의 점으로 구성되는 cartesian 곱 $D \times R$ 의 부분 집합이며 $f(x)$ 그래프 아래로부터 $-\infty$ 까지의 공간을 점유한다.

$$U(f) = \{ (x,y) \in D \times R : f(x) \geq y \} \quad (4)$$

이미지에 있어서 D 의 영역은 R^2 의 부분 집합이며 이들 umbral은 $R^2 \times R = R^3$ 의 부분 집합이다. Umbral $U(f)$ 는 어떤 실수값을 갖는 upper semicontinuous 함수 $f(x)$ 와 일치하므로 함수 $f(x)$ 는 다음과 같이 umbral로부터 재구성할 수 있다.

$$f(x) = \max \{ y \in R : (x,y) \in U(f) \} \quad (5)$$

집합 $X \subset D \times R$ 의 top surface $T(x)$ 는 식(6)과 같이 정의되며

$$T[X](x) = \max \{ y \in R : (x,y) \in X \} \quad (6)$$

그림 1과 같다.

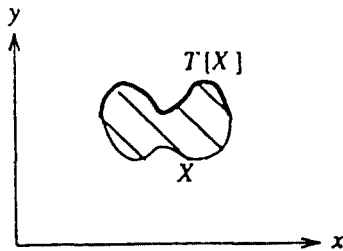


그림 1. 집합의 top surface 정의
Fig. 1. Definition of the top surface of a set

식(6)과 식(5)을 조합하면 다음과 같다.

$$T[U(f)](x) = f(x) \quad (7)$$

2.1 Gray scale Dilation과 Erosion

x 가 euclidean N -space의 집합이라고 하면 surface 개념과 surface의 umbral을 이용하면 X 의 top surface는 $(N-1)$ 좌표계로 X 를 투영시킨 함수로 정의된다.

$$X \subseteq E^N, F = \{ x \in E^{N-1} \mid \text{for some } y \in E, (x,y) \in X \} \quad (8)$$

이때, X 의 top surface(top)는 $T[X] : F \rightarrow E$ 로 표시하고 다음과 같이 정의된다.

$$T[X](x) = \max \{ y \mid (x,y) \in X \} \quad (9)$$

Euclidean $(N-1)$ space의 부분 집합 F 에 의해서 정의된 임의의 함수 f 에 대한 f 의 umbral은 surface f 와 surface아래 모든 점으로 구성되는 집합이다.

$F \subseteq E^{N-1}$, $f : F \rightarrow E$ 이면 f 의 umbral은 $U[f]$, $U[f] \subseteq F \times E$ 로 표시되고 다음과 같이 정의된다.^[9,10]

$$U[f] = \{ (x,y) \in F \times E \mid y \leq f(x) \} \quad (10)$$

① Gray scale dilation

두 함수의 gray scale dilation은 두 함수의 umbral의 dilation에 의한 surface로 정의된다.

$F, K \subseteq E^{N-1}$ 이고, $f : F \rightarrow E$, $k : K \rightarrow E$ 이라고 하면 k 에 의한 f 의 dilation은 $f \oplus k$, $F \oplus K \rightarrow E$ 로 표시되고 다음과 같이 정의된다.^[1,3,5]

$$f \oplus k = T [U[f] \oplus U[k]] \quad (11)$$

gray scale dilation을 합집합에 의한 최대값을 얻을 수 있도록 변환 가능하다.

$$f : F \rightarrow E, k : K \rightarrow E \text{ 라 하면 } F \oplus K \rightarrow E \text{ 는 } (f \oplus k)(x) = \max_{\substack{z \in K \\ x-z \in F}} \{ f(x-z) + k(z) \} \quad (12)$$

로 계산할 수 있다.

$f(x)$ 가 샘플링 함수 $f(i)$, $i \in Z$ 이고, K 는 structuring set이면, 1차원 dilation 필터의 출력은 식(13)으로 된다.

$$y_1 = [f \oplus k](i) = \max \{ f_{i-v}, \dots, f_i, \dots, f_{i+v} \} \quad (13)$$

② Gray scale erosion

gray scale erosion에 대한 정의는 gray scale dilation의 정의와 같은 방법으로 정의되며 $F \subseteq E^{N-1}$, $K \subseteq E^{N-1}$ 이고 $f : F \rightarrow E$, $k : K \rightarrow E$ 이면 k 에 의한 f 의 erosion은 $f \ominus k$, $F \ominus K \rightarrow E$ 로 표시되고 다음과 같이 정의된다.^[1,3,5]

$$f \ominus k = T [U[f] \ominus U[k]] \quad (14)$$

Gray scale erosion은 차집합의 최소값으로 얻을 수 있도록 변환하면 $F \odot K \rightarrow E$ 는

$$(f \odot k)(x) = \min_{\substack{z \in K \\ x-z \in F}} \{ f(x+z) - k(z) \} \quad (15)$$

로 계산할 수 있다.

$f(x)$ 가 샘플링 함수 $f(i)$, $i \in Z$ 이고, K 는 structuring set이면, 1차원 erosion 필터의 출력은 식 (16)과 같다.

$$y_i = [f \odot k](i) = \min \{ f_{i-v}, \dots, f_i, \dots, f_{i+v} \} \quad (16)$$

III. Gray Scale Morphological 필터의 하드웨어 설계

Gray scale dilation 이나 erosion 연산은 식(13), (16)을 이용하여 3차원 binary dilation, erosion을 top surface 연산에 의하여 2차원 영상으로 변환할 수 있으며 입력 이미지에서 각 픽셀에 대한 gray scale 합산과 국부적 최소/최대값 연산이 필요하다.

식 (13)와 (16)을 수행하기 위한 블록 다이어그램은 그림 2와 같다. 그림 2는 의미지 데이터와 structuring element (square)의 데이터를 병렬로 계산하기 위한 9개의 가산기 블록, 최소/최대값을 구하기 위한 Min/Max 블록, 레지스터 블록 그리고 제어 회로로 구성된다.

레지스터로는 이미지 데이터를 저장하기 위한 부호 bit를 포함하지 않는 3×3 용 8비트 레지스터 9개와 structuring element 데이터를 hexadecimal digit로 표현하기 위하여 부호 비트를 포함한 3×3 용 5비트

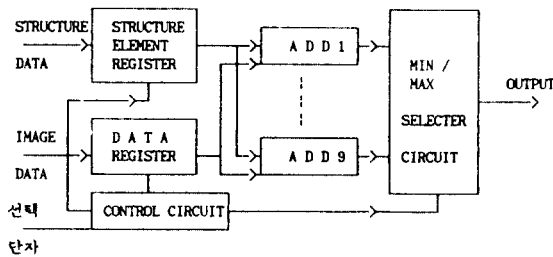


그림 2. Morphological filter의 블록 다이어그램.

Fig. 2. Morphological filter block diagram.

레지스터 9개가 있다. 또한 데이터 레지스터가 계산이 완료된 후 시프트 신호에 의해서 저장된 레지스터의 데이터가 한 비트씩 시프트된다.

본 논문에서는 병렬처리가 가능하도록 가산기 블록을 설계 하였으며 gray scale dilation과 gray scale erosion을 각각 수행하는 회로 설계보다는 선택단자를 두어 선택신호에 의해서 gray scale dilation, gray scale erosion을 수행하며, 또한 Min/Max 블록에서도 최소/최대값을 9개의 ADD 블록의 결과값에서 선택하도록 함으로써 회로 전체의 크기를 고려하여 설계하였다.

3.1 Structuring element 레지스터 선택 블록 설계

Structuring element 블록은 부호 비트를 포함한 3×3 용 5비트 레지스터 9개, 클럭에 의해서 레지스터를 선택하도록 구성하였으며, 입력단자 $B_0 \sim B_4$ 는 디코더에 의해서 D 플리플롭으로 structuring element 데이터가 입력되며 그림 3은 structuring element 레지스터 선택 블록 다이어그램이며, structuring element 레지스터 회로(REG 5)와 디코더 회로(DCDCK)로 구성 된다.

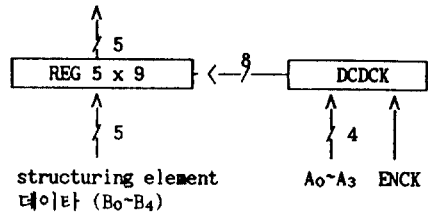


그림 3. Structuring element 레지스터 선택 블록 다이어그램.

Fig. 3. Structuring element register select block diagram.

3.2 이미지 레지스터 선택 블록 설계

이미지 데이터를 선택하기 위한 블록 다이어그램은 3×3 용 8비트 레지스터(REG 8) 9개, 멀티플렉서(MUX), 카운터(COUNT 4), 디코더(DECOD_S)로 구성되며 그림 4와 같다. 클럭 펄스 CK가 들어오면 카운터에 의해서 디코더가 이미지 레지스터 9개중 하나를 선택하고, 이때 멀티플렉서의 SET 단자에 의해서 이미지 데이터가 선택된 레지스터에 기억하기 위한 회로이다.

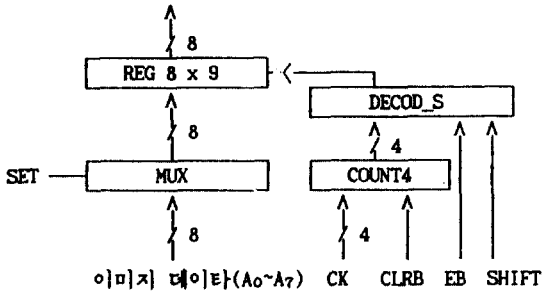


그림 4. 이미지 레지스터 선택 블록 다이어그램.
Fig. 4. Image Register select block diagram.

3.3 ADD 블록 설계

식(13)의 dilation과 식(16)의 erosion을 처리하기 위해서는 가산/감산의 베이스 R 보수의 ADD 블록 다이어그램은 그림 5와 같다. Structuring element 레지스터 (REG 5)의 B₀ ~ B₄와 이미지 데이터 레지스터 (REG 8) A₀ ~ A₇으로 부터 얻은 데이터를 가산하기 위한 블록이다.

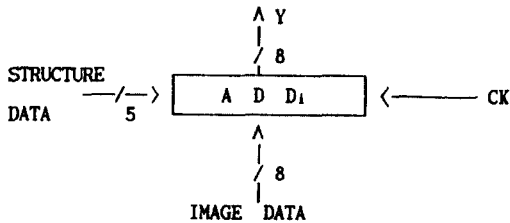


그림 5. ADD 블록 다이어그램
Fig. 5. ADD block diagram

3.4 Min/ Max선택 블록 설계

9개의 ADD블록으로 부터 나온 데이터중에서 최소 (Min) / 최대(Max)값의 ADD블록을 선택하기 위한 블록으로서 래치 블록(LAT 8)과 비교기(COMP 8) 블록으로 구성되며 그림 6과 같다.

ADD_{i-1}의 데이터를 LAT 8에 기억시켜 놓고 다음 ADD_i의 데이터를 COMP 8를 통해서 비교한 후 최소 / 최대 값을 9개의 ADD로 부터 선택하도록 설계하였으며 gray scale dilation을 수행할 때에는 최대 (Max)값을 선택하고, gray scale erosion을 수행 할 때에는 최소(Min)값을 선택하도록 제어 단자를 붙임

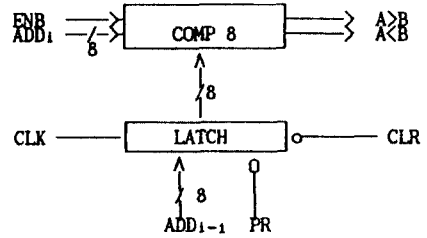


그림 6. Min/Max 선택 비교 블록
Fig. 6. Min/Max Select Comparator

으로써 gray scale dilation과 gray scale erosion의 연산을 수행하도록 설계하였다.

3.5 Morphological filter의 레이아웃

Morphological filter는 각 블록에 대한 계층적 구조에 따라 상향식으로 표준 셀 설계방식을 채택하여 레이아웃하였다. 각 블록별로 사용된 게이트, 트랜지스터 수는 표 1과 같다.

표 1. 블록별 사용 트랜지스터 수.

Table 1. The number of transistor for each block.

블록	부블록	게이트수	트랜지스터 수
Structuring element 블록	DFF	45	1,080
	REG5		
Image(256 × 256) Data 블록	DFF, REG8	601	13,922
	MUX		
ADD 블록	FA_SB, COMP4	136	242
	FA_SBCB		
MIN/MAX 블록	CONT4, DFFC	91	730
	DFFPC, COMP8		
	DCD		
제어블록	DCDCK, DCOD_S	67	402
	COMP4		
합	계	940	16,376

회로는 1.5μm CMOS N-well 설계규칙에 따라 표준 셀 방식으로 그림 7과같이 최종 레이아웃 하였다.

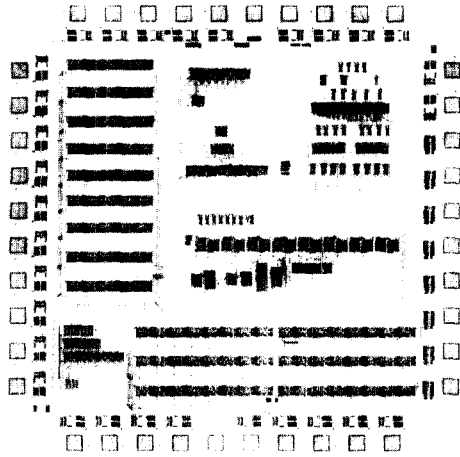


그림 7. Morphological filter 레이아웃.
Fig. 7. Morphological filter layout.

IV. Morphological filter의 컴퓨터 시뮬레이션

노이즈가 약 10% 첨가된 이미지에 square structuring element를 이용한 gray scale morphology 연산 결과에 대한 MAE(mean absolute error)와 MSE(mean square error)는 표 2와 같다.

표 2. Gray scale morphology 연산의 MAE와 MSE 비교
Table 2. Comparison MAE and MSE of gray scale morphology operation

연산 종류	dilation	erosion
MAE	108.5	32.2
MSE	19921.7	4093.1

각 연산에 대한 컴퓨터 시뮬레이션은 PC 486-DX을 사용하였으며, 결과는 그림 8과 같고, 그림 8-a는 원 화상이고, 그림 8-b는 dilation 연산을 적용한 결과이며, 그림 8-c는 erosion 연산을 적용한 것이다. 컴퓨터 시뮬레이션 결과 가우시안 잡음에는 erosion 연산이 dilation 연산 보다 우수함을 보였다. 따라서 표 2에서 나타난 것과 같이 오차는 gray scale morphology 연산내에서도 노이즈에 따라 다르며, gray scale dilation과 erosion 연산의 수행 시간은 IC one



그림 8-a. 원 화상
Fig. 8-a. Original image

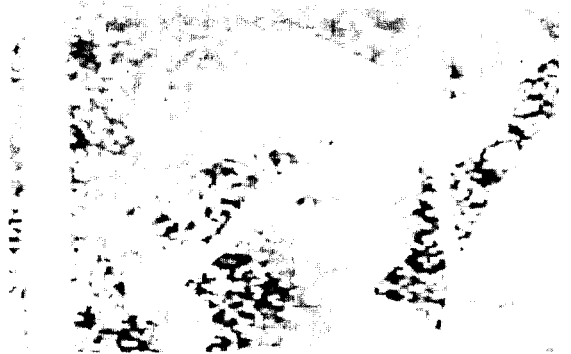


그림 8-b. Dilation 이미지
Fig. 8-b. Dilation image



그림 8-c. Erosion 이미지
Fig. 8-c. Erosion Image

chip을 사용하면 실시간 처리가 가능할 것으로 판단된다. 또한 영상신호처리에서 화질 개선, 잡음 압축 및 제거, 패턴 인식, 데이터 압축등에 적용함으로써 영상 신호처리용 필터로서 많은 각광을 받을 것으로 기대된다.

V. 결 론

통신, 영상처리, 기하학적 신호처리, 컴퓨터비전등에 널리 사용되고있는 필터링기법은 주어진 목적에 맞게 변형이 필요한데 신호및 영상처리등에서 선형 필터는 수학적 간략성(simplicity)과 체계적인 이론의 정립등으로 하드웨어 구현이 쉽다는 장점이 있다.

그러나, 선형필터는 non-gaussian statistic등과 같은 문제를 다룰때나, 잡음이 섞인 영상을 처리할때 edge blurring이 생기며 충격잡음을 완전히 제거하지 못하고, signal dependent noise에 있어서 비선형 필터보다 performance가 떨어진다.

본 논문에서는 선형필터의 단점을 보완하며 신호 및 시스템의 기하학적인 특성을 연구 하는데 우수한 morphological 필터의 하드웨어를 설계하고, 실시간 처리가 가능하도록 입력단의 이미지 데이터 선택 블록(8 비트 레지스터 (REG 8) 9개, 멀티플렉서 (MUX), 카운터(COUNT4), 디코더(DECOD_S))은 SET 단자에 의해서 선택된 REG 8에 기억되고, structuring element 데이터 선택 블록은(레지스터 (REG 5), 디코더(DCDCK))는 ENCK 단자에 의해서 REG 5에 기억하도록 병렬로 구성하였다.

Gray scale dilation과 gray scale erosion의 회로를 각각 구성함으로써 회로의 복잡도가 커지는 것을 줄이기위하여 ADD 블록은 REG 8과 REG 5로부터 얻은 데이터를 선택 단자에 의해서 베이스 R 보수의 가산/감산 회로를 구성하여 gray scale dilation과 gray scale erosion을 수행함으로써 회로의 크기를 줄일 수 있었다. 특히 Min/Max 선택 블록(래치 (LAT8), 비교기(COMP 8))은 에서 회로크기를 제한하기 위하여 9개의 ADD 블록의 결과값으로부터 비교하여 최소/최대값을 선택하도록 설계하였으며, 실시간 처리가 가능하도록 one chip화 하였다.

Morphological filter의 각 블록은 PC /AT 상에서 MyCAD 툴을 사용하여 논리 회로 설계 및 레이아웃 설계를 하였으며, 1.5 μ m CMOS N-well 설계 규칙에 따라 DRC를 검증한 레이아웃은 그림 7과 같

다.

앞으로 dilation과 erosion을 반복적으로 사용 모든 종류의 잡음에 적용할 수 있는 OC(opening-closing), CO(closing-opening)연산의 one chip화도 가능하리라 보며, 이미지 분석 및 복원, 산업응용분야 등에서 적용될 것으로 기대된다.

참 고 문 헌

1. I. Pitas, A.N. Venetsanopoulos, "Nonlinear Digital Filter," Kluwer Academic Publishers, 1990.
2. T.S. Huang, "Picture Processing and Digital Filtering," Springer-Verlag, Berlin Heidelberg Newyork, 1979.
3. R.L. Stevenson, G.R. Arce, "Morphological filters: Statistics and further syntatic properties," IEEE Trans. on CAS, Vol. CAS-34, pp. 1292-1305, Nov 1987.
4. P. Maragos, R.W. Schafer, "Morphological filters, part I: their set theoretic analysis and relations to linear shift invariant filters," IEEE Trans. on Acoustics, Speech and signal processing, Vol ASSP-35, no.8, pp.1153-1169, Aug. 1987.
5. P. Maragos, R.W. Schafer, "Morphological filters, part II: their relations median, Order Statistic and Stack filters," IEEE Trans. on Acoustics, Speech and signal processing, Vol ASSP-35, no.8, pp.1170-1184, Aug. 1987.
6. Ming-Hua Chen and Ping-Fan Yan, "A Multiscaling Approach Based on Morphological filtering," IEEE Trans. on PAMI, Vol.11, No. 7, 1989.
7. F.T. SCIN, O.R. Mitchell, "Threshold Decomposition of Gray-Scale Morphology into Binary Morphology," IEEE Trans. on PAMI, Vol.11, No.1, Jan. 1989.
8. A. Rosenfeld, A.C. Kak, "Digital Picture Processing," Springer-Verlog, Academic Press, 1976.
9. J. Serra, "Image analysis and mathematical morphology," Academic Press, 1983.
10. J. Serra, "Image analysis and mathematical morphology," Academic Press, 1988.



金 鐘 玟(Chong-Kyo Kim) 正會員

1944년 8월 22일생

1966년 2월 : 전북대학교 전기공학과 졸업

1977년 8월 : 전북대학교 대학원 전기공학과 공학석사

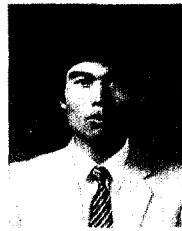
1983년 8월 : 전북대학교 대학원 전기공학과 공학박사

1979년 4월 ~ 현재 : 전북대학교 전자공학과 교수

1966년 7월 ~ 1972년 5월 : 체신부 연구(장거리 통신 담당)

1983년 8월 ~ 1984년 8월 : 미국 일리노이 공과대학(IIT) 객원교수

※주관심분야 : 디지털신호처리(음성신호처리) 및 CAD



文 成 龍(Sung-Lyong Moon) 正會員

1959년 12월 22일생

1982년 2월 : 원광대학교 전자공학과 졸업

1986년 8월 : 전북대학교 대학원 전자공학과 공학석사

1991년 8월 : 전북대학교 대학원 전자공학과 박사과정 수료

1990년 3월 ~ 현재 : 전주공업전문대학 전자계산과 조교수

※주관심분야 : 디지털 신호처리 및 CAD

※이 연구는 91년도 교육부 학술연구조성비에 의해 수행되었음.