

饋환증폭모듈을 이용한 마이크로파증폭기의 초광대역특성 분석

正會員 金永珍* 正會員 李永哲**

Analysis of the Microwave Amplifier Ultra-wideband Characteristics with Feedback Amplifier Module

Yung Jin Kim*, Young Chul Rhee** *Regular Members*

요약

본 논문에서는 Multi-Gbps급 고속 광통신시스템용 광수신 전치증폭기에 이용하고자 마이크로파증폭기의 초광대역 특성에 대하여 분석하였다. 증폭기의 동작주파수를 확장시키기 위하여 증폭기의 설계과정에서 GaAs MESFET 등가회로의 캐패시턴스에 의한 이득저하 관계를 수식적으로 분석하고 이득저하의 보상과 균일이득 및 주파수확장효과를 갖도록 최적화된 인덕터 피킹회로를 포함한饋환증폭모듈(FAM)을 설계하였다. 설계된饋환증폭모듈의 입력 및 출력임피던스를 구하여 실주파수법으로 초광대역 임피던스정합을 시켰으며 분석한 결과, 0.5~12.0GHz에서 1단증폭기의 경우 6.36~6.87 dB, 2단증폭기의 경우 9.1~10.3dB로 우수한 균일이득 특성을 나타내는 초광대역 증폭기를 설계할 수 있었다.

ABSTRACT

In this paper, we analyze a Microwave Amplifier Ultra-Wideband characteristic to apply Multi-Giga b/s optical receiver preamplifier in high speed optical communication system. To obtain frequency expanding effects, we analyze the frequency gain degradation effects of capacitances in the GaAs MESFET small-signal equivalent circuit and design Feedback Amplifier Module(FAM) which has inductor peaking elements to compensate its effects and to expand frequency band. We derive optimum inductor peaking values in order to get flat gain in frequency band. The input and the output impedances of FAM are matched by Real-Frequency Method and we design one and two stage ultra-wideband microwave amplifier. With simulation results, it show 6.36~6.87dB and 9.1~10.3dB gains and excellent gain flatness in 0.5~12GHz respectively.

* 이 논문은 1992년도 한국과학재단연구비지원에 의한 결과임. (과제번호 : 911-0801-005-2)

* 東義大學校 電子工學科

Dept. of Electronic Eng. Dong Eui Univ.

** 慶南大學校 電子工學科

Dept. of Electronic Eng. Kyung Nam Univ.

論文番號 : 94171

接受日字 : 1994年 6月 25日

I. 서 론

최근의 통신시스템은 광대역 종합통신망 (B-ISDN)에 적합한 초고속 통신시스템에 대한 연구개발에 따라 10-Giga bps급이상의 디지털정보를 처리할 수 있는 광통신시스템에 대한 연구가 진행되고 있으며 이러한 광통신시스템은 DFB 레이저다이오드에 직접 또는 외부변조(Direct or External Modulation)방식에 의한 초고속 광송신 시스템 구축에 대한 연구와 직접검파 또는 코헤어런트(Coherent)에 의한 초고속신호 검파에 의한 광수신시스템에 대한 연구가 집중되고 있다.[1-3]. 이러한 광수신시스템중 직접검파방식의 경우, 화합물반도체의 SAGM설계구조등에 의하여 초고속 동작하는 포토다이오드(PIN-PD 또는 APD)와 전치증폭기(preamplifier)로 구성되며 고속동작하는 광신호를 전기적신호로 변환하고 고속 신호(Multi-Giga bps)를 처리하기 위하여 광수신 전치증폭기는 초광대역에서 균일이득 특성을 갖는 마이크로증폭기가 되어야 한다.[4~6]. 그러나 전치증폭기의 설계에 있어서 기존의 마이크로파 증폭기의 설계기법은 사용하는 능동소자(GaAs MESFET, HBT등)의 임피던스가 주파수에 따라 크게 가변되어 임피던스 정합이 어렵고 또 이에 따른 균일이득을 나타내지 못하기 때문에 광수신전치증폭기의 초광대역특성을 만족시키기에는 어려운 점이 있다 [7-9]. 한편 광대역 임피던스 정합 방법으로 임피던스 정합회로의 형태를 가정하여 정합회로의 값을 최적화시키는 실주파수법(Real-Frequency Method)[10-12].이 있으나 이 방법에 의하면 광대역에서 마이크로파 능동소자의 전달이득값(S_{21})의 변화가 매우 큰 상태에서 정합회로를 설계하므로 증폭기의 동작주파수 대역이 1~2 Octave에 한정되고[10-12] 그 이상의 Octave에 대한 초광대역 증폭기 설계에는 아직 발표되지 않고 있는 실정이다. 본 논문에서는 앞에서 언급한 바와 같이 광대역에서 이득 변화폭이 큰 능동소자 자체에 대하여 임피던스정합을 시키므로서 비교적 광대역 특성만을 나타내는 실주파수법의 단점을 보완하고 초광대역에서 균일이득 특성을 나타내는 靑환증폭모듈(Feedback amplifier Module:FAM)의 입출력 임피던스값을 구하여 실주파수법을 적용시킨 증폭기의 특성에 대하여 논의하고자 한다. 특히 靑환증폭모듈(FAM)의 설계에 있어서 마이크로파 능동소자 GaAs MESFET의 소신호 등가회로의 캐패시터(Cgs, Cgd, Cds)에 의한 동작주파수의 제한을 규명하고 등가회로상의 캐패시터의 영향을

보상하기위해 증폭소자의 외부에 피킹인덕터(peaking inductor)를 삽입하였으며 초광대역에서 균일이득(flat gain)을 갖는 인덕터값을 최적화 시켰다. 초광대역에서 매우 균일한 이득특성을 갖는 FAM의 입력과 출력임피던스를 이용하여 실-주파수법으로 정합회로를 구성할 경우, 기존의 방법보다 매우 우수한 초광대역 특성과 균일 이득의 특성을 나타내는 마이크로파 증폭기를 설계할 수 있음을 모의실험을 통하여 증명하였으며 설계한 증폭기가 OEIC화 되었을 때 초고속 광수신 전치증폭기로서 응용이 가능함을 제시하고자 한다.

II. GaAs MESFET 등가회로의 분석

마이크로파 영역에서 이용되는 GaAs MESFET의 소신호 등가회로를 광수신기의 형태로 나타내면 광다이오드(PIN, 또는 APD)에 의한 전류원(current source)과 함께 그림(1)과 같이 나타낼 수 있다. 회로에서 전류원 신호가 입력되었다고 가정하여 전달임피던스 $Z_T(s)$ 를 구하면[13].

$$|Z_{T(s)}| = \frac{|V(s)|}{|i(s)|}$$

$$= \{ |Z_G(s)Z_F(s)Z_L(s) [1 - g_m Z_F(s)]| \}$$

$$\{ | [Z_G(s) + Z_F(s)] [Z_L(s) + Z_F(s)] \}$$

$$- Z_G(s)Z_L(s) [1 - g_m Z_F(s)] \} \quad (1)$$

이며 여기에서

$$Z_G = R_g // (R_i + 1/sC_{gs}),$$

$$Z_F = 1/sC_{gd}, Z_L = R_d // (R_o // 1/sC_{ds}) \text{ 이다.}$$

등가회로의 캐패시터들이 전달임피던스값에 미치는 영향을 분석하기 위하여 주파수에 대한 전달임피던스의 변화분을 구하면,

$$\frac{d|Z_T|}{df} = \frac{\partial |Z_T|}{\partial |Z_G|} \cdot \frac{d|Z_G|}{df} + \frac{\partial |Z_T|}{\partial |Z_L|} \cdot \frac{d|Z_L|}{df} + \frac{\partial |Z_T|}{\partial |Z_F|} \cdot \frac{d|Z_F|}{df} \quad (2)$$

이며

$$\frac{d|Z_T|}{d|Z_G|} > 0, \frac{d|Z_T|}{d|Z_L|} > 0, \frac{d|Z_T|}{d|Z_F|} > 0$$

이므로 주파수에 대한 Z_G, Z_L, Z_F 의 변화분을 구하면 다음과 같다.

$$\frac{d|Z_G|}{df} = -(2\pi C_{gs})^2(2R_i R_g + R_g^2) \cdot f \cdot [(1 + (2\pi f)^2 C_{gs}^2 R_i^2) \cdot (1 + (2\pi f)^2 C_{gs})(R_i + R_g)]$$

$$\frac{d|Z_L|}{df} = -(2\pi C_{ds})^2 f \cdot \left[\left(\frac{1}{R_d} + \frac{1}{R_o} \right)^2 + (2\pi f C_{ds})^2 \right]^{-3/2}$$

$$\frac{d|Z_F|}{df} = -(2\pi C_{gd} f^2)^{-1}$$

윗식에서 주파수에 대한 임피던스의 변화분은 ()값을 갖게 되므로 주파수 증가에 따라 Z_i, Z_L, Z_F 의 변화곡선을 캐패시터에 의한 임피던스값이 증가되어 하향곡선을 나타내고 그 결과 전달임피던스값은 주파수 증가에 따라 그 값이 저하됨을 알 수 있으므로 등가회로를 구성하는 캐패시터 C_{gs}, C_{gd} 및 C_{ds} 에 의하여 상한 주파수대에서 능동소자의 동작이 제한 됨을 예상할 수 있다. 그러므로 등가회로에서 캐패시터의 영향을 감소시키기 위하여 능동소자의 외부에 인위적으로 인덕터 피킹회로를 부가시킬 경우 주파수 특성을 개선시키는 효과를 예측할 수 있다.

GaAs MESFET의 소신호 등가회로의 캐패시턴스를 보상하기 위하여 그림 (2)와 같이 드레인피킹소자 L_D , 게이트 피킹소자 L_G 및 레환피킹소자 L_F 를 부가

시켰을 때 상한 주파수에서 최적 레환이 나타나 주파수대역 확장효과를 얻는 인덕터 피킹소자를 포함한 FAN을 설정할 수 있다. 피킹소자의 영향을 분석하기 위하여 피킹인덕터의 유무에 따른 전달함수를 비교하면 다음과 같다. 피킹회로를 부가시키지 않았을 때 레환증폭기에 대한 전달함수 A_V 는

$$A_V(s) = \frac{V_0(s)}{V_i(s)} = \{ Y_a(1 - g_m R_F) + s [C_{ds}(1 + R_F) + R_F C_{gd}(1 + g_m + Y_a)] + s^2 C_{gd} C_{ds} R_F \} / \{ Y_a(1 + R_F Y_a) + s [C_{gd} C_{ds}(1 + 2R_F Y_a)] + s^2 [C_{ds}(C_{gd} + C_{ds}) R_F] \} \quad (4)$$

이며 윗식에서 $Y_a = 1/R_o + 1/Z_o$ 이다. 레환증폭기에 대한 DC조건에서의 A_V 는 다음과 같다.

$$A_V(0) = \frac{(1 - g_m R_F) Y_a}{1 + R_F Y_a} \quad (5)$$

그리고 인덕터 피킹소자를 포함한 회로에 대한 전달함수를 구하면

$$\frac{V_0(s)}{V_i(s)} = \{ Y_D Y_G (Y_2 - g_m) + [Y_4 Y_5 - Y_2 (Y_2 - g_m)] Y_F Y_F \} / \{ Y_4 Y_5 - Y_2 (Y_2 - g_m) Y_6 - Y_D^2 Y_5 \} \quad (6)$$

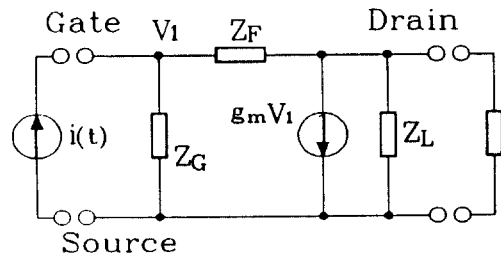
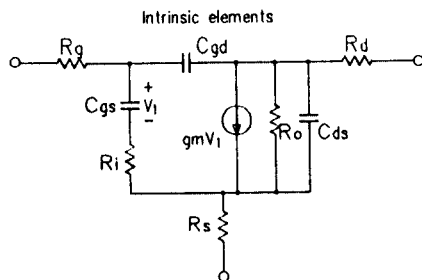


그림 1. (a) GaAs MESFET 등가회로, (b) 간략화한 등가회로 회로

Fig. 1. (a) Equivalent circuit of GaAs MESFET, (b) Simplified equivalent circuit

이다. 여기에서

$$Y_4 = Y_2 + Y_1 + Y_D, \quad Y_5 = Y_G + Y_1 + Y_2,$$

$$Y_6 = Y_D + Y_F + Y_D \text{ 이며}$$

$Y_1 \sim Y_6$ 는 각각 다음과 같다.

$$Y_1 = 1/Z_1, \quad Z_1 = 1/Y_1 = R_i + 1/sC_{gs}$$

$$Y_2 = 1/Z_2, \quad Z_2 = 1/Y_2 = 1/sC_{gd}$$

$$Y_3 = 1/Z_3, \quad Z_3 = 1/Y_3 = R_o // (1/sC_{ds})$$

$$Y_D = 1/Z_D, \quad Z_D = 1/Y_D = R_D + sL_D$$

$$Y_F = 1/Z_F, \quad Z_F = 1/Y_F = R_F + sL_F$$

$$Y_G = 1/Z_G, \quad Z_G = 1/Y_G = R_G + sL_G$$

인덕터피킹을 포함한 FAM의 산란계수는 그림 (2)의 intrinsic 소자에 대한 [Y]-계수를 구하고 다시 [Z]-계수로 변환하여 게이트와 드레인에서의 피킹소자에 대한 [Z]-계수를 합하는 과정을 통하여 산출할 수 있다. GaAs MESFET의 intrinsic 소자에 대한 [Y]-계수를 구하면

$$\begin{bmatrix} I_g \\ I_d \end{bmatrix} = \begin{bmatrix} Y_{11} & Y_{12} \\ Y_{21} & Y_{22} \end{bmatrix} \begin{bmatrix} V_g \\ V_d \end{bmatrix} \quad (7)$$

$$Y_{11} = \frac{sC_{gs}}{1 + sC_{gs}R_i} + sC_{gd}$$

$$Y_{12} = -sC_{gd}$$

$$Y_{21} = \frac{g_m}{1 + sC_{gs}R_i} - sC_{gd}$$

$$Y_{22} = 1/R_o + sC_{ds} + sC_{gd}$$

이다. 위에서 구한 Y-계수를 변환과정을 통하여 Z-계수로 전환시키면

$$\begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix} = \begin{bmatrix} Y_{22}/\Delta^y & -Y_{12}/\Delta^y \\ -Y_{21}/\Delta^y & Y_{11}/\Delta^y \end{bmatrix} \quad (8)$$

이며 $\Delta^y = Y_{11}Y_{22} - Y_{12}Y_{21}$ 이다. 변환된 [Z]-계수에 게이트와 드레인단의 피킹 임피던스 $Z_g = R_g + sL_g$ 와 $Z_D = R_D + sL_D$ 를 합하면

$$\begin{bmatrix} V_g \\ V_d \end{bmatrix} = \begin{bmatrix} Z_{11} & Z_{12} \\ Z_{21} & Z_{22} \end{bmatrix} \begin{bmatrix} I_g \\ I_d \end{bmatrix} + \begin{bmatrix} Z_G & 0 \\ 0 & Z_D \end{bmatrix} \begin{bmatrix} I_g \\ I_d \end{bmatrix} = \begin{bmatrix} Z_{11} + Z_G & Z_{12} \\ Z_{21} & Z_{22} + Z_D \end{bmatrix} \begin{bmatrix} I_g \\ I_d \end{bmatrix} \quad (9)$$

이 된다. 위식에서 다시 Y-계수로 변환시키면

$$[Y'] = \begin{bmatrix} Y_{11}' & Y_{12}' \\ Y_{21}' & Y_{22}' \end{bmatrix} = \begin{bmatrix} (Z_{22} + Z_D)/\Delta^z & -Z_{12}/\Delta^z \\ -Z_{21}/\Delta^z & (Z_{11} + Z_G)/\Delta^z \end{bmatrix} \quad (10)$$

이 된다. 여기에서 $\Delta^z = (Z_{11} + Z_G)(Z_{22} + Z_D) - Z_{12}Z_{21}$ 이다. 다시靑換 피킹소자에 의한 $[Y_F]$ 계수를 합한 전체 Y-계수를 $[Y_T]$ 라하면 $[Y_T] = [Y'] + [Y_F]$ 로 나타낼 수 있으며 전체적인 Y-계수 $[Y_T]$ 에 의하여 FAM에 대한 산란계수를 구하면 다음과 같다.

$$S_{11} = \frac{(1 - Y_{T11})(1 + Y_{T22}) + Y_{T12}Y_{T21}}{(1 + Y_{T11})(1 + Y_{T22}) - Y_{T12}Y_{T21}} \quad (11-a)$$

$$S_{12} = \frac{-2Y_{T12}}{(1 + Y_{T11})(1 + Y_{T22}) - Y_{T12}Y_{T21}} \quad (11-b)$$

$$S_{21} = \frac{-2Y_{T21}}{(1 + Y_{T11})(1 + Y_{T22}) - Y_{T12}Y_{T21}} \quad (11-c)$$

$$S_{22} = \frac{(1 + Y_{T11})(1 - Y_{T22}) + Y_{T12}Y_{T21}}{(1 + Y_{T11})(1 + Y_{T22}) - Y_{T12}Y_{T21}} \quad (11-d)$$

이와 같이 구한 산란계수를 가지고 FAM의 입력과

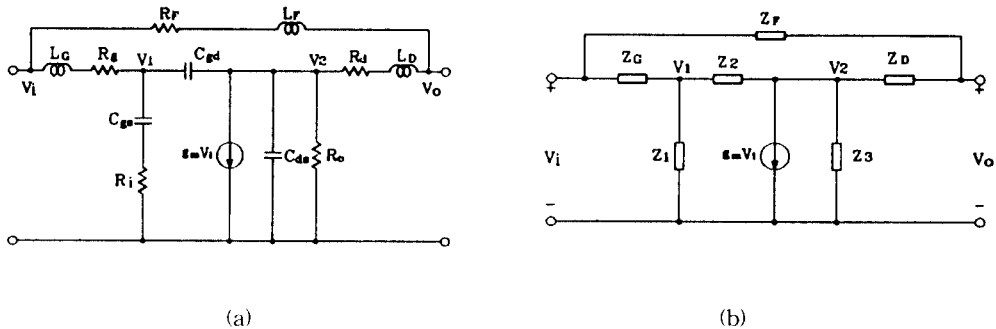


그림 (2). (a) 케환증폭모듈(FAM)의 등가회로, (b) 간략화된 등가회로

Fig. 2. (a) Equivalent circuit of Feedback Amplifier Module(FAM), (b) Simplified FAM equivalent circuit

출력 임피던스 정합회로를 설계할 수 있으며 인덕터 피킹소자 L_{G} , L_{L} , L_{F} 를 부가시켰을 때 각각의 인덕터 최적값은 등가회로의 전달함수를 가지고 최대 균일이득을 얻기 위한 조건에 적용하여 구할 수 있다[14].

III. 초광대역 FAM의 설계

능동소자를 포함한 증폭모듈이 초광대역 특성을 나타내어야 하므로 부케환증폭회로를 응용하여 케환증폭모듈(FAM)을 구성해야 한다. FAM의 설계에서 초광대역에서 균일이득 특성을 갖기 위하여 능동소자의 하한 주파수대에서 이득과 안정 동작을 시키고자 게이트저항 R_i 를 부가시켰으며[15] 캐패시터 (C_{gd})의 영향을 감소시키기 위한 케환인덕터 L_F 의 삽입과 GaAs MESFET의 캐패시터 (C_{gs} , C_{cb})의 영향을 감소시키기 위한 피킹인덕터 L_G 와 L_L 를 삽입하면 그림 (3)과 같이 나타낼 수 있다. 일반적으로 많이 사용하는 GaAs MESFET NE700을 선정하여 벡터회로분석기(VNA)로 측정된 산란계수값과 수치적으로 최적화시킨 등가회로의 소자값은 $I_d=100mA$, $V_{ds}=3V$ 의 바이어스조건에서 $g_m=37.7$, $C_{gs}=0.32pF$, $C_{gd}=0.027pF$, $R_i=1.42\Omega$, $R_o=0.11\Omega$, $C_{cb}=0.11pF$, $R_1=5.4\Omega$, $R_2=0.85\Omega$, $R_3=1.59\Omega$ 과 같이 값을 추정할 수 있었다. 등가회로의 소자값에 의한 FAM이 최대균일이득을 갖도록 설계한 증폭모듈에서 피킹인덕터(L_G , L_L , L_F)의 최적값은 최대균일이득 조건식 [14]을 FAM의 전달함수에 적용하고 앞에서 구한 등가회로 소자값을 대입하여 인덕터값을 계산한

결과 게이트 피킹인덕터 L_G 는 $0.32nH$, 드레인 피킹인덕터 L_L 는 $0.53nH$, 케환인덕터 L_F 는 $5nH$ 에서 각각 최대균일이득을 나타내었다. 각각 인덕터를 종합하여 FAM에서 균일이득을 얻고자 계산에 의하여 구한 피킹인덕터값을 중심으로 L_G 와 L_L 를 $0.1\sim 0.5nH$ 까지 $0.1nH$ 간격으로 각각 증가시키고 L_F 를 $1.0\sim 5.0nH$ 까지 $1.0nH$ 간격으로 변화를 주어 FAM에서 최대의 균일이득과 입력과 출력단에서 최소의 VSWR이 나타나도록 시뮬레이션한 결과 그림 (4)와 같이 피킹인덕터를 삽입한 경우 약 2dB의 이득효과와 상한주파수가 확장되는 것을 알수 있었다. 이와 같은 과정을 통하여 증폭기모듈의 최적소자값은 $R_F=500\Omega$, $L_F=0.5nH$, $L_G=0.2nH$, $L_L=0.2nH$, $R_i=1K\Omega$ 으로 선정하였을 때 균일이득과 안정도관계는 그림 (5)와 같다. 최상한 주파수 f_{3dB} 는 설계시 선정한 상한주파수 13GHz와 거의 일치하고 FAM의 이득은 $6.5\pm 0.2dB$ 의 균일이득 특성을 보여주고 있다. FAM의 설계과정에서 있어서 케환저항 (R_F)값은 Niclas의 계산식[15]을 이용한 결과 136.7Ω 이었으나 증폭기의 안정도를 고려한 게이트단락저항 (R_i)에 의한 영향을 고려해야 하므로 피킹인덕터 (L_F)와 함께 FAM의 이득값을 최적화시키기 위하여 케환저항값을 가변시켰을 때 500Ω 에서 FAM의 이득 및 VSWR이 가장 좋은 결과를 얻을 수 있었다. 이상과 같이 설계된 FAM의 입력과 출력임피던스 및 VSWR과 안정도는 표(1)과 같으며 표에서 입력과 출력의 VSWR이 상대적으로 매우 크게 나타나므로 입력과 출력 임피던스를 이용하여 실 주파수법으로 초광대역 정합회로를 설계할 수 있다.

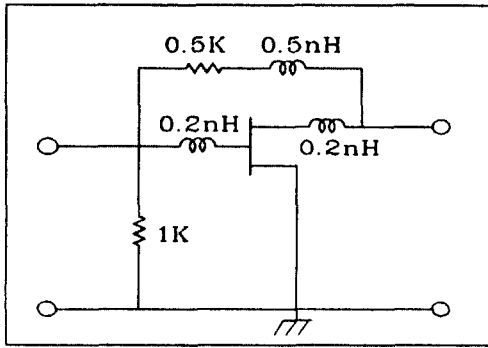


그림 3. 설계된 饋환증폭모듈(FAM)
Fig. 3. Designed FAM

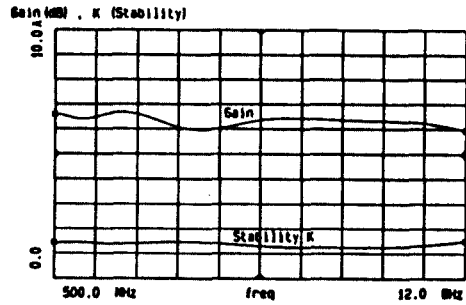


그림 5. 설계된 FAM의 이득과 안정도
Fig. 5. Gain and Stability of designed FAM

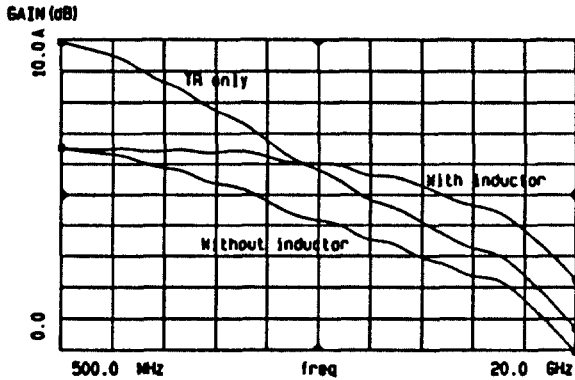


그림 4. 饋환증폭모듈의 인덕터피킹효과
Fig. 4 Inductor peaking effects of Feedback Amplifier Module(FAM)

IV. 초광대역 증폭기의 정합회로설계 및 고찰

그림(3)과 같이 설계된 FAM에 의하여 초광대역에서 균일이득 특성을 나타내는 증폭기의 설계는 전원측 50Ω 임피던스와 FAM의 입력임피던스(Z_{in}) 사이 및 FAM의 출력임피던스(Z_{out})와 50Ω 부하사이에서 임피던스정합이 이루어져야 하며, 2단증폭기의 경우, 증폭단과 증폭단사이(interstage)에서 전단의 출력임피던스와 후단의 입력임피던스 사이에 복소정합(complex matching)이 이루어져야 한다. 실 주파수범에서 임피던스 정합회로의 설계는 FAM의 산란계수를 이용하여 주파수에 대한 임피던스함수를 결정하며 이 함수를 적용하여 설정한 정합용 트랜즈서서의 다항식을 결정하게 되고 임피던스 정합회로의 트랜즈서서 이득($G_1 < 1$)을 주

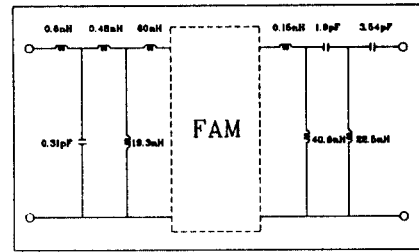
표 (1) 설계된 FAM의 임피던스, VSWR 및 안정도 (K)

Table (1). Designed FAM Impedances and VSWR

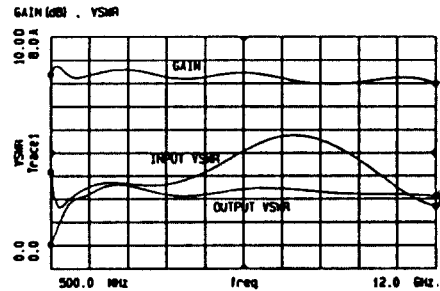
주 파 수	입력 임피던스		출력 임피던스		VSWR	
	Re	Im	Re	Im	입력	출력
바이어스 조건 Vds = 3V Ids = 10mA	0.5	159.2 - 44.0	125.0 - 11.5		3.45	2.52
	1.0	119.6 - 79.1	118.0 - 34.4		3.58	2.60
	2.0	69.5 - 82.0	100.4 - 53.8		3.79	2.71
	4.0	27.9 - 53.5	61.6 - 52.4		4.17	2.54
	6.0	14.7 - 34.0	37.1 - 47.7		5.06	2.98
	8.0	10.4 - 15.9	24.7 - 34.5		5.32	3.17
	10.0	11.2 - 0.8	19.5 - 21.8		4.48	3.12
	12.0	15.9 16.0	17.0 - 9.8		3.50	3.06
Vds = 3V Ids = 30 mA	0.5	157.3 - 58.6	103.5 - 2.9		3.62	2.07
	1.0	121.2 - 84.9	102.5 - 18.3		3.76	2.14
	2.0	62.8 - 83.1	94.9 - 34.5		4.01	2.23
	4.0	25.3 - 52.9	68.8 - 42.2		4.47	2.16
	6.0	15.6 - 32.7	47.3 - 45.9		4.66	2.49
	8.0	11.8 - 14.4	29.4 - 36.9		4.59	2.87
	10.0	13.0 - 0.1	22.0 - 24.9		3.84	2.93
	12.0	18.9 17.6	18.8 - 13.0		3.02	2.86

파수에 따라 값을 설정하므로서 전체 주파수 대역에서 균일이득이 되도록 설계한다[10, 12]. 이때 임피던스 정합회로의 구현은 트랜지스터함수에 의하여 L, C로 이루어진 필터형태에 의한 다항식으로 나타나며 다항식의 승수(역수)는 L, C소자의 수와 직접적으로 관계되므로 다항식의 계수에 의하여 임피던스회로의 소자값이 결정된다. 이와같은 원리에 의하여 1단 초광대역 증폭기를 설계하기 위하여 주파수범위를 0.5GHz~12.0GHz로 설정하고 균일이득을 얻기 위하여 FAM의 최대안정이득(MSG)을 8.4dB로 선정하였으며 입력과 출력단의 임피던스 정합회로 설계에서 설계된 증폭기의 입력 VSWR, 주파수 대역에서 균일이득을 고려하여 승수를 $m=5$ 로 선정하였다. 실주파수법에 의한 증폭기설계 결과 1단증폭기는 그림(6)과 같다. 본 논문에서는 실주파수법에 대한 내용은 참고문헌[12]에 상세히 기술되어 있으므로 정합회로 구현방법에 대한 이론을 생략하고 증폭기설계에 대한 시뮬레이션 결과에 대하여 설계시 고려한 사항을 고찰하고자 한다. 증폭기 설계에 있어서 증폭기의 전체이득을 증폭소자의 이득(S_{21})값을 설계시 설정한 값에 맞추어 설계할 경우, 증폭기에 대한 안정도, 입출력 VSWR 및 이득과의 상호관계등 복합적인 관계가 발생되므로 정의된 FAM의 이득을 감소시켜 입력과 출력단에서 매우 양호한 VSWR을 얻을 수 있도록 하였다. 특히 설계된 1단증폭기를 3소자 임피던스 정합회로로서 구성할 경우 0.93dB의 이득오차이었으나, 5소자로 정합회로를 구성할 경우 0.51dB의 이득오차를 갖기 때문에 설계 목적에 따라 주파수 대역폭을 더 넓힐 수 있음을 알 수 있었다. 설계된 증폭기의 특성은 Niclas[15]가 설계한 레한 1단초광대역 증폭기(주파수 대역 2~18GHz, 이득 5.4 ± 0.5 dB, 최대입력 VSWR 3.5, 최대 출력 VSWR 2.0, 안정도 2.90)과 비교할 때, 8GHz에서 최고 압력 VSWR은 2.4~3.6까지 비교적 안정된 값을 얻었으며 이득은 6.36~6.87로 0.51dB의 이득오차를 고려할 때 상대적으로 높으나 설계방향에 따라 이득을 낮게 설정하면 더 양호한 결과를 얻을 수 있음을 확인하였다. 일반적으로 초광대역에서 임피던스를 정합시키기 위하여 입·출력단에서는 VSWR이 매우 크게 나타나므로 2단이상의 초광대역 증폭기를 구성할 경우 기생발진등으로 증폭기의 안정도에 많은 영향을 미치므로 증폭기의 이득이 감소되지만 VSWR을 감소시켜 증폭기가 안정된 상태로 동작할 수 있도록 그림 (7)과 같이 FAM의 입력단에 안정화 보상회로를 부가시켜 설계할 수 있다. 이 경우 증폭기

의 이득을 감소시키므로써 입력과 출력단의 VSWR은 그림 (7-b)와 같이 개선됨을 알 수 있다. 안정화회로에 의한 초광대역증폭기의 이득은 4.0~5.1dB로 상대적으로 이득이 감소되었으나 입력 VSWR은 1.3~3.5, 출력 VSWR은 1.8~3.2 까지 크게 개선됨을 보여주고 있다.



(a)



(b)

그림 (6) (a) 1단 증폭기의 회로 (b) 이득, VSWR
Fig 6. (a) One Stage M/W Amplifier (b) Gain VSWR

한편 2단 초광대역증폭기의 설계에 있어서 전단에서는 비교적 이득이 적으나 안정된 상태로 동작시키고 후단에서 이득을 보상하는 방법으로 균일이득 특성과 낮은 VSWR이 되도록 초광대역 증폭기의 설계방향을 설정하고 표(1)에 의하여 전단에서는 바이어스를 $V_{dk}=3V, I_{dk}=10mA$, 후단에서는 $V_{dk}=3.0V, I_{dk}=30mA$ 의 입출력임피던스 값을 이용하여 전단 FAM의 입력측과 후단 FAM의 출력에서는 단일정합법(single matching)을, 두 FAM 사이 (interstage)에서는 이중정합법(double matching)을 도입하여 그림 (8)과 같이 2단 초광대역 증폭기를 설계하였다. 50Ω의 전원측임피던스와 전단증폭기의 입력임피던스사이에 정합회로의 전달함수 설정이득을 0.71~0.9dB의 범위로, 전단 증폭기의 설정이득은 4.5dB로, 전단증폭기와 후단증폭기사이의

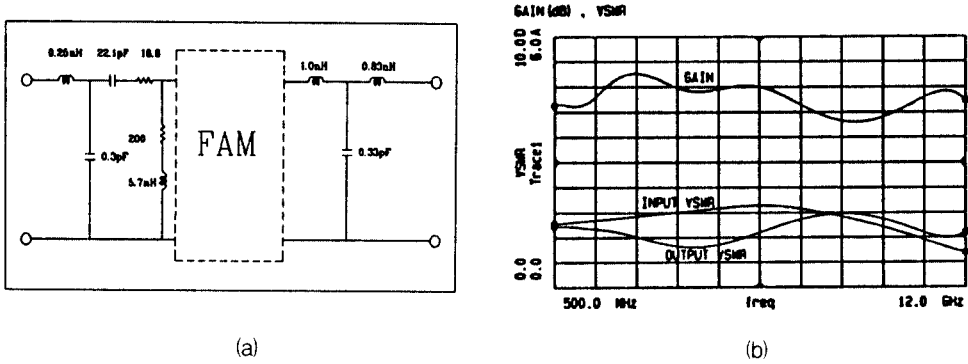


그림 7. (a) 안정화 1단 증폭기의 회로 (b) 이득, VSWR
 Fig. 7. (a) Stabilized one stage Amplifier (b) Gain, VSWR

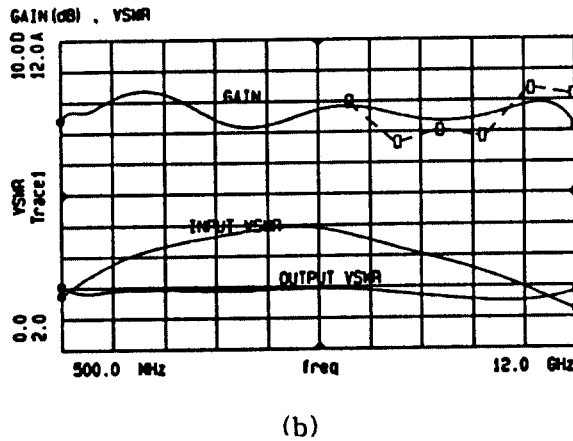
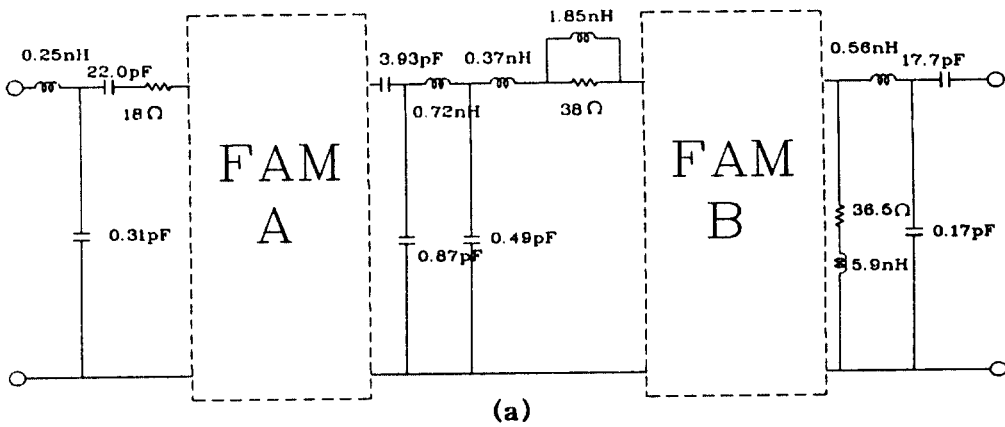


그림 8. (a) 설계된 2단 증폭기 회로, (b) 이득 및 VSWR
 Fig. 8. (a) Designed two-stage Amplifier, (b) Gain, VSWR

중간단(interstage) 정합회로의 설정이득은 0.33~0.9dB의 범위로 설정하였으며 증폭기의 안정동작을 고려하여 주파수범위에서 임피던스의 전달함수에 weight 값을 선정하여 최소의 VSWR을 유도하였다. 출력측 정합회로의 전달 함수는 출력단에서 최소 VSWR과 균일 이득을 얻도록 출력단 임피던스 정합회로의 전달함수 설정이득을 0.8~0.99dB로, 후단증폭기의 전달이득은 6dB로 설정하여 2단증폭기의 전체이득을 10.5dB로 하였다. 설계된 2단 초광대역 증폭기의 전체회로는 그림 (8)과 같다. 2단증폭기에 대한 시뮬레이션 결과 16,17기는 그림 (8-b)와 같으며 입력 VSWR은 1.2~4.2 출력 VSWR은 1.6~2.0이고, 전체 증폭기의 이득은 설계 목적값 10.5dB에 비하여 9.1~10.3dB의 이득분포를 얻었다. 설계한 2단증폭기의 특성은 Honjo[18]가 손실정합법으로 MMIC설계한 2단증폭기(주파수 대역 1~10 GHz, 이득 13dB, 입력 VSWR 4.3~2.7, 출력 VSWR 1.2~2.2)와 비교가 가능하고 그림 (8 b)의 점선 부분은 참고문헌[11]에 의한 실-주파수법을 이용한 결과를 나타낸 것으로서 비교적 광대역성(7~10GHz)을 갖는 증폭기에 대한 시뮬레이션의 결과이며 본 논문의 결과가 초광대역성과 균일이득(gain flatness)에서 우수함을 알 수 있으며 FAN을 이용한 초광대역 증폭기를 설계함에 있어서 설계시 설정한 이득과의 차이는 입출력 정합회로와 중간단 정합회로를 삽입하므로서 임피던스 정합회로에서 나타나는 손실에 의한 이득의 오차에 따른 것으로 추정된다. 만약 정합회로의 전달함수에 대한 전달이득을 1.0으로 균일하게 선정하였다면 원하는 이득 값이 되리라 생각되나 이때 입력과 출력단에서의 VSWR은 매우 커지게 되어 실제적으로 사용이 불가능하게 된다. 또다른 2단증폭기 설계에 있어서 초광대역을 갖는 FAN에 안정화회로를 전단과 후단에 각각 부가시켰을 때 전체 증폭기의 이득이 크게 감소하나 입력과 출력측의 VSWR이 매우 우수함을 알 수 있었다. 한편 후단만을 안정화시켰을 때는 출력단의 VSWR이 안정화 되나 입력단의 VSWR의 변동이 심한 것을 알 수 있었다. 2단증폭기 이상의 초광대역증폭기를 설계할 때 전단에 안정화회로를 고려하고 후단은 비교적 큰 이득을 갖도록하면 원하는 목적에 적합한 이득을 나타내는 초광대역 증폭기를 설계할 수 있다.

VI. 결 론

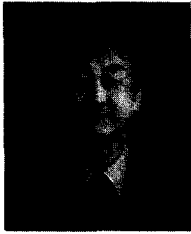
본 논문은 Multi-Giga b/s 광 수신용 전치증폭기

(Preamplifier)에 적합하도록 0.5~12GHz의 초광대역을 갖는 마이크로파증폭기를 설계하는 데 목적을 두었다. 초광대역에서의 균일이득과 피킹인덕터에 의한 주파수대역확장 효과를 갖는 계환증폭모듈을 설계하였으며 계환증폭모듈의 입력과 출력임피던스를 가지고 실주파수법을 적용하여 임피던스정합을 시도하였다. 종래의 실주파수법의 적용은 증폭소자 자체가 광대역 특성을 갖지 못하여 1~2 옥타브의 한정된 대역범위에서 적용시키는 단점이 있었으나 본 논문에서는 초광대역성 특성과 균일이득을 나타내는 FAM을 설계하므로서 종래의 단점을 극복하여 약 5옥타브의 초광대역 특성으로 임피던스 정합을 할 수 있었다. 범용으로 많이 사용하는 GaAs MESFET의 산란계수를 이용하여 FAM을 설계한 결과, 1단과 2단 초광대역 마이크로파 증폭기는 임피던스 정합회로의 구성소자를 많이 할수록 입력과 출력단에서 VSWR이 비교적 안정됨을 알수있었으며 2단증폭기의 경우 중간단(inter-stage)에서 임피던스의 정합이 매우 어려우므로 비록 이득이 감소하더라도 각 증폭단에 안정화 보상회로를 부가시켜 임피던스를 정합시켜야 함을 알 수 있었다. 설계된 초광대역 마이크로파 증폭기는 손실정합법과 단순계환방법에 의한 설계방법[15,18]과 비교할 때 상대적으로 비슷하거나 우수한 특성이 나타남을 알 수 있으며 정합회로의 소자수를 증가시킬 경우 더 우수한 균일이득 특성을 얻을 수 있으나 소자수의 증가에 따른 삽입손실과 기생영향 및 크기등을 고려하여 정합회로의 소자수는 최적화되어야 한다. 이와같이 초광대역을 갖는 FAM을 가지고 MMIC화된 초광대역증폭기를 설계할 경우, 포토다이오드를 포함하여 OEIC(광전직접회로)설계에 적용할 수 있으리라 생각되며 초고속 광통신 수신전치증폭기로서 응용이 가능하다고 사료된다.

참 고 문 헌

- [1] Tinguel,L, "Adbance in Lightwave Systems Reserch." AT&T Tech. J.
- [2] 末田正, 神谷武志, "超高速光エレクトロニクス", 倍風館 1991
- [3] M.Brain T.P.Lee, "Optical Receivers for Light-wave Communication Systems," IEEE Trans. on Electron device, vol. ED-32, No. 12, pp. 2673-2692, Dec.1985
- [4] K.E.Alameh and R.A.Minasian "Tuned Optical

- Receivers for Microwave Subcarrier Multiplexed Lightwave Systems," IEEE Trans. on Microwave and Tech., vol. 38, no. 5, pp. 887-892, 1991
- [5] A.Perennec and R.Soar, "CAD of Hybrid and Monolithic Broadband Amplifier for Optoelectronic Receiver," IEEE Trans. on Microwave Theory and Tech., vol.37, pp.1475-1478, Sep. 1989
- [6] M.A.R.Violas and D.J.T Heatley, "High Performance 10 Gbit/s PIN-FET Optical Receiver," Electron Lett, vol. 28, no. 2 pp. 120-122, 1992
- [7] J.L.Gimlett, "Low noise 8GHz PIN-FET Optical Receiver", Elect. Lett., vol. 23, pp.282-282, 1987
- [8] T.E.Darcie and B.L.Kasper, "Risonant P-i-N FET Receivers for Lightwave Subcarriet Systems," IEEE Jour. of Lightwave Tech., vol Lt-16, No, 4, pp.582-589, April 1988
- [9] Satyanaryana, C. and Chen W. K., "Theory of Broadband Matching and Problem of Compatible Impedance," Jour. Frankin Inst., vol. 309, pp. 267-280, 1980
- [10] B.S.Yarman and H.J.Carlin, "A Simplified Real Frequency Thechnique Appliet to Broad-and Multistage Microwave Amplifier," IEEE Trans. on Microwave Theory and Tech., vol. 30, pp. 2216-2222, Dec. 1982
- [11] Lizhong Zhu and CHuyu Shebg, "REal Frequency Techniqye Applied to the Synthesis of Lumped Broad-Band Matching Networks with Arbtrary Nouniform Lossless for MMIC's," IEEE TRans. on Microwave Theory and Tech., vol. 36, NO. 12, pp. 1614-1619, Dec. 1988
- [12] H.J.Carlin and B.S. Uarman, "The Double Matching Problem: Analytic and Real Frquency Solution," IEEE Trans. on Circuit and Systems, vol. 30, pp. 15-28, Jan. 1983
- [13] Norio Ohkawa, "Fiber-Optic Multigigabit GaAs MIC Front-End Circuit with Inductor Peaking," IEEE Jour. of Lithtwave Tech., vol. 6, No. 11, pp. 1665-1671, Nov. 1988
- [14] Ferenc Kovancs, "High frequency application fo semiconductor devices", Elsevier Scientific Publishing Co., Amsterdam, 1981
- [15] Niclas, K., "Multi-Octave Performance of Single-Ended Microwave Solid-State Amplifiers," IEEE Trans. on Microwave Theory and Tech., vol. 32, No. 8, pp. 896-908, Aug. 1984
- [16] Complx Match, Version 4.2, AMPSA, CC. 1989.
- [17] HP Microwave and RF design systems, release 6.0, 1994.
- [18] K. Honjo and T.Sugiura, "Ultra-broadband GaAs Monolithic Amplifier", IEEE Trans. Electronic Devices, vol. 39, pp. 1123-1129, 1982



金永珍 (Yung Jin Kim) 정회원

1968년 2월 : 광운대학교 응용전자
공학과(공학사)

1980년 10월 : 건국대학교 대학원
전자공학과(공학석
사)

1991년 3월 ~ 1994년 2월 : 경남대
학교 대학원 전자공
학과 박사과정 수료

1967년 11월 ~ 1968년 3월 : 체신부 서울초단파(M/W)건설국

1968년 3월 ~ 1971년 6월 : ROTC 6기(통신), 중위

1971년 9월 ~ 1972년 9월 : 주월한국군 방송국(베트남) 3급을

1972년 9월 ~ 1972년 12월 : 월남 보건성 전자의료팀

1976년 3월 ~ 1977년 2월 : 동의공전 통신과 전임강사

1977년 3월 ~ 1980년 2월 : 경동공전 전자과 조교수

1980년 3월 ~ 현재 : 동의대학교 전자공학과 교수

*주관심분야 : 회로및 시스템, 의용전자



李永哲 (Young Chul Rhee) 정회원

1976년 2월 : 광운대학교 전자통
신학과 (공학사)

1978년 2월 : 연세대학교 대학원
전자공학과(공학
석사)

1992년 7월 : 아주대학교 대학원
전자공학과 (공학박사)

1978년 7월 ~ 1981년 8월 : 해군사관학교 교수부 전자공학
과 (교관)

1988년 9월 ~ 1990년 2월 : The University of Melbourn(객
원교수)

1981년 9월 ~ 현재 : 경남대학교 전자공학과 교수

*주관심분야 : 마이크로파 능동소자 응용, Multi-Giga bps
광통신 시스템