

공간 광 변조기와 위상 공액경 이용한 광 디지털 병렬 연산기

正會員 殷在定*, 正會員 崔平錫*, 正會員 朴漢奎**

An optical digital parallel processor using LCSLM and SPPCM

Jae Jeong Eun*, Pyung Suk Choi,* Han Kyu Park** *Regular Members*

要 約

본 논문에서는 병렬 연산 특성을 갖는 잉여수 체계에 근거한 내용 지정 주소 메모리 방식을 적용하여 검색표를 설계하고, 참조 패턴을 화소간 정렬이 가능한 자기 여기형 위상 공액경에 저장해 연산을 수행하는 새로운 광 디지털 병렬 연산기를 제안하고자 한다. 정합 연산을 바탕으로 한 LUT 참조 방식에서 발생하는 가장 큰 문제인 기준 패턴 수를 줄이기 위해 자리 올림이 발생하지 않는 잉여수 체계로 LUT를 설계하고 논리 간소화를 통해 패턴 수를 최소화하였다. 이러한 LUT 패턴과 피연산 데이터 입력을 위해 LCSLM을 편극 변조 형태로 사용하고, 시간 반전성을 가진 자기 여기형 위상 공액경을 CAM방식의 LUT메모리로 활용한 연산 시스템을 구성하여 모듈라이 3, 4, 5, 7의 잉여수 덧셈과 곱셈의 광학 실험 결과를 제시하였다.

ABSTRACT

In this paper, an optical digital parallel processor based on content addressable memories using the residue number(RN) system is presented and experimentally implemented. A major problem with LUT(Look-Up Table)processing is the large numbers of reference patterns to be stored. This problem is solved by using the residue number system and applying logical minimization methods. Logically minimized look-up table referencd patterns are impressed by liquid crystal spatial light modulator and stored into self-pumped phase conjugate mirror(SPPCM) capable of aligning pixel by pixel in spatial modulator. The optical design and implementation of residue additon/multiplication using the reduced RN-LUT patterns in SPPCM, is presented and based on the moduli 3, 4, 5, 7 a RN adder and multiplier is implemented and experimental results are presented.

* 창원대학교 전자공학과
Dept. of Electronics Eng., Changwon Nat'l Univ.

** 연세대학교 전자공학과
Dept. of Rad. Eng., Yonsei Univ.
論文番號 : 94251
接受日字 : 1994年 9月 16日

I. 서론

프로세서와 메모리를 하나의 단위로 연결하는 내용 지정 주소 방식 메모리 (CAM:Content Addressable Memory)는^[1] 데이터 처리의 병목 현상을 해결 할 수 있고, 기억된 데이터들에 대해 정합 연산을 바탕으로 병렬 처리를 수행할 수 있어 많은 연구가 진행되고 있으나 이 방식은 메모리의 주소가 아닌 데이터 내용으로 부터 기억 데이터를 검색하는 방식이므로 대단위의 기억 용량과 고속의 병렬 처리가 요구된다. 연산 처리의 모든 결과를 검색 표(LUT : Look-Up Table) 메모리에 저장시킨 후 피연산 데이터가 입력되면 저장된 LUT를 참조해 연산 결과 비트를 출력하는 CAM 방식의 LUT 참조 방식은^[2,3] 광학적 특성인 병렬 처리에 적합하나 저장 데이터의 용량이 방대하고 배열형 데이터 처리시 발생하는 올림수 전파 현상으로 인해 연산이 지연된다.

저장 패턴 수를 줄일 수 있고 자리 올림이 발생하지 않는 잉여수를 이용한 LUT 연산기의 광학적 구현 방법들로서는 광도파로나 광섬유를 이용하여 맵을 구성하는 방식^[6], 광음향 편향기(AOD:Acousto-Optic Deflector)을 배열하여 가변 제어 맵을 실현하는 방법, 가변 가능한 스위칭 디바이스를 상정해 순환시키는 방식^[7], LD어레이와 광섬유 다발을 이용하는 방법^[8], 전기 광학 소자를 파이프 라인 요소들로 사용해 변환하는 방법등이 고려되고 있으며, 가장 현실적으로 구현한 것은 D.Psaltis가 제안한 입력 마스크와 프리에 렌즈, 회절 격자(grating)를 사용하여 광상관기^[9]를 구성하는 방법과 홀로그램에 검색 표를 기록한 다음 NAND로직^[10,11]을 이용하여 연산을 수행하는 방식이다. 그러나 상관기 방식은 시스템의 복잡시외에도 프리에 변환 초평면에 격자를 사용함으로써 발생하는 광이용 효율성 감소와 근본적으로 광상관기를 이용하므로 높은 공간 주파수 대역폭(SBWP : Space Bandwidth Product)을 가진 광변조기가 필요되고, NAND 로직 방법은 정확한 광학 정렬이 요구되고 실시간 동작이 불가능하다. P.Yeh 등은^[12,13] 광굴절 결정에 4 광파 혼합을 이용한 연산을 수행하여 시스템 구성을 간결화 했으나 실시간 동작이 안되고 4 개 빔의 정확한 정렬과 데이터 빔

뿐만아니라 판독빔등의 3 개의 빔이 필요하므로 비효율적이다. 또한 광병렬 연산 처리를 위해서는 연산하고자 하는 데이터가 들어있는 입력면들간의 화소들이 정확히 정렬되어야 하며 특히 LUT의 경우 로직 간소화 과정을 거치더라도 저장되어야 할 기준 데이터의 수는 많으므로 정확한 화소간 정렬이 요구된다.

따라서 본 논문에서는 잉여수 체계에 근거한 논리 간소화 프로그램을 작성하여 LUT 저장 패턴 수를 최적화하고, 자기 정렬성 및 시간 반전성을 가진 자기 여기형 위상 공액경(SPPCM:Self-Pumped Phase Conjugation Mirror)을^[14,15] 메모리로 활용한다. 또한 광굴절 결정에 CAM 방식의 LUT를 저장하고, 동일한 LCSLM을 LUT와 데이터 입력단으로 사용함으로써 광학적 복잡성을 줄이고, 공간적 위치 코딩을^[5,16] 채택한 실시간 병렬 연산 시스템의 가능성을 실험적으로 제시한다.

II. 광디지틀 병렬 연산 처리

1. 내용 지정 주소 방식 메모리

정보 처리가 고도화 됨에 따라 여러 분야에서 많은 양의 데이터를 고속으로 처리해야 할 필요가 급증하고 있다. 예를 들어 적응 안테나빔 형성(adaptive antenna beam forming), 인공 지능, 원격 탐지, 고분해능 영상 처리, 통신망 제어, 항공 관제, 미사일 유도, 조기 경보 시스템, 핵·분자 물리학등의 분야에서는 방대한 데이터의 초고속 처리가 필요하나 현재의 전자식 컴퓨터는 구조적 한계(Von Neumann 병목 현상), 전자 소자의 제한된 반응 시간, 집적화 한계등을 지니고 있다. 이론적으로 단위면적당 1/(빛의과장)³개의 정보를 저장할 수 있고 고유의 병렬성을 가진 광신호 처리는 높은 공간 대역폭과 주파수 대역폭을 지녀 과장이나 편극등을 이용한 다중화가 용이하고 간섭이 없는 3 차원적 배선이 가능해 많은 연구가 진행되고 있다.

Von Neumann 병목 현상을 해결하기 위한 방법의 하나로 프로세서와 메모리를 하나의 단위로 연결한 내용 지정 주소 방식 메모리는 기억된 데이터들에 대해 정합(matching) 연산을 바탕으로 병렬

처리를 수행할 수 있어 지식 정보 처리, 데이터 베이스 시스템, 화상 처리등에의 응용이 적극적으로 연구되고 있다. CAM은 입력 데이터가 들어있는 메모리의 주소가 아닌 데이터 내용으로 부터 기억 데이터를 검색하는 방식이므로 대단위의 기억 용량과 병렬 처리가 필연적으로 요구된다. 따라서 광학적 특성인 고속성과 병렬성을 이용하는 광컴퓨팅 기술은 이러한 문제점을 해결할 수 있을 것으로 기대되고 있다.

본 연구에서는 수행하고자 하는 연산들에 대한 모든 결과 즉, 기준 참조 패턴(reference pattern)을 검색표에 저장시킨후 처리하고자 하는 입력이 들어왔을때 LUT를 참조해 특정 비트가 1로 출력되는 내용 지정 방식을 채택하여 광학적 특성인 병렬 처리에 적합하도록 하였다. 전자식 메모리의 주를 이루는 RAM, ROM 같이 입력이 그 입력들의 연산 결과가 들어있는 메모리부의 주소를 결정하는 주소 지정 방식(Location Addressable Memory : LAM)은 p 개의 비트를 가진 입력의 연산 결과가 q 비트로 출력된다면 $2^p \times q$ 비트의 메모리가 필요하나 CAM방식은 출력이 입력 비트들의 조합 즉, 적항의 합(sum-of-products)으로 표시되므로 논리 간소화에 의해 메모리 수를 줄일 수 있다. 검색표 참조 방식에서 발생하는 가장 큰 문제는 저장되어야 할 데이터가 방대하다는 점으로 PAL(Programmable Array Logic)과 같은 디바이스로 구성한다면 필요한 로직 게이트(NOT, OR, AND)의 수는 실현 불가능할 정도로 증가한다. 예를 들어 12비트의 두개의 입력간의 덧셈에는 109,049,856 개의 기준 패턴 즉, 메모리가 필요하다. 체적 홀로그램같은 광메모리의 경우 이론적으로 (파장)³ bits/mm³의 저장이 가능하나 연산 범위, 수행 함수의 다양화, 시스템의 복잡성등을 고려한다면 저장해야 할 메모리의 수를 가능한 한 줄여야 한다. 또한 현재의 2진수나 16진수 체계는 전자적 연산기에는 적합하지만 큰 용량의 배열형 데이터를 처리할 때 발생하는 올림수(carry)전파에 의한 지연, 오류 발생 가중 현상등에 의해 병렬 연산 처리에는 적합하지 않기 때문에 자리 올림이 발생되지 않는 잉여수체계(Residue Number System : RNS)나 수정 부호수(Modified Signed-Digit : MSD) 체계등의 다른 수 체계가 필요하다. 그림 1

은 CAM 방식으로 구성된 잉여수 검색표 구조이다. 이 LUT를 사용해 2개의 n-bit 수를 가산할 경우는 각 입력이 가질 수 있는 경우의 수는 2^n 이므로 $2^n \times 2^n$ 개의 조합이 발생되고 결과치의 비트가 1인 경우 수와 0인 경우 수는 동일하므로 각 출력 비트당 $2^n/2$ 개의 기준 패턴이 필요하며 $2^{2n-1}-2^{2n-1}$ 개의 자리 올림 비트를 고려하면 CAM에 저장해야 할 총 기준 패턴의 수 N은

$$N = 2^{2n-1} (n+1-2^n) \quad (1)$$

가 되며 비트 수가 증가함에 따라 지수 함수적으로 증가한다. 그러나 RNS의 경우는

$$N \leq (M^2/2)[\log_2 M], \quad M: \text{modulus} \quad (2)$$

가 되므로 패턴의 수를 크게 줄일 수 있다.⁶⁾

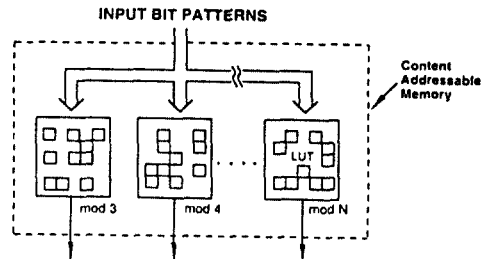


그림 1. CAM 방식으로 구성된 잉여수 검색표 구조
Fig. 1. Structure of residue number LUT based on CAM

2. 잉여수 체계에 의한 병렬 연산

잉여수 연산이란 연산의 대상이 되는 수를 어떤 특정한 수로 나눴셈했을 때의 나머지(剩餘)에 따라 표현하는 연산 방식으로서, 정수 X를 표현하기 위해 법(法: modulus)이라 부르는 서로 소수(素數: prime number)인 N 개의 자연수 $m_i (i=1, 2, \dots, N)$ 에 의해 X를 나누었을 때의 N 개의 잉여 $r_i = \text{mod}(X, m_i) = |X| m_i$ 를 사용한다. 이때 표현 가능한 정수 X의 범위(dynamic range)를 M이라 하

면

$$M = \prod_{i=1}^{N_x} m_i = m_1 m_2 \dots m_N \quad (3)$$

가 되며, $0 \leq x < M$ 인 범위에서 N 차원의 잉여수로 $X = (|X|_{m_1}, \dots, |X|_{m_N})$ 로 표현되어 이 범위를 넘는 수의 표현은 순환적으로 반복된다. 예를 들어 $N=3, m_1=3, m_2=4, m_3=5$ 일때 $X=35$ 에 대응되는 잉여수 표현은 $35 = (|X|_3, |X|_4, |X|_5) = (2, 3, 0)$ 가 되고 $M=3 \times 4 \times 5=60$ 이내에서는 이와같이 표현 가능한 정수는 유일하다. 이러한 잉여 연산법은 이미 오래전부터 알려져왔으나 실제 컴퓨터에 응용되기 시작한 것은 1955년대 이후이며, 현재는 디지털 프로세서 등에 응용이 활발히 이루어지고 있다.

일반적인 하중치 수체계(weighted number system)로 정수 X 를 표현하면

$$X = \sum A_i W_i, W_i: \text{constants}, A_i: \text{허용 digits} \quad (4)$$

가 되고 W_i 가 같은 수의 멱급수로 표현되면 고정 베이스(fixed-base) 수체계가 된다. 예를 들어 십진수는 10을 베이스로 이진수는 2를 베이스로 하는 수 체계이다. 이에 반해 잉여수 연산의 가장 큰 특징은 N 진법이라 부르는 하중치(weighted) 수 체계 표현에 비해 하위 비트로부터 전달되는 자리수 올림(carry)이 없기 때문에 각 모듈라이(moduli)에 대한 연산과 각 디지털간의 연산이 독립적으로 이루어지므로 고속의 병렬 연산이 가능하고, 곱셈 연산이 복잡성이나 연산 시간에 있어 덧셈의 경우와 같다는 장점을 지니고 있다. 두 정수 X, Y 간의 덧셈 S 와 곱셈 P 를 잉여수 체계로 표현하면

$$\begin{aligned} s_i &= |S|_m = |X + Y|_m \\ &= ||X|_m + |Y|_m|_m \quad (5) \\ &= |x_i + y_i|_m \end{aligned}$$

$$\begin{aligned} p_i &= |P|_m = |X \cdot Y|_m \\ &= ||X|_m \cdot |Y|_m|_m \quad (6) \\ &= |x_i \cdot y_i|_m \end{aligned}$$

가 되어 i 번째 디지털간의 연산은 오직 i 번째 디지털에서만 수행된다. 예를 들어 $\{3, 4, 5, 7\}$ 의 4개의 moduli로 구성된 RNS의 표현 가능 범위는 420 이고 $X=23, Y=14$ 를 RNS로 표시하면 각각 $(2, 3, 3, 2), (2, 2, 4, 0)$ 이며 덧셈 결과는 $(1, 1, 2, 2)$ 가 된다.

잉여수 체계에 의한 연산기의 전기적 하드웨어에 대한 연구는 디지털 프로세서 설계등에 많이 이루어지고 있으나 광학적 구현은 비교적 최근의 일로서, 1975년 A.Huang에 의한 광잉여 컴퓨터의 기본적인 개념 연구가 진행된 이후 맵(map)에 의한 광학적 실현, 전기 광학 소자, 도파로를 이용한 방법등이 고려되고 있으며, 범용 컴퓨터로 시스템화하기 위해서는 외부로부터의 제어에 의해 값을 바꿀 수 있는 범용 소자의 개발이 요구된다. 그림 2는 혼합 기수(Mixed Radix)를 잉여수로 변환 후 병렬 처리 특성을 가진 내용 지정 주소 방식으로 이루어진 본 논문에서 채택한 광컴퓨팅 시스템의 구조이다.

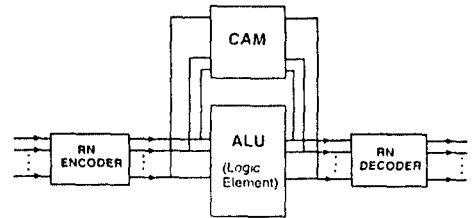


그림 2. 잉여수 연산과 CAM을 채택한 병렬 연산 시스템
Fig. 2. Parallel Arithmetic Processor Based on RNS and CAM

3. 검색표의 논리 최소화

RNS는 저장되는 기준 패턴 수를 크게 줄일 수 있으며 위치에 따른 코딩을 할 경우 광학적으로 구현하기가 용이하며 각 모듈간의 연산이 독립적으로 이루어지므로 병렬 구조의 광학적인 LUT 구성에 적합하고, CAM 방식을 이용할 경우는 출력이 입력 비트들의 조합, 즉 적항의 합(sum-of-products)으로 표시되므로 논리 간소화에 의해 메모리 수를 줄일 수 있다.^[17] 출력 비트가 "0"이 되는 즉, 합항의 적(sums-of-product)으로도 LUT를 구성할 수 있으나 대부분 연산의 경우 적항의 합으로 표현하는 방식이

보다 메모리 수를 줄일 수 있다. 로직 간소화의 대표적인 두 방법중 Karnaugh 맵 방법은 쉽게 가시화할 수 있다는 장점이 있으나 5 변수 이상인 경우 적용하기가 어려운 반면 또 하나의 방법인 Quine-McCluskey의 테이블 방식은 큰 검색표를 다룰 수 있고 조직화되어 있어 간소화 프로그램의 작성이 용이하다.^[17]

그 결과 modulus 가 4 인 경우, 직접 이진수 가산시 22개, 이진화된 잉여수(Binary Coded Residue Number : BCRN)를 사용하면 16개의 기준 패턴이 필요하나 논리 간소화시키면 8개 패턴만으로 연산을 수행할 수 있고, 비트수가 증가됨에 따라 감소되는 패턴 수는 급격히 증가된다.

그림 3 은 이진화 RN의 덧셈에 필요한 LUT 기준 패턴 수와 논리 간소화 프로그램에 의해 얻어진 패턴 수이고, 그림 4는 곱셈에 필요한 LUT 기준 패턴 수와 논리 간소화된 패턴 수이다.

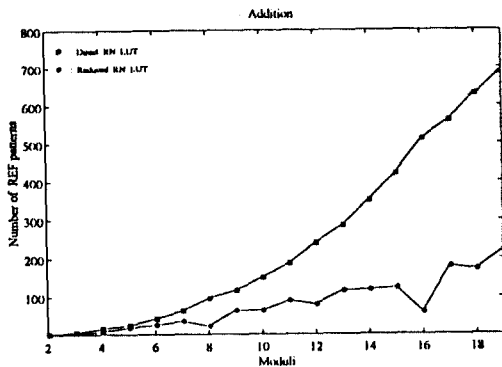


그림 3. 덧셈에 필요한 LUT 기준 패턴수와 논리 간소화된 패턴 수
Fig. 3. Number of Reference Patterns and the Logically Reduced Patterns Needed in CAM to Implement the Addition

잉여수 연산 시스템의 성능과 용이한 구현은 어떤 moduli 집합(set)들로 RNS를 구성하느냐에 좌우된다. 예를 들어 잉여수계에서 mixed-radix 수로의 변환 시간을 줄이기 위해서는 가능한 적은 수의 moduli, 따라서 큰수로 된 moduli가 적합하다. 반면 시스템의 하드웨어의 복잡성을 줄이기 위해서

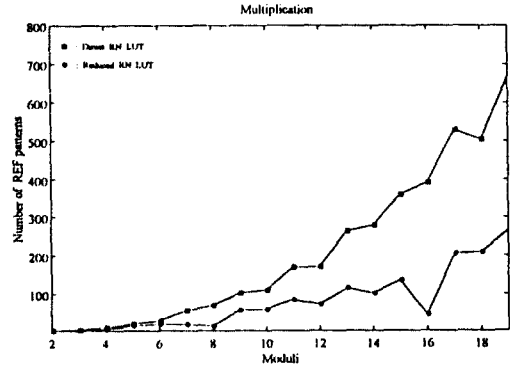


그림 4. 곱셈에 필요한 LUT 기준 패턴 수와 논리 간소화된 패턴 수
Fig. 4. Number of Reference Patterns and the Logically Reduced Patterns Needed in CAM to Implement the Multiplication

는 여러개의 작은 moduli 집합으로 구성되어야 하며 특히 CAN 형태의 LUT 경우는 일정한 표현 범위(dynamic range)내에서 기준 패턴수를 최소화하는 것이 가장 중요하다. N 비트 이진수의 직접 가산에 필요한 CAM 기준 패턴 수, 이진화 잉여수를 사용한 패턴 수, 최소화된 패턴 수를 그림 5에 제시하였다. 작은 비트수로 이루어진 수간의 연산, 즉 moduli가 작은 경우는 간소화에 의해 줄어드는 메모리차가 적으나 moduli가 증가될 수록 그 차이가 커짐을 알 수 있다. 그림 6은 곱셈에 필요한 CAM 기준 패턴 수, 이진화 잉여수를 사용한 패턴 수 최소화된 패턴 수이다.

III. LCSLM의 편극 변조를 이용한 연산

1. 자기 여기형 위상 공액경

1982년 J.Feinberg에 의해 제안된 자기 여기형 위상 공액경(SPPCM: Self-Pumped Phase Conjugate Mirror)은 외부의 펄프빔없이 신호빔으로 부터 PR 효과에 의해 발생된 finning 빔이 결정 내에서 내부 반사를 일으켜 4 광파 혼합에 필요한 두개의 펄프빔 역할을 하여 위상 공액파를 발생한다

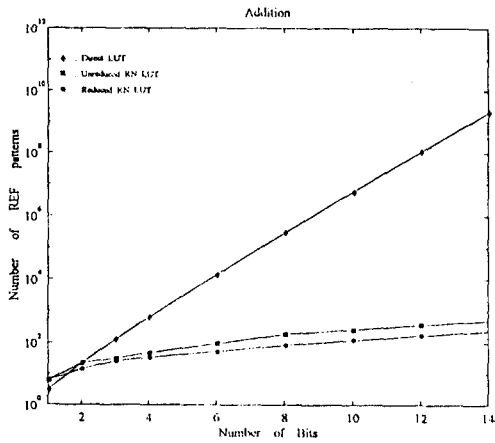


그림 5. N 비트 이진수 가산에 필요한 CAM 기준 패턴 수
Fig. 5. Number of Reference Patterns Needed in CAM to Implement the Addition of Two N-bit Binary Numbers

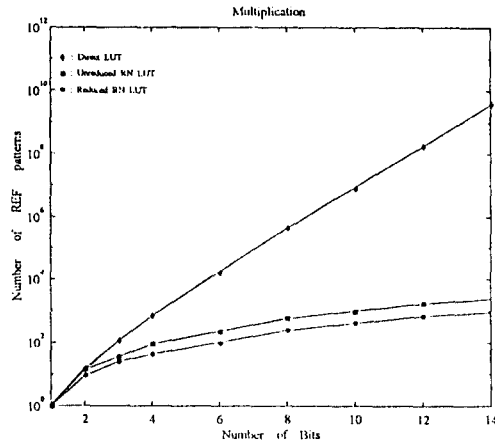


그림 6. N 비트 이진수 곱셈에 필요한 CAM 기준 패턴 수
Fig. 6. Number of Reference Patterns Needed in CAM to Implement the Multiplication of Two N-bit Binary Numbers

다.^[14,15] 이러한 위상 공액파는 위상과 파면이 입사파의 복소 공액 형태이므로 입사빔으로 경로를 따라 정확히 역전파되어 입력단으로 LCSLM을 사용할 경우 위상 공액파는 기록시의 화소 위치로 되돌아온다. 결정 내부에 격자를 형성시키는데 걸리는 시간은 입력광의 세기에 반비례하므로 강한 빔을 조사하면 짧은 시간에 데이터 저장이 가능하나 LUT부

터 정보를 읽어내는 동안 형성된 메모리 격자 강도가 약화되므로 전자식의 DRAM처럼 리프레쉬를 해야 된다. 그러나 연산의 모든 결과가 저장된 LUT는 자주 변경할 필요가 없고 약한 빔으로 데이터를 저장하면, 최초의 격자 형성 시간에 비해 SLM의 디스플레이 시간은 매우 짧고, 일단 저장된 정보는 강한 소거빔을 조사하지 않는 한 쉽게 제거되지 않으므로 홀로그램의 회절 효율에 영향을 미치지 않는다. 이러한 방식은 병렬 연산 처리뿐만 아니라 매우 효율이 높은 재배치가 가능한 광배선 구성에도 응용될 수 있을것으로 기대된다.

2. LCSLM의 편극 변조를 이용한 연산

광병렬 디지털 연산 처리를 위해서는 연산하고자 하는 데이터가 들어있는 입력면들간의 pixel들이 정확히 정렬되어야 한다. 특히 LUT의 경우 저장되어야 할 기준 데이터의 수는 16 비트 곱셈의 경우 로직 간소화 과정을 걸치더라도 1000개 이상이므로 조금만 정렬이 안맞으면 원하는 출력을 얻을수 없다. 그러나 SPPCM을 이용하면 이러한 정렬의 문제가 해결될 뿐만 아니라 DFWM 방식에 비해 시스템이 간단해 진다. 동작 원리는 다음과 같다. 우선 LUT 데이터를 결정에 기록시킨다. 이때 기록에 필요한 시간은 입력빔의 세기, 입사 위치, 초점 거리에 따라 달라지며, 일정한 시간뒤 격자가 형성된 후에는 LCSLM(Liquid Crystal Spatial Light Modulator)의 데이터를 지워 모든 pixel들이 다 통과되더라도 일정 시간동안 LUT 데이터를 실은 위상 공액파가 발생된다. 이때 그림 7의 실험 구성도와 같이 OFF된 pixel도 반파장판을 이용해 결정에 기록하면 저장된 데이터와 입력 데이터와 입력 데이터간의 정합 연산을 얻을 수 있다. 이상(p-polarization) 편광된 빔은 LUT 정보가 들어 있는 LCSLM에 입사되어 데이터가 "1(ON상태)"인 pixel을 통과한 빔은 편극 상태를 그대로 유지하며 결정에 기록되고, "0(OFF상태)"인 pixel을 통과한 빔은 편극이 회전되어 두번째 편광분할기에서 반사된 후 반파장판을 걸쳐 이상 편광 상태로 결정에 입사된다. 이와같이 LUT 정보를 기록한 후 피연산 데이터를 LCSLM에 입력하면 공액 반사된 LUT 데이터와 피연산 데이터간의 정합

여부가 검토되어 해당 비트가 출력될 경우 그 비트가 들어있는 테이블중 어느 한 열(row)의 모든 요소들은 이상 편극(p-polarization) 되어 편극 분할기를 통과하므로 출력면으로 광이 검출되지 않는다. 따라서 각 비트 위치의 "dark lind" 여부로 연산 결과를 얻을수 있다.

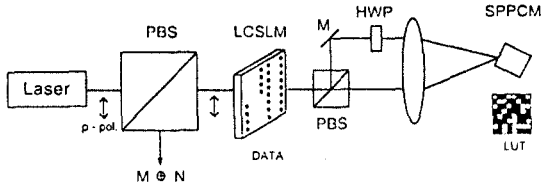
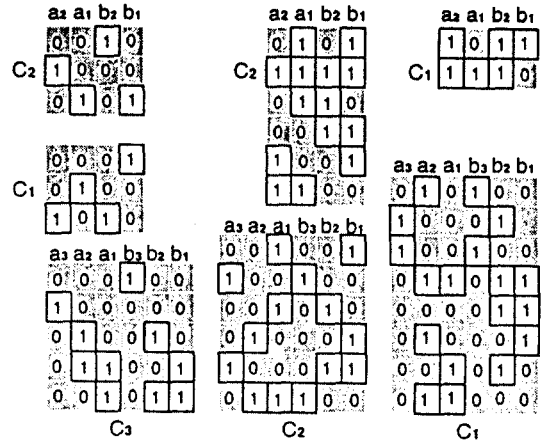
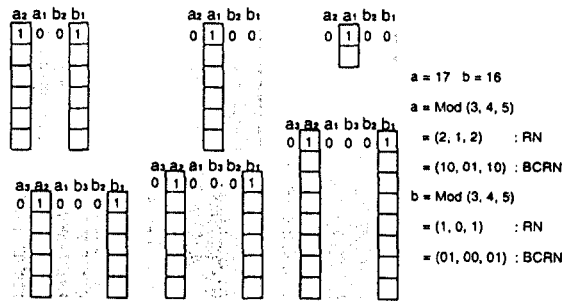


그림 7. 저장된 LUT 데이터와 입력 데이터간의 정합 연산 시스템
Fig.7. Matching Processing of the Stored LUT Data and Input Data

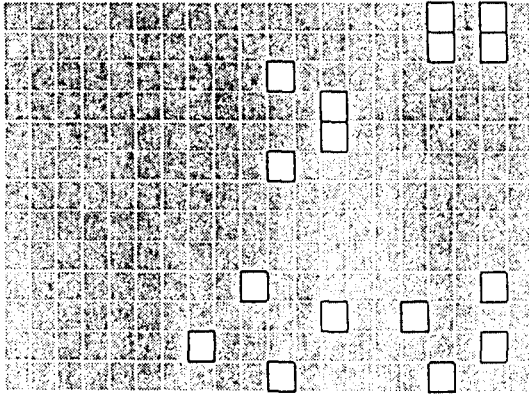
그림 8은 제 II장에서 얻어진 결과를 토대로 moduli 3, 4, 5를 사용해 정합 연산을 수행했을 때 두개의 4 비트 수 가산에 필요한 데이터와 예상 출력 패턴이다. 그림 8 (a)는 4 비트 가산에 필요한 LUT이고, 그림 8 (b)는 피연산 데이터(여기서는 17과 16)로서 binary 코딩된 잉여수이고, 4 비트 가산의 경우 최적 moduli set인 {3, 4, 5}로 피연산 데이터 17과 16을 BCRNS로 표현하면 각각 $(2,1,1) = (10, 01, 01)$, $(1, 0, 1) = (01, 00, 01)$ 이 된다. 그림 8(c)는 Don't care 비트 패턴이다. 그림 8(d)는 출력면에서의 연산 결과 패턴이다. Mod 3 LUT와의 정합은 C2, C1 어느쪽에서도 이루어지지 않고, Mod 4는 c1에서 Mod 5는 c2, c1에서 정합이 발생한다. 즉, 가산 결과 $(00, 01, 011) = (0, 1, 3)$ 가 얻어지고 3절에서 설계된 잉여수-10진수 변환기에 의해 17+16의 결과인 33이 얻어진다. 대부분의 광 논리 게이트는 "Light ON"을 "1"로 "Light OFF"를 "0"으로 표현함으로써 인해 광에너지 손실을 가져오고 "0"에서 "1"로 스위칭시 프로세서의 속도 제한되나 편극 모드로 동작시키고 DTL(Dark True Logic)을 이용하면 광 이용 효율을 높이고 연산 속도를 증가시킬 수 있다 는 장점을 가지고있다.



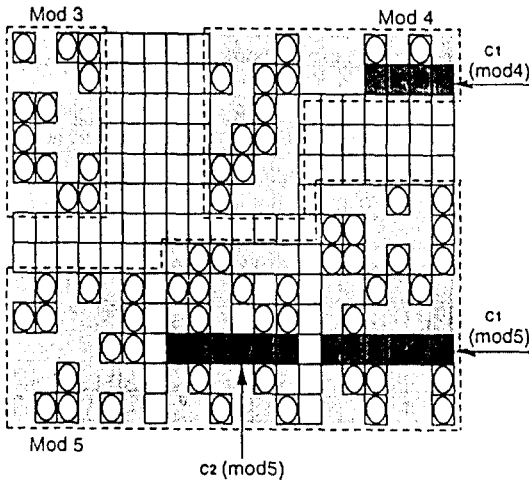
(a) 두 이진수 덧셈에 필요한 LUT
(a) LUT Pattern for Two Binary Number Addition



(b) Binary 코딩된 피연산 데이터 패턴
(b) Binary Coded Residue Pattern



(c) Don't care 비트 패턴
(c) Don't Care Bit Pattern



(d) 연산결과
(d) Results

그림 8. 정합 논리에 의한 두 이진수 덧셈 연산
Fig. 8. Residue Addition of Two Binary Number by Matching Processing

IV. 연산기 구성 및 실험

실험에 사용된 LCD는 Epson사의 video projector를 위해 개발된 부품으로서 poly-Si TFT(Thin-Film Transistor)에 의해 화소(pixel)가 구동되므로 cross talk가 적고, TFT 회로를 집적화해 패널의 크기가 매우 소형이므로 광학적 데이터 처리에 적합하다. 이 LCD는 TN(twisted nematic)모드로 동작되며 각 화소의 크기는 $55 \times 66 \mu\text{m}$, 중심간 간격은 $80 \times 90 \mu\text{m}$ 이고, 320×220 개의 화소들로 구성되어있다. 실험에서는 LCD에 부착된 편극판을 광학적 편평도가 좋은 회전 가능한 편극판으로 대체하여 사용하고, 컴퓨터로 제어 및 그래픽모드 변경이 쉽도록 실제 연산기 구성시에는 영상 처리 보드(Frame Grabber)와 CGA 그래픽 보드를 사용하고 LCD를 광학 테이블에 설치하기 위해 필름 타입의 플랫폼 케이블을 비디오 대역의 신호가 영향을 받지 않도록 긴 다중 동축선으로 대체하였다. 바이어스 전압을 가하지 않았을 때의 명암비는 80이며, 그림 9는 잉여수 연산을 위한 광학 시스템 구성이다. 위상 공액파는 시간 반전 특성을 가지므로 되반사되는 공액파가 레이저 캐비티와 모드 결합되어 출력이 불안정해지는 것을 막기 위해 Faraday rotator와 두개의 Glan 레이저 편극기를 사용해 Isolator를 구성하였고 이때의 아이소레이션 비는 30dB 이상이었다. 사용된 레이저는 514.5 nm 파장대의 멀티 모드 Ar+ 레이저이며, 결정에 입력되는 빔의 세기를 ND(Neutral Density)필터를 사용해 23mw로 조절하였고, 결정에 영상을 입력하기 위해 사용된 렌즈의 초점 거리는 260mm이다. 아이소레이터 앞단의 반파장 위상판을 조절하여 편극기 각도 θ_1 이 0° (s 편극)로 조정하고 바이어스 전압을 5.3V로 고정한 상태에서 LCSLM 뒷단의 반파장판을 회전시켜 가며 빔분할기 BS에서 명암비를 관측하였다. 이론치는 θ_2 가 10° 일 때 최대 명암비가 얻어지나 실험에서는 12° 에서 최대 명암비(~ 150)가 측정되었다. 이상(p-polarization)편광된 빔은 편극 상태를 그대로 유지시켜 결정에 기록하고, "0(OFF상태)"인 화소를 통과한 빔은 편

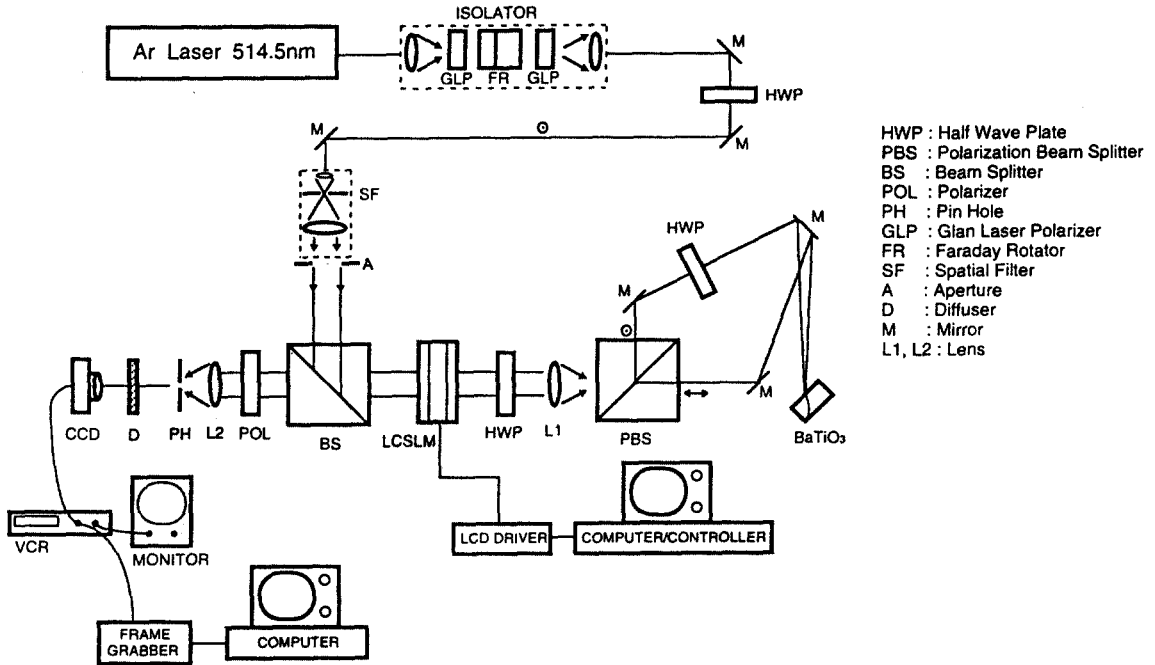


그림 9. 잉여수 연산을 위한 광학 시스템 구성
 Fig. 9. Experimental Optical Setup for Residue Arithmetic Processor

극이 회전되어 편광 분할기(PBS: Polarization Beam Splitter)에서 반사된 후 반과장판을 걸쳐 이상 편광 상태로 결정에 입사된다. 분할기를 걸친 두 빔이 결정안에서 완전히 경로가 일치하도록 빔 사잇각을 8° 로 유지하여 렌즈의 수렴 영역에서 65° 의 각도로 결정에 입사시키고 안정 영역 범위에서 동작할 수 있도록 입사 위치 d 를 2mm로 하였다. 이때 두 빔의 경로가 일치하지 않거나 입사

위치가 초점에 가까우면 각각의 위상 공액빔이 혼재하여 맥동(beating)이 발생하고 반사도가 불안정하다. 입력빔의 강도를 높이면 데이터 저장 시간은 단축되나 LUT 부터 정보를 읽어내는 동안 형성된 메모리 격자 강도가 약화 되므로 메모리 인출시에는 수 mW의 빔을 사용하고 영상 저장 보드와 LCSLM 드라이버단을 하드웨어적으로 연결해 디스플레이 시간을 짧게 해줌으로써 안정된 출

력을 얻었다. 확산판(Diffuser) D에 나타나는 출력 영상을 CCD카메라로 취득하여 모니터로 관찰하며 비디오 기록기(VCR)에 기록하고 확산판에 의한 스펙클 잡음을 없애기 위해 일정 속도로 확산판을 움직여가며 출력을 기록하였다. 액정관은 많은 화소를 가진 격자 구조로 이루어져 있기 때문에 회절이 심해 선명한 출력을 얻을 수 없어 렌즈와 핀홀을 사용해 저역 통과 필터를 구성하였다. 최적의 화소 크기와 핀홀 선택을 위해 실험을 반복한 결과 2x2 개의 픽셀을 한 데이터 비트로 핀홀 크기를 1200 μm로 했을 때 최대 선명도가 얻어졌다. 결과에서 알 수 있듯이 최적의 편극 각도로 조절하더라도 배경 잡음을 없앨 수 없어 앞으로 더 높은 명암비를 가진 광변조기의 개발이 요구된다.

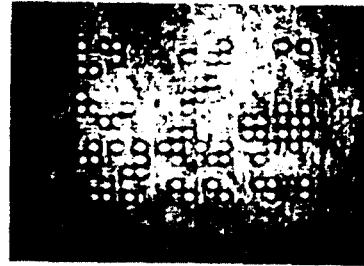
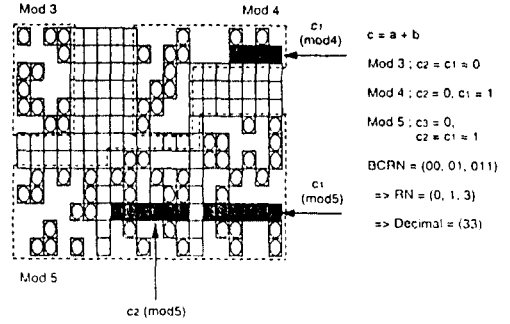


그림11. 17+16 덧셈 연산 결과
 Fig.11. Results of Addition of 17 and 16

그림 10은 덧셈 연산을 위한 피연산수 17과 16의 이진화된 잉여수의 데이터 패턴과 Don't care 비트를 포함한 패턴이다. 그림 11은 LUT와 데이터 사이의 정합 연산 결과를 나타낸다. 그림 12은 곱셈을 위한 LUT와 피연산수 12와 4의 이진화 잉여수 패턴과 그 결과로서 모듈라이 5와 7에서 각각 두개의 정합 결과를 보인다.

V. 결론

본 논문에서는 광학적 특성인 고속성과 병렬성을 이용한 광 디지털 연산기를 구성하기 위해 병렬 처리가 가능한 잉여수 연산 체계를 도입하고, CAM방식의 최적화된 검색표를 공간 광 변조기를 통하여 화소간 정렬이 가능한 SPPCM 메모리에

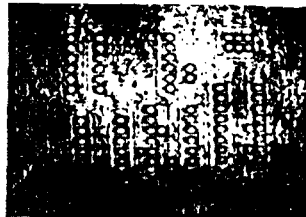
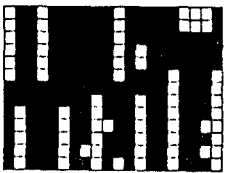
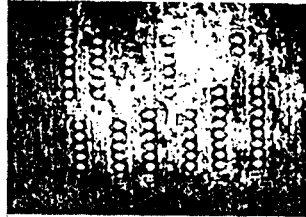
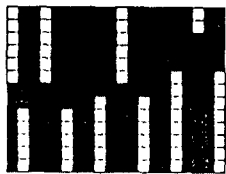


그림10. 17과 16의 RN 데이터 패턴
 Fig.10. RN Data Pattern of 17 and 16

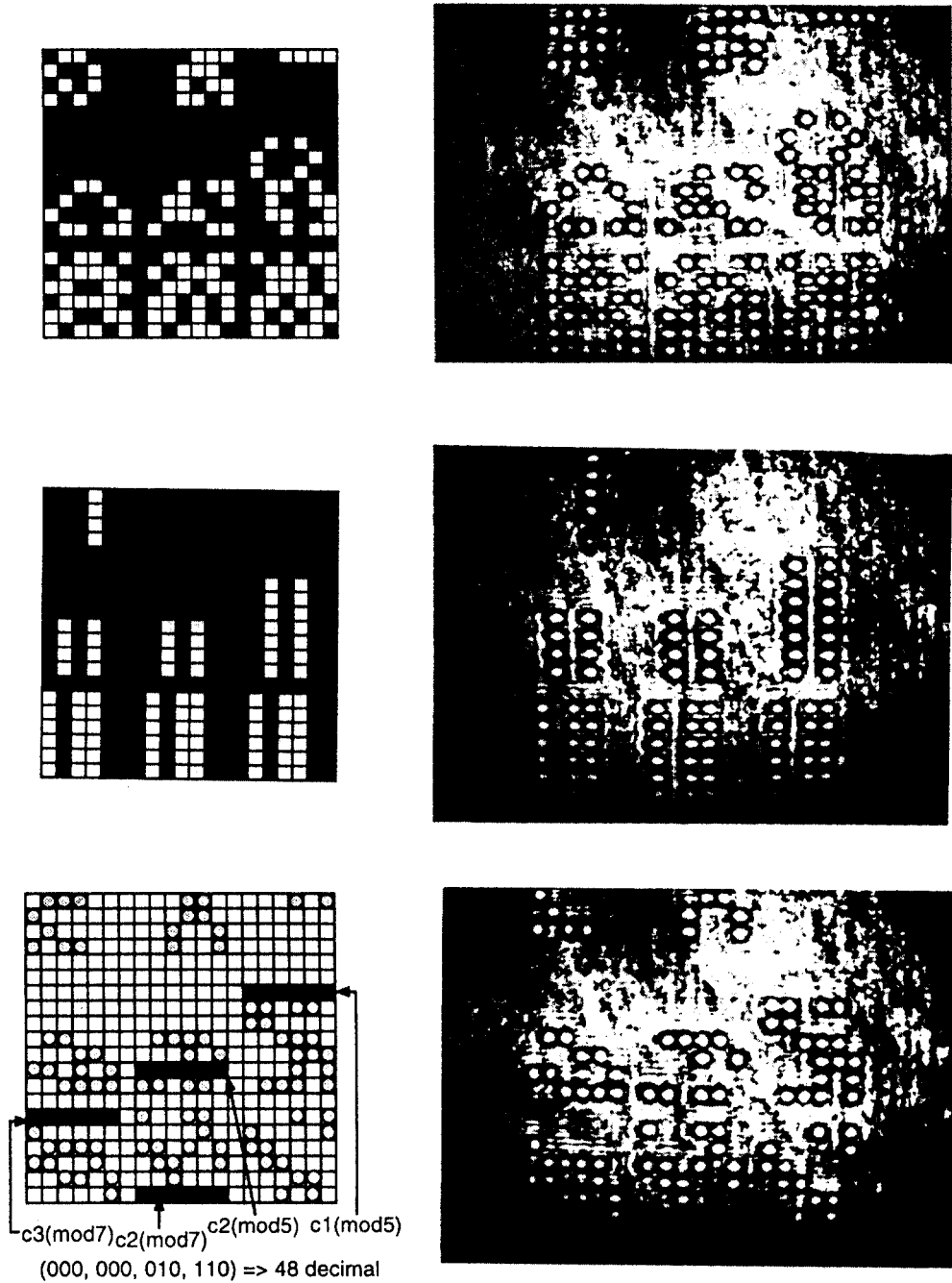


그림12 12×4의 연산을 위한 LUT 패턴, 데이터 패턴과 결과
 Fig.12. LUT Pattern, Data Pattern and Results for Multiplication

입력해 연산 결과를 분석하였다.
 프로세서와 메모리를 하나의 단위로 연결한 내용

지정 메모리를 이용하여 연산들의 모든 결과, 즉
 기준 참조 패턴을 검색표에 저장하는 검색표 참조

방식에서 발생하는 가장 큰 문제인 기준 패턴 수를 줄이기 위해 자리 올림이 발생하지 않는 잉여수 체계로 LUT를 설계하고 논리 최소화를 수행하였다.

잉여수 연산 시스템의 성능을 향상시키기 위해 RNS로 구성된 LUT의 기준 패턴 수가 최소화된 최적 모듈라이 집합을 구한 결과, 한 예로 4 비트 가산시 필요한 패턴 수를 632 개에서 47 개로 감소시킬 수 있었고, 그 차이는 피연산 수 비트 증가시 더욱 커져 12비트 가산의 경우 10⁶개의 기준 패턴이 필요하나 모듈라이 집합 (3, 5, 7, 8, 11)으로 LUT를 구현하면 377개의 기준패턴이 필요하고 논리 간소화를 취하면 175개의 패턴만으로 연산을 수행할 수 있다.

입력면과 기록면상에서의 픽셀들간의 정확한 화소 정렬이 요구되는 디지털 방식의 광 연산기를 구현하기 위해 시간 반전성을 가진 자기 여기형 위상 공액경의 이용을 제안하고, 피연산 데이터와 검색 표 정보를 2차원으로 표현하기 위해 사용된 공간 광 변조기 TFT-SLM을 편극 변조 형태로 사용하여 연산기를 구성하여 17, 16 덧셈과 12, 4 곱셈에 대한 광학 실험 결과를 시뮬레이션 결과와 비교함으로써 확인하였다.

최적의 편극 각도로 조절하더라도 배경 잡음을 없앨 수 없어 앞으로 더 높은 명암비를 가진 광변조기의 개발이 요구되며, 많은 화소수와 고속의 LCSLM이 개발되고 두 개의 PCM을 사용하면 동일 평면상에서 연산과 변환 동작을 수행 할 수 있어 보다 효율성이 높은 연산기를 구현 할 수 있다. 이러한 방식은 병렬 연산 처리뿐만 아니라 고효율의 재배치 가능한 광 배선 구성에의 응용과 대단 위 기억 용량과 병렬 처리가 요구되는 연산 처리 분량에 다양하게 사용될 수 있으리라 기대된다.

참고문헌

1. M.Murdocca, A Digital design methodology for optical computing, ch5 The MIT Press, 1990
2. R.Arrathoon, "Digital optical computing," Proc. SPIE, vol. 752, 1987.
3. Christos A.Papachristou, "Direct implementation of discrete and residuebased functions via optimal encoding : a programmable array logic approach," IEEE Trans. Comput. vol. C-32, no. 10, pp. 961-968, 1983.
4. N.S.Szabo and R.I.Tanaka, residue arithmetic and its applications to computer technology, McGraw-Hill, New York, 1967
5. Kwon-Yeon Lee, Young-Ju Kim, and Han-Kyu Park, "Residue lookup table processor using an optical phase conjugation correlator," Appl. Opt. vol. 32 no. 20, pp. 3684-3689, 1993.
6. A.Huang, Y.Tsunoda, J.W.Goodman and S.Ishihara, "Optical computation using residue arithmetic," Appl. Opt., vol. 18, pp. 149, 1979
7. A.Tai, I.Cindrich, J.R.Fienup and C.C. Aliksoff, "Optical residue arithmetic computer with programmable computation modules," Appl. Opt., vol. 18, pp. 2812, 1979.
8. A.P.Goutzoulis, E.C.Malarkey, D.K.Davies, J.C.Bradley and P.R.Beaudet, "Optical processing with residue LED/LD lookup tables," Appl. Opt., vol. 27, pp. 1674-1681, 1988.
9. D.Psaltis and D.Casasent, "Optical residue arithmetic: A Correlation approach," Appl. Opt., vol. 18, pp. 163, 1979.
10. C.C.Guest and T.K.Gaylord, "Truth-table look-up optical processing utilizing binary and residue arithmetic," Appl. Opt., vol. 19, pp. 1201-1207, 1980.
11. S.F.Habiby and S.A.Collins, Jr., "Design of an optical residue arithmetic matrix vector multiplier using holographic table lookup," in Technical Digest, Topical

- Meeting on Optical Computing Optical Society of America, Washington, DC, 1985, paper TuD4.
12. P.Yeh, A.Chiou and J.Hong, "Optical interconnection using photorefractive dynamic holograms,": Appl. Opt., vol. 27, pp. 2093, 1979.
 13. P.Yeh and A.E.Chiou, "Optical matrix-vector multiplication through for-wave mixing in photorefractive media," Opt. Lett., vol. 14. no. 2, pp. 138-140, 1987.
 14. J.Feinberg and R.W.Hellwarth, "Phase conjugating mirror with continuous wave gain," Opt, Lett., vol. 7, pp. 519-521, 1980.
 15. J.Feinberg, "Self-pumped, continuous wave phase donjugator using internal reflection," Opt.Lett., vol. 7, pp. 486-488, 1982.
 16. A.P.Goutzoulis, D.K.Davies and E.C. Malarkey, "Prototype position-coded residue look-up table using laser diodes," Opt. Comm., vol.61, pp. 302, 1987.
 17. C.C.Guest, M.M.Mirsalehi and T.K. Gaylord, "Residue number system truth-table look-up processing-Moduli selection and logical minimazation," IEEE Trans. Comput., vol. C-33, no. 10, pp. 927-931, 1984.



殷在定(Jae Jeong Eun)正會員
 1959년 5월 25일생
 1982년 2월 : 연세대학교 전자공학과 (학사)
 1986년 8월 : 연세대학교 전자공학과 (석사)
 1995년 2월 : 연세대학교 전자공학과 (공학박사)

1989년 3월~현재 : 창원대학교 전자공학과 조교수



崔平錫(Pyung Suk Choi)正會員
 1951년 7월 31일생
 1978년 2월 : 성균관대학교 전자공학과 (학사)
 1980년 2월 : 연세대학교 대학원 전자공학과 (석사)
 1985년 2월 : 연세대학교 대학원 (공학박사)

1989년~1990년 : Univ. of Alabama(Post Doc.)
 1986년 3월~현재 : 창원대학교 전자공학과 부교수



朴漢奎(Han Kyu Park)正會員
 1942년 6월 21일생
 1964년 : 연세대학교 전기공학과 (학사)
 1968년 : 연세대학교 대학원 전기공학과(석사)
 1973년 : 불란서 파리대학교(소르본느대학교)박사수료(DEA)

1975년 : 불란서 파리6대학(Ph.D)
 1976년~1992년 : 연세대학교 전자공학과 교수
 1992년~현재 : 연세대학교 전자공학과 교수