

ATM 망에서 지터를 고려한 최대 비트율 제어에 관한 연구

正會員 徐鎮教*, 金峻年*

A study on peak bit rate control considering jitter in ATM network

Jin Kyo Seo*, Joon Nyun Kim* Regular Members

要 約

ATM 망에서 가상채널을 통해 진행하는 셀은 다중화 단계의 큐잉 지연과 같은 랜덤한 지연을 겪게된다. 이 현상을 지터라고 한다. 본 논문에서는 clumping 현상과 dispersion 현상과 같은 지터의 기본적인 특성을 살펴보고 이들이 망에 미치는 영향을 분석한다. Clumping 현상의 해결방안은 너무 근접해서 도착하는 셀들을 최대 방출 주기에 따라 간격을 벌려놓는 것이다. 이는 셀 비트율 강압기능에 의해서 수행되며 본 논문에서는 이 제어 방식을 제안하고 있다. 모의실험을 통해서 강압기능이 연결의 지터를 흡수하고, 연결당 적절한 지터 허용 크기(Jitter tolerance size) τ 값은 셀 손실율과 지터값의 협상에 의해 얻어질 수 있음을 알았다.

ABSTRACT

A cell transmitted along a virtual connection in ATM network experiences random delay such as queueing delay in multiplexer. In this paper, the basic characteristics of jitter and their effects on network are analyzed. A solution to limit the clumping effect of the jitter is to space out cells arriving too close together with the peak rate control. This function is referred to as cell spacing and it can be carried out by a policing controller suggested in this paper. Simulation results show that the policing function absorbs the jitter affecting a connection. Optimal jitter tolerance size τ per connection was obtained with the trade-off between CLR(cell loss ratio) and jitter.

*중앙대학교 전자공학과
Dept. of Electronics, Chung-Ang University
Seoul, Korea
論文番號 : 94007-0111
接受日字 : 1994年 1月 11日

I. 서론

ATM(Asynchronous transfer mode)은 사용자 요구에 따라 폭 넓은 대역폭과 다양한 QOS(Quality of service)를 제공할 수 있다는 장점으로 인해 다가올 B-ISDN 시대의 정보 전송 방식으로 ITU-T에 의해 권고되었다. ATM망에서 대역폭의 할당은 호 설립 과정에서 사용자와 망 간에 트래픽 매개변수를 기반으로 하여 가상경로(Virtual path), 가상채널(Virtual channel) 단위로 할당된다.⁽⁴⁾

ATM 사용자 터미널은 전송하고자 하는 데이터가 있을 때만 셀을 발생시키고 또한 이러한 셀들의 통계적 다중화 특성으로 인해 망으로 진입하는 트래픽 패턴은 불확실하고 변동이 심하다. 따라서, 이러한 트래픽으로 인한 망의 혼잡상태를 예방하기 위해서 사용자 트래픽이 망과의 트래픽 협상을 준수하고 있는지의 여부를 검사하고 위반시에는 강압(Policing)하는 기능, 즉 사용자 매개변수 제어(UPC:Usage parameter control)가 꼭 필요하다. 그 중에서 최대 비트율 제어(Peak bit rate control)는 짧은 시간내에 셀 버스트로 인한 망 내 버퍼 오버플로우(Overflow)를 예방하여 셀 손실을 막을 수 있다. 따라서, ATM 망 설계시 고려해야 할 핵심사항은 적절한 대역폭 할당과 강압 기능의 수행이라고 할 수 있다.⁽⁵⁾

ATM은 고정 채널을 사용하지 않는 비동기적인 특성 때문에 같은 연결내의 셀들이라도 ATM망 진입전에 각기 다른 랜덤한 지연을 겪게 되는 현상 즉, 지터(Jitter:Cell delay variation)를 발생시킨다. 이러

한 지터 현상이 커질수록 정확한 UPC가 어려워지고, 수신측 단말에서의 셀 재조립(Reassembly)과정에 필요한 버퍼의 크기가 증가하게 된다. 그러나, Pick up 메카니즘의 경우에는 이러한 지터를 고려하면 오히려 셀 버스트가 커지게 되어 연결의 QOS에 심각한 영향을 미치게 된다.⁽⁶⁾

따라서, 본 논문에서는 지터를 고려한 최대 비트율 강압 기능과 셀 스페이싱(Cell spacing)을 통해 셀 클러스터 현상을 방지하는 PC(Policing controller) 동작에 대해 소개한다. 그리고, 이러한 강압기능을 ATM망에 적용했을 경우 미치는 영향에 대해 고찰해 본다. 본 논문의 구성을 살펴보면 2장에서는 지터의 발생 요인 검토와 수학적 해석을 하고 3장에서는 셀 비트율 강압기능의 동작과 특징을 살펴본다. 4장에서는 모의실험 결과와 분석을 하고, 마지막으로 5장에서 결론을 맺는다.

II. 지터(Jitter)의 발생 요인과 수학적 분석

2.1. 지터의 발생 요인

그림 1과 같이 ATM 망에서는 같은 연결에 속하는 셀들이라도 랜덤한 지연을 겪게 되는데 그 원인은 다음과 같다.

- 첫째, 물리 계층에서 OAM(Operation and management)셀과 시그널링에 관련된 셀의 삽입
- 둘째, ATMR, DQDB등 CPN에서 수행되는 매체 접근 제어 (Medium access control)
- 셋째, ATM 망 내에서 다중화 (Multiplexer, 스위치) 위와 같은 이유로 ATM 단말에서 발생한 원래의 셀

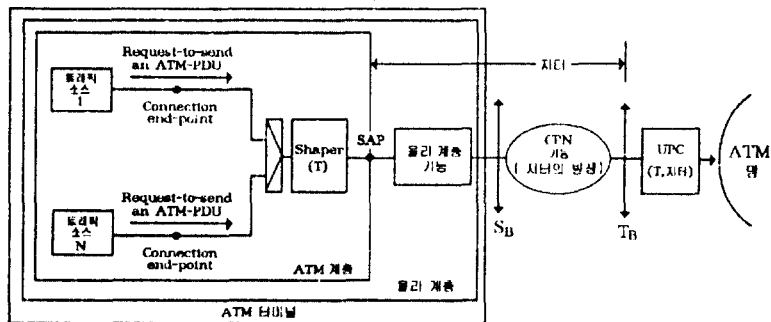


그림 1. ATM망에서 지터의 발생
Fig. 1. Jitter creation in ATM network

스트림 구조는 변형되는데 이러한 셀 지연 변이 현상을 지터(Jitter)라고 한다. 어떤 셀은 이전의 셀보다 긴 지연을 겪게 되는데 이를 Dispersion 현상이라고 하며 수신측 단말 AAL계층 (CS 부계층)의 셀 재조립 과정과 관련된 버퍼 크기에 영향을 미치고, 반대로 이전의 셀보다 작은 지연을 겪게 되는 Clumping 현상의 경우에는 최대 셀을 강압 기능과 망 자원 할당에 영향을 미친다.

2.2. 지터의 트래픽 제어 측면

지터의 영향으로 단말에서 발생한 셀 스트림과 ATM 망 진입전의 셀 스트림은 최대 셀율과 같은 트래픽의 특성이 변하게 되어 협상 위반 트래픽과 셀 Clumping이 구별될 수 없으므로 정확한 강압기능이 어려워진다.

ATM망에서 지터는 불가피하게 발생하지만 적절한 edge-to-edge 한계가 표준화된다면 망 기능에 의해서 수용될 수 있다. 특히, 망 진입점에서 셀 Clumping 현상을 수용하기 위해서 지터를 고려한 최대 셀율 강압 기능은 필요하다고 하겠다. 이는 자원 할당을 위해 셀 Clumping이 어느 한계로 제한되어야 함을 말한다. 현재 제안된 셀 간 최대 편차값은 약 10~20ms 정도이다.

2.3. 셀간의 시간분포

분석을 간단히 하기 위해서 그림 2와 같이 주기적인 셀 발생 간격을 갖는 셀 스트림이 겪는 지터를 고려한다. 여기서, 주기적으로 발생하는 셀들의 간격을 d 로 표시하고, D 는 전파 지연시간(Propagation time)등과 같은 동일한 지연값으로 하고, W 를 랜덤 지연값이라 하면, i 번째 셀의 시스템의 체류 시간(sojourn time)은 $D + W_i$ 로 표현되어 질수 있다. 그런데, D 값은 지

터에 영향을 미치지 않으므로 분석에서 제외하고 i 번째 셀이 겪는 W_i 의 확률 분포는 다음과 같이 정의 할수 있다.^[1]

$$W_k = P_r \{ W_i = k \} , k \geq 0 \tag{1}$$

한편, 연속적인 셀 간의 지연 의존성은 다음과 같은 것이 확률을 지닌 Markovian 특성을 갖는다고 가정할 수 있으므로

$$q_k = P_r \{ W_i = k | W_{i-1} = j \} , j \geq 0, k \geq 0. \tag{2}$$

따라서, W_k 는 다음과 같은 식으로 표현된다.

$$w_k = \sum_{j=0}^k w_j q_{jk} \tag{3}$$

그림 2에서 n 개 앞선 셀과의 랜덤 지연 변이 U_n 은 다음과 같이 정의할수 있다.^[1]

$$U_n = E_n - E_0 - nd \tag{4}$$

d : 주기적인 셀 발생 간격

E_0 : 0 번째 셀 방출 시간

E_n : n 번째 셀 방출 시간

이 경우, 지터는 랜덤 변수 U_n 의 확률 분포 $f_n(k)$ 에 의해 특성지워질 수 있다.

그리고, $g_n(j, k) = P_r \{ E_2 - E_1 = d + j , E_{n+1} - E_2 = (n-1)d + k \}$ 로 정의한다.

즉, g_n 은 임의의 첫번째 간격 그리고 계속되는 $n-1$ 개의 연속적인 간격의 합과의 결합분포 (Joint distribution)이다.

따라서,

$$f_n(k) = \sum_{i=0}^k w_i q_{i, i+k}^{(n)} \tag{5}$$

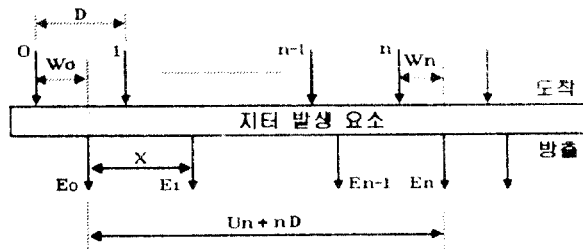


그림 2. 주기적인 셀 스트림의 지터
Fig. 2. Jitter of periodic cell stream

$$g_n(j, k) = \sum_{i \geq 0} w_i q_{i, i+j} q_{i+j, i+j+k}^{(n)} \quad (6)$$

$q_{ij}^{(n)}$: n차 천이 매트릭스의 i - j 요소
 임의의 간격 $E_1 - E_0$ 와 계속되는 $E_n - E_1$ 의 결합분
 또는 $E_1 - E_0$ 와 분포 $g_n(j, k)$ 에 비례한다.
 따라서 정규화하면 다음과 같이 간략화 된다.

$$Pr \{ E_1 - E_0 = d + E, E_n - E_1 = (n-1)d + S \} \\ = \frac{(d+r)g_n(r, s)}{d} \quad (7)$$

즉, $E_1 - E_0$ 이 주어졌을때 E_1 의 분포는 $(0, E_1 - E_0)$ 에서 균일하다.

그러므로

$$Pr \{ E_1 = d + t \mid E_n - E_0 = d + r \} \\ = \frac{1}{d+r}, \quad -d < t < r \quad (8)$$

결론적으로,

$$Pr \{ E_1 = d + t, E_n - E_1 = (n-1)d + S \} \\ = \frac{1}{d} \sum_{r \geq t} g_n(r, s) \quad (9)$$

2.4. 지터(Jitter)의 수학적 분석

2.4.1. 주기적인 발생 간격을 갖는 셀 스트림의 다중화

ATM 다중화기(Multiplexer)에 들어온 모든 소스들이 어떤 주기적인 스트림에 대해 지터가 없는 똑같은 비트율을 갖는다면 모든 셀에 대해 지연도 같다. 그러나 다른 비트율을 갖는다면 지터의 정도는 소스들의 상대적 비율에 의존한다.

즉, ATM망에서 지터의 크기는 같은 비트율 보다는 다른 비트율을 가진 셀 스트림들이 다중화되었을 때 커진다. 특히, 높은 비트율을 가지는 셀 스트림이 지터의 영향을 크게 받는데 이것은 연속하는 두 셀 사이에 들어오게 되는 다른 셀 스트림들의 셀 수의 변화가 크기 때문이다.

ATM망에서 지터는 망내 스위치나 다중화기에서 발생하는 경우와, DQDB와 같은 버스상에서 발생하는 경우로 나눌 수 있다. 두 경우 모두 주기적인 발생 간격을 갖는 셀 스트림을 고려하는데, 같은 셀 스트림 간격 사이에 들어오는 다른 셀 스트림의 셀 수는 독립적이고, 단위시간은 셀 전송시간으로 가정한다.

2.4.2. 다중화기내에서의 지터

(M+D/D/1 큐의 천이 확률)

발생 주기가 d 로 일정한 주기의 셀 스트림과 입력률 s 를 가진 포아송 셀 스트림이 다중화 된다고 할 때, FIFO 서비스를 가정하면 i 번째 주기의 셀 스트림의 셀 도착 순간에 다중화기 내의 큐 길이는 대기 시간 W_i 와 같은 마르코프 과정이 된다.

상태천이 확률 q_{ij} 를 구하기 위해 다음 조건부 확률을 도입한다.

$$Q(j, k) = Pr \{ W_i = k \mid W_{i-1} = j \} \quad (10)$$

$P_n(j, k) = Pr \{ W_i = k \mid W_{i-1} = j \text{ and } (i-1)d \text{와 } id \text{ 사이에 } n \text{개의 포아송 도착} \}$

$$\text{따라서, } q_k = Q(j, k-1) - Q(j, k) \quad (11)$$

$$Q(j, k) = \sum_n P_n(j, k) \frac{(\lambda d)^n}{n!} e^{-\lambda d} \quad (12)$$

$P_n(j, k)$ 을 계산하면 다음과 같다.

$$P_n(j, k) = \begin{cases} 0, & j+1 \geq d \text{ and } n \leq d+k-j \\ -1 & \text{or } j+1 < d \text{ and } k \leq n \\ \sum_{s=1}^{n-k} \binom{n}{s+k} \left(\frac{s}{d}\right)^{s+k} \left(1 - \frac{s}{d}\right)^{n-s-k} \frac{d-n+k}{d-s}, & j+1 < d \\ \text{and } k < n \leq d+k-j-1 \\ 1, & n > d+k-j-1 \end{cases} \quad (13)$$

S : $(i-1)d$ 와 id 사이에 큐가 비는 순간부터 id 까지의 시간

(13)식 중간의 복잡한 식은 균일한 분포로 도착하는 n 개의 셀들이 간격 d 의 끝에서 큐 길이가 k 일 확률이다.

결과적으로 w_k 는 상태방정식 q_k 를 (3)번식에 대입하여 구할 수 있다.

(13)식의 둘째 조건을 전개하기 위해서, id 순간에 큐 길이(k) 분포가 오로지 $(i-1)d$ 와 id 사이의 n 개의 포아송 도착에 좌우되는 랜덤 변수 $V_n(k)$ 를 정의한다. 따라서 $P_n(k)$ 는 $(i-1)d$ 와 id 사이에 큐가 빈 순간이 있다는 조건에서 $V_n(k)$ 와 같다.

$id-s$ 순간에 큐가 빈다고 가정하면,

$$V_n(k) = \sum_{s=1}^{n-k} \Pr(\{(id-s, id) \text{ 사이에 } k+s \text{ 개 셀 도착}\}) \times \quad (14)$$

$\Pr(id-s \text{ 순간에 큐가 빈} | (id-s, id) \text{ 사이에 } k+s \text{ 개 도착})$ 으로 정의된다.

첫번째 확률은 파라메타 $(s+k ; n, \frac{s}{d})$ 를 가지는 이항 분포가 되고, 두번째 확률은 $((i-1)d, id-s)$ 사이에 $n-r-s$ 개가 도착하고 $id-s$ 순간에 큐가 빌 확률과 같으므로 $\frac{d-n+r}{d-s}$ 이 된다.

2.4.3. 버스상의 트래픽에 의한 지터

(D/Geo/1 큐의 천이 확률)

DQDB와 같은 버스상에서 상위 스테이션에 의한 슬롯의 점유 확률이 p 로 가정되었을 때, 발생 주기 d 의 주기적인 소스가 다중화 될때의 지터이다.

주기적인 소스의 셀은 빈 슬롯이 올 때만 서비스되므로 주기적인 셀의 대기 시간 분포는 다음과 같은 상태전이 확률을 갖는 Markovian이다.

$$q_{jk} = \begin{cases} p^k(1-p), & j \leq d-1 \\ p^{d+k-j}(1-p), & d \leq j \leq d+k \\ 0, & d+k < j \end{cases} \quad (15)$$

시스템에서 주기적인 셀의 체류 시간 W_{i+1} 은 주기적인 도착시간 간격 d 와 Geometric한 서비스 분포를 가진 단일 서버, 즉, D/Geo/1 큐잉 시스템의 체류 시간과 같다.

여기서, 서비스 시간 분포는 다음과 같다.

$$P_i(\text{service time} = k \text{ slots}) = P^{k-1}(1-p), k \geq 1 \quad (16)$$

III. 셀 비트율 강압기능의 특성과 동작

3.1. 기본 특징

이 장에서는 지터를 고려한 최대 비트율 강압 기능과 셀 스페이싱(Cell spacing)을 통해 셀 클러스터 현상을 방지하는 PC(Policing controller)에 대해 알아본다.

셀 스페이싱은 ATM망 진입점에서 군집성의 트래픽을 협상 최대 셀 율에 따라 강제적으로 셀 간 간격을 두

는 것인데 이것으로서 셀 클러스터를 해결할 수 있다.

PC는 크게 셀 스트림 구조를 변화시킬 수 있는 지터 값을 고려하여 최대 비트율을 엄격히 제어하는 제어 블럭과 연속적인 두 셀 간의 최소 간격을 보장하는 스페이싱 블럭으로 나뉘어진다.^[8]

스페이싱 알고리즘과 관련된 주요 파라메타는 다음과 같다.

r : 셀 스트림 변화와 관련된 지터 값(지터 허용 크기 값)

T' : 셀 스페이싱의 목표값

t : 셀 도착 시간

PC내에는 입력 셀의 처리와 관련된 세개의 시간변수가 있다.

- TRT : Cell Theoretical Re-emission Time(부동 소수점 변수)
입력 셀이 협상 준수 셀로 판단되어 PC에 버퍼링되면 연속된 셀간 스페이싱 값 T' 를 보장하기 위해 TRT전에는 재방출되지 않는다.
- ART : Cell Actual Re-emission Time(정수 변수)
셀의 재방출 TRT 값이 다른 연결에 의해 이미 예약되어 있다면, 셀의 재방출은 이용 가능한 다음 재방출 시간 ART에 이루어진다. 셀은 슬롯 매체상에서 전송되므로 ART는 정수 변수이고 하나의 슬롯 구간은 정확히 한개의 셀 전송 시간이다.
- LRT : Cell Last Re-emission Time (부동 소수점 변수)
PC내의 쓰레기 변수이다. TRT-스페이싱에서는 TRT값이 되고 ART-스페이싱 알고리즘에서는 ART+(TRT) 값이 대입된다. $\langle x \rangle$: 실수 x 의 분수 부분. 처음 도착 셀의 TRT값은 그 셀의 도착시간이 된다.

3.2. 동작

셀 스페이싱 기능은 UPC/NPC의 출력에서 수행되는데, 입력 셀들의 망 링크 상으로의 재 방출 시간을 예약한다. 하지만 이 링크는 UPC/NPC 클럭에 따른 시간 슬롯으로 구성되어 있기 때문에 다른 연결에 속하는 셀의 재 방출 시간이 이미 그 슬롯에 예약되어 있다면, 스페이싱 기능은 TRT 이후에 이용 가능한 시간 슬롯을 그 셀의 실제 셀 방출 시간 즉, ART로 예약해야만 한다.

그림 3에서 시간 t 에 도착한 셀은 새로운 예약 방출 시간 TRT를 생성하고 두 개의 조건 분기를 통해 TRT 값의 갱신과 셀의 탈락 여부를 결정한다. 그리고, 셀의 실제 방출시간은 TRT값의 겹침으로 인해 TRT 이후의 이용가능한 시간 ART에 이루어진다. 스페이싱 알고리즘은 (a) ART를 기반으로 한 방식과 (b) TRT를 기반으로 한 방식으로 나누어지는데, 본 논문에서는 ART 알고리즘이 가지는 안전 대역폭 여유(ϵ)이 없어도 되는 점과 tagging, 관리 트래픽과 같은 연결 구조의 진화를 수용할 수 있다는 장점 때문에 TRT를 기반으로 하는 스페이싱 알고리즘을 고려한다.

한편, PC내에서는 협상 준수 셀에 대한 셀 손실은 없으며, 스페이싱 지연(Spacing delay)과 경쟁 지연(Contention delay)이 있다. 스페이싱 지연은 시간 t 에 도착한 셀이 TRT 값에 방출되도록 시간을 예약받음으로써 생기는 지연이고, 경쟁지연은 TRT에 셀 방출되도록 예약받았으나 다른 연결에 의해 이미 그 TRT 값이 예약되었을 때 TRT 이후의 실제 셀 방출 시간 ART 값을 가질 때 생기는 지연이다.

따라서, PC내에서도 잉여의 지터가 발생하고 연결의 수가 커질수록 그 편차는 커지게 된다. 이러한 잉여의 지터는 한개의 멀티플렉싱 단계에서 발생하는 지터와 같지만 입력 트래픽의 지터에 비해 상대적으로 작은 것으로 나타났다. 이런 예약 시간 슬롯의 겹침현상으로 인해 ART 스페이싱에서는 안전 여유 ϵ (즉, $T'=(1-\epsilon)T$)가 필요하다. TRT 스페이싱에서는 $T'=T$ 이다.

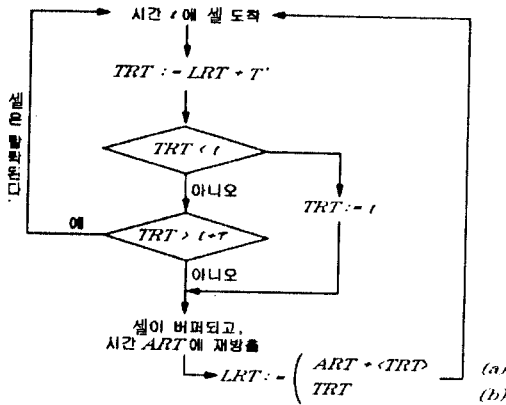


그림 3. 스페이싱 알고리즘
Fig. 3. Spacing algorithm

TRT가 셀 도착시간 t 보다 크다면 이는 지터로 인한 셀 clumping을 의미하므로 그 차가 한계 τ 를 넘어서지 않는 범위내에서만 셀을 받아들인다. 이 한계값 전까지의 셀은 트래픽 협약을 위반하지 않은 셀이며 context 메모리에 TRT값이 수록된다. 또한 이 한계에 도달하면 셀들은(그림 4의 $n+3$ 셀) 트래픽 협상을 위반한 셀이 되며 강압 기능이 수행된다.(discard or tagging) 이 경우에는 context 메모리의 TRT값은 갱신되지 않는다.

또한 TRT값이 t 보다 작으면,(그림 4의 n 셀) 입력 셀은 재발생 예약값에 비해 늦게 도착한 것임을 의미한다. 이 경우에는 이 셀이 셀 clumping 현상의 첫 셀일 수 있음을 감안하여 clumping 현상의 반복을 피하기 위해 TRT 값은 현재 셀 도착 시간 t 로 저장된다.

IV. 모의실험 및 고찰

본 논문에서는 그림 5에 보이는 것과 같이 7개의 항등비트율(CBR) 특성을 지닌 연결이 각각 5개의 멀티플렉싱을 과정을 겪고 나서 UPC 과정을 지난 후에 150Mbps의 링크를 통해서 ATM 망에 진입하는 것으로 시스템을 모델링했다.

셀이 1개의 ATM 슬롯에 실리는 시간을 한 셀 시간으로 하였고, 멀티플렉서간의 거리도 한 셀 시간으로 하였다. 각 멀티플렉서에 들어오는 입력 트래픽은 일정 발생주기를 갖는 CBR 트래픽과 포아송 분포의 혼합 트래

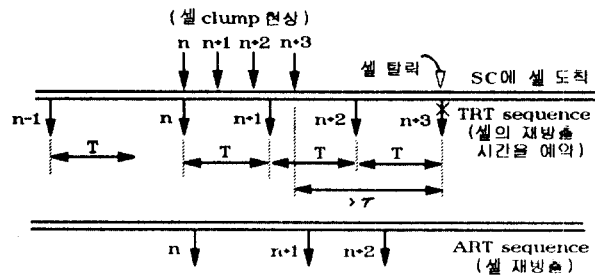


그림 4. TRT를 기반으로 한 셀 스페이싱 알고리즘
Fig. 4. Cell spacing algorithm according to TRT

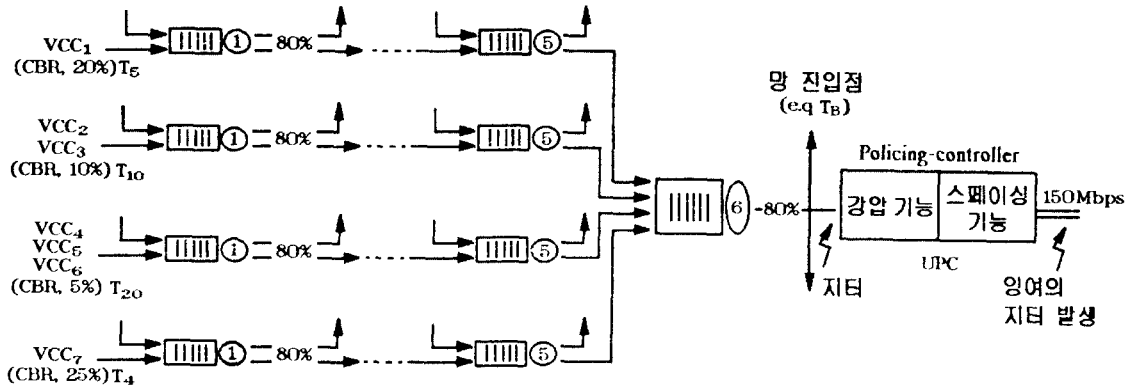


그림 5. 스페이싱 알고리즘을 적용한 시스템의 큐잉 모델
 Fig. 5. Queueing model of system with spacing algorithm

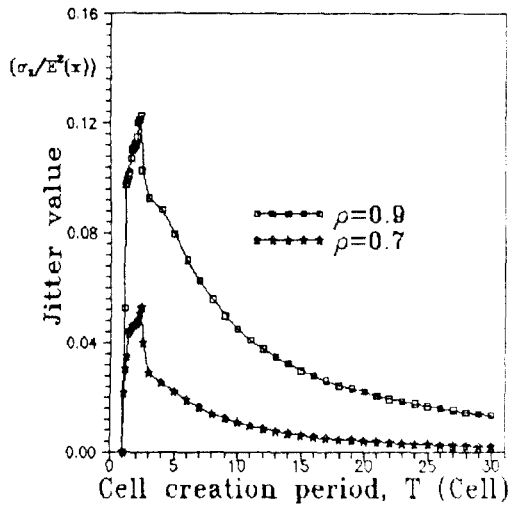


그림 6. 셀 발생 주기(T)에 따른 지터값의 변화(ρ: 입력율)
 Fig. 6. Jitter value for cell creation period(ρ: input ratio)

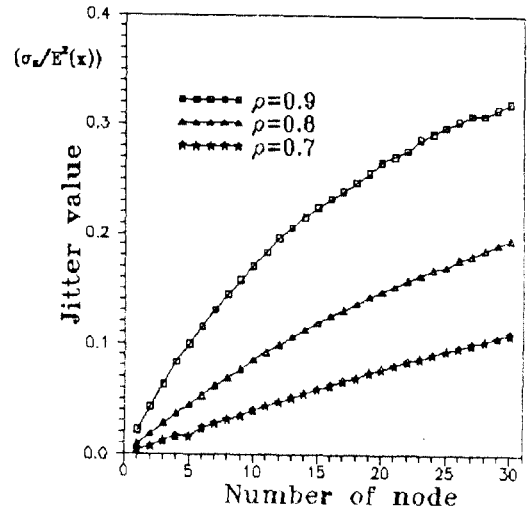


그림 7. 노드 수에 따른 지터값의 변화(ρ: 입력율)
 Fig. 7. Jitter value for number of node(ρ: input ratio)

피를 가정하였다.

주요 모의실험 결과가 그림 6에서 15까지 나타나 있다. 그림 6과 7에서는 셀 발생주기와 셀이 거치는 노드 수에 따른 지터값의 변화를 보이고 있다. 발생주기가 짧을수록, 거치는 노드 수가 많을수록 지터값이 증가하는 것을 볼 수 있다. 그림 8은 셀 클러스터 크기에 따른 셀 손실율을 보이고 있고, 그림 9는 셀 손실율 10⁻⁴을 만족하기 위하여 셀 클러스터 크기에 따른 버퍼 크기를 보이고 있다. 그림 10은 PC에서 지터 허용 크기 τ에 따른

각 연결의 셀 손실율의 변화를 보이고 있고, 그림 11은 셀 스페이싱을 적용했을 때와 안 했을 때의 ATM 망 진입 셀 간의 시간 분포를 보이고 있다. 여기서 각 연결 당 적당한 τ값을 선택하면 셀 손실율을 조정할 수 있음을 알 수 있고, 셀 스페이싱을 적용함으로써 ATM 망에 진입하는 셀들의 지터가 감소됨을 알 수 있다. 그림 12는 입력율에 따른 ATM 망 진입 셀간의 시간 분포를 보인다. 그림 13과 14에서는 입력율의 변화에 따른 각 연결의 스페이싱 지연값과 경쟁 지연값을 보이고 있고,

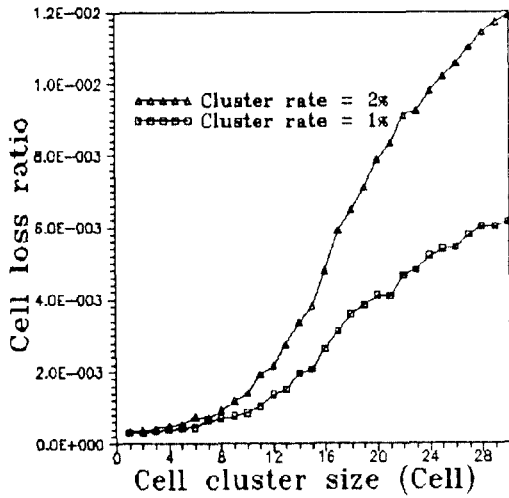


그림 8. 셀 클러스터의 크기에 따른 셀 손실율의 변화($\rho=0.85$)
Fig. 8. Variation of cell loss ratio for cell cluster size($\rho=0.85$)

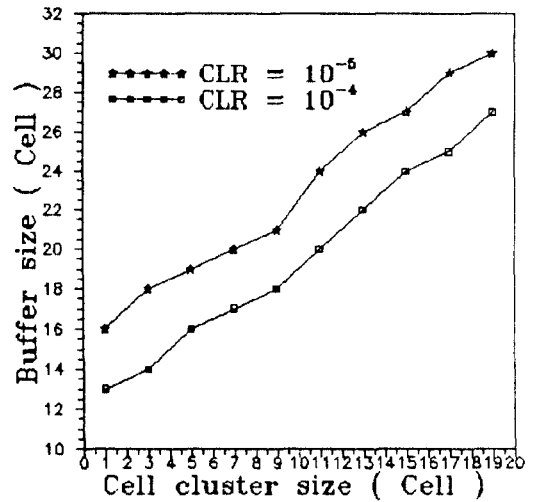


그림 9. 셀 클러스터 크기에 따른 버퍼의 크기 변화($\rho=0.85$)
Fig. 9. Variation of buffer size for cell cluster size ($\rho=0.85$)

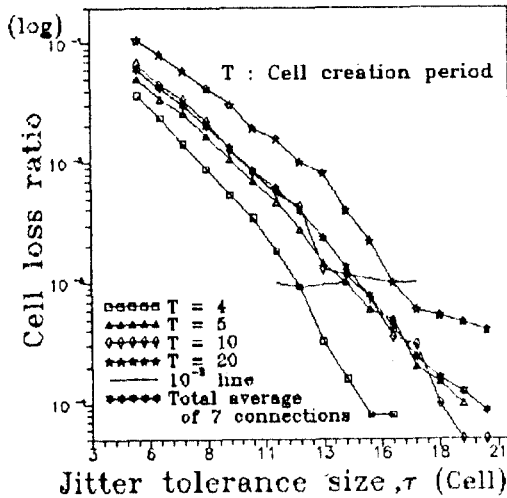


그림 10. τ 값에 따른 각 연결의 셀 손실율 변화
Fig. 10. Cell loss ratio of each connection for τ value

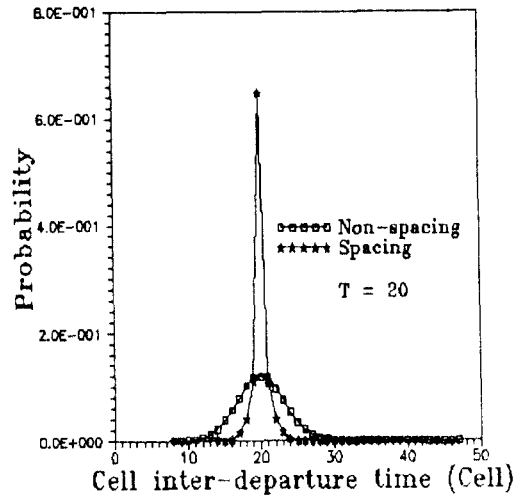


그림 11. 셀 스페이싱을 적용했을 때와 안 했을 때의 ATM 망 진입 셀 간의 시간 분포(셀 손실율 = $1.2539E-3$)
($\tau_4 = 12, \tau_5 = 14, \tau_{10} = 14, \tau_{20} = 16$)
Fig. 11. Distribution of cell arrival time for input ratio with Cell-spacing and Non-spacing

마지막으로 그림 15에서는 각 연결에 대해 PC까지의 랜덤 지연값과 스페이싱 지연값의 변화를 함께 보이고 있다. 입력률 0.7 이후에 스페이싱 지연이 오히려 감소하는 것은 셀 손실율이 점차 증가함으로써 생기는 것이며, 경쟁 지연값은 PC까지의 랜덤 지연이나 스페이싱 지연에 비해 아주 작은 것으로 나타났다. (1~2 셀 시

간)

V. 결 론

본 논문에서는 망 진입점에서 지터로 인한 트래픽의 버스트를 해결하여 보다 더 정확하고 실제적인 강압 기

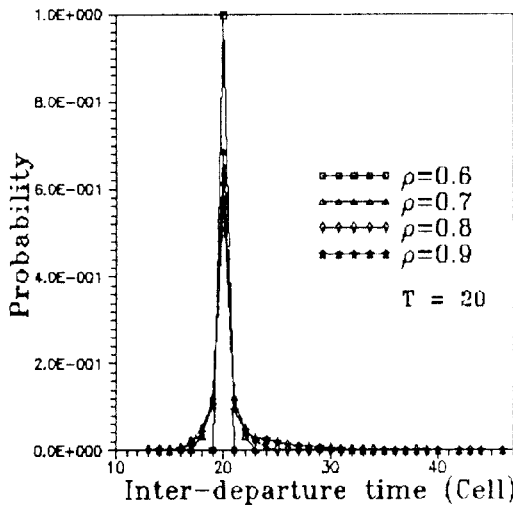


그림 12. 스페이싱을 적용했을 때의 입력율에 따른 셀 간의 시간 분포 ($\tau_4 = 12, \tau_5 = 14, \tau_{10} = 14, \tau_{20} = 16$)
 Fig. 12. Distribution of cell interarrival time for input ratio with Cell-spacing

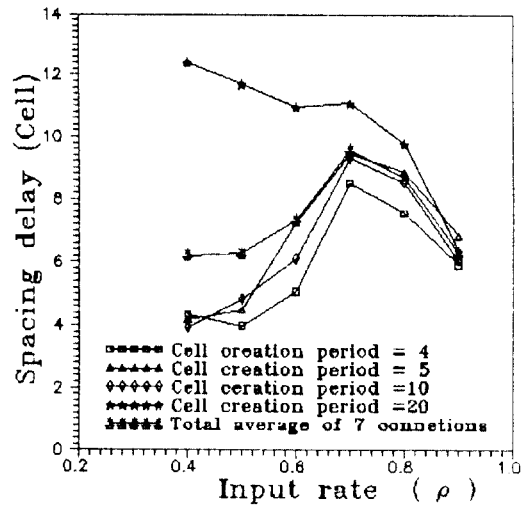


그림 13. 입력율에 따른 스페이싱 지연값
 $\rho = 0.7$ 일 때 셀 손실율 : $4.03091E-6$
 $\rho = 0.8$ 일 때 셀 손실율 : $1.16277E-3$
 $\rho = 0.9$ 일 때 셀 손실율 : $2.35086E-2$
 Fig. 13. Spacing delay for input ratio

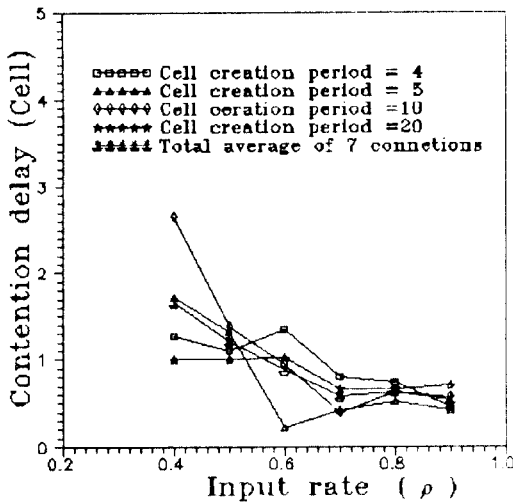


그림 14. 입력율에 따른 경쟁 지연값
 $\rho = 0.7$ 일 때 셀 손실율 : $4.03091E-6$
 $\rho = 0.8$ 일 때 셀 손실율 : $1.16277E-3$
 $\rho = 0.9$ 일 때 셀 손실율 : $2.35086E-2$
 Fig. 14. Contention delay for input ratio

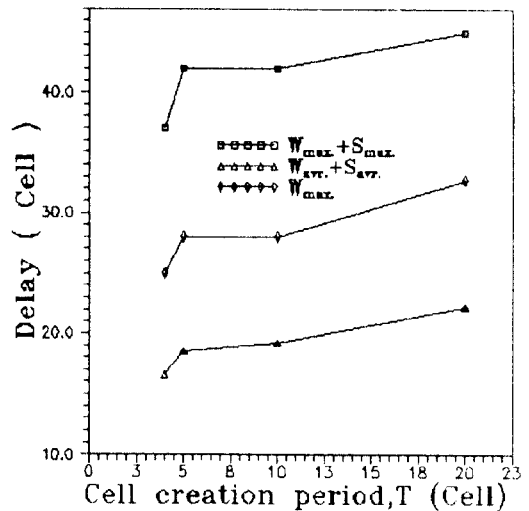


그림 15. 각 연결 당 랜덤 지연과 스페이싱 지연값
 Fig. 15. Value of random delay and spacing delay per connection

능을 수행할 수 있는 셀 스페이싱에 대해 알아보았다. 협상 준수 셀에 대한 투명성을 보장하기 위해서는 PC전 까지 트래픽이 겪는 지터를 흡수, 제어하기 위한 각 연결 당 적절한 지터 허용 크기 τ 가 필요함을 알아 보았으며 PC내에서도 비교적 작은 잉여의 지터가 발생됨을 알

아보았다. 또한 τ 값과 셀 손실율과의 관계를 이용하여 서비스 당 적절한 τ 값을 선택할 수 있음을 알아보았다.

한편, PC는 Pick up 메카니즘에서 보이는 버스트가 큰 트래픽을 발생하지 않아 망 혼잡으로 인한 셀 손실을 줄일 수 있으며, ATM 단말 본래의 셀 트래픽 패턴을

근사하게 유지시켜 ATM 망에 진입시킴으로써 수신측 ATM 단말의 AAL 계층(CS 부계층)의 셀 재조립과정 시의 버퍼 크기 감소에도 기여할 수 있다.

하지만 무엇보다도 ATM 망 진입시에 셀 발생시의 트래픽과 근사한 트래픽을 예상할 수 있음으로 인해 CAC(Call admission control)단계에서 연결당 더욱 정확하고 실제적인 최대 비트율 값의 적용은 물론, 망 전체적으로는 대역폭의 효율적인 할당을 기대할 수 있다.

앞으로의 연구과제로서는 셀 헤더의 셀 탈락 우선순위 (CLP)비트를 적용한 각각의 셀 스페이싱과, GFC (Generic flow control) 를 통한 지터의 해결 방안을 생각할 수 있다.

참고문헌

1. CCITT recommendation I.371 (new) "Traffic control and congestion control in B-ISDN" 1992.
2. Masatoshi Kawarasaki and Bijan Jabbari, "B-ISDN Architecture and Protocol", *IEEE Journal on Selected areas in Communications*, Vol. 9, No. 9, pp.1405-1415, December. 1991.
3. Jaime Jungok Bae and Tatsuya Suda, "Survey of Traffic Control Schemes and Protocols in ATM Networks", *Proceedings of the IEEE*, Vol. 79, No. 2, pp.170-189, February. 1991.
4. Ken-ichi Sato, Satoru Ohta and Ikuro Tokizawa, "Broadband ATM Network Architecture Based on Virtual Paths", *IEEE Transactions on Communications*, Vol. 38, No. 8, pp.1212-1222, August. 1990.
5. Fabrice Guillemin and Alain Dupuis, "A basic requirement for the policing function in ATM networks", *Comput. Net. and ISDN Sys.* No. 24, pp.311-320, 1992.
6. Fabrice Guillemin and Wei Monin, "Management of Cell Delay Variation in ATM Networks", *IEEE GLOBECOM*, Vol. 1, pp.128-132, 1992.
7. James Roberts and Fabrice Guillemin, "Jitter in ATM networks and its impact on peak rate enforcement", *Performance Evaluation Journal, Special Issue on Modelling of High speed Telecommunications Systems*, pp.35-48, September.1992.
8. Fabrice Guillemin, Pierre Boyer and Luc Romoef, "The Spacer Controller : Architecture and First Assessments", *Workshop on Broadband Commun.*, Estoril, Portugal, pp.294-304, Jan. 1992.
9. L.Kleinrock, "Queueing System vol.1 : Theory" John Wiley & Sons, New York, 1975.
10. Miltiades E Anagnostou, Michael E Theologou, Konstantinos M Vlakos, Dimitris Tournis and Emmanuel N Protonotarios, "Quality of service requirements in ATM-based B-ISDNs", *Computer Communication*, Vol. 14, No. 4, pp.197-204, May. 1991.
11. Erwin P. Rathgeb, "Modeling and Performance Comparison of Policing Mechanisms for ATM Networks", *IEEE Journal on selected areas in Communications*, Vol. 9, No. 3, pp.325-334, April. 1991.



徐 鎭 敎(Jin-Kyo Seo) 정회원

1963년 11월 14일생
1983년 3월~1989년 2월 : 중앙대학교 공과대학 전자공학과 졸업 (공학사)
1989년 3월~1991년 2월 : 중앙대학교 대학원 전자공학과 졸업(공학석사)

1992년 3월~1995년 2월 : 중앙대학교 대학원 전자공학과 박사과정 수료

※주관심 분야 : 통신망 성능분석, 망 연동, 멀티미디어 통신 등



金 峻 年(Joon-Nyun Kim) 정회원

1954년 10월 14일생
1974년 3월~1978년 2월 : 서울대학교 공과대학 전자공학과 졸업(공학사)

1978년 10월~1980년 10월 : 대영전자(주) 연구원

1981년 2월~1986년 7월 : 아이오와 주립대학 컴퓨터공학과 졸업(공학석사)

1986년 7월~1987년 12월 : 아이오와 주립대학 컴퓨터공학과 졸업(공학박사)

1988년 3월~현재 : 중앙대학교 전자공학과 부교수

1991년 1월~현재 : 대한전자공학회 통신연구회 협동전문위원

1993년 1월~현재 : 한국통신학회 데이터 통신망 연구회 전문위원장

1993년 11월~현재 : ISO/IEC JTC1/SC6 WG1(Data Link 계층) 위원장(Convener)

※주관심 분야 : 통신망 성능분석, 멀티미디어 통신, 고속 근거리망 등