DBpia

論文 95-10-10-14

합성 구경 레이더의 신호 처리를 위한 거리 셀 천이 보상 알고리즘의 하드웨어 구현

正會員 金 利 燮*, 金 志 洽**

A Hardware Implementation of Range Cell Migration Compensation Algorithm for Synthetic Aperture Radar Signal Processing

Lee-Sup Kim*, Ji-Heub Kim** Regular Members

要 約

인공위성 탑재 방식의 SAR는 비행기 탑재 방식의 SAR에 비해 넓고 다양한 지역을 빠른 속도로 관측하므로 군사 정찰이나 지형 지도 제작 등에 매우 적합한 시스템이다. 그러나 수집된 SAR 데이터 어레이에서 발생하는 선형적인 Range Walk 효과와 비선형적인 Range Curvature 효과는 SAR 영상 합성 시 화질을 왜곡시키므로, 2 단계의 펄스 압축 과정과 함께 2 가지 거리 셀 천이에 대한 보상이 이루어져야 한다. 본 논문에서는 기존의 디지틀 처리 방식에 사용하는 보상 알고리즘을 이용하여 이 2 가지 셀 천이 효과를 보상할 수 있는 전용 하드웨어를 아키텍처 레벨과 로직 레벨로 설계하여 구현하고 논리 설계 및 검증 CAD Tool을 이용한 Simulation을 수행하여 이에 대한 결과를 검증하였다. 보상 처리 과정에서 사용한 SAR의 파라메터는 1978년 발사된 Spaceborne SEASAT SAR의 파라메터를 이용하였으며, 처리할 수 있는 데이터 블럭의 크기는 4096 Pulses×4096 Samples이다.

ABSTRACT

A spaceborne synthetic aperture radar(SAR) which provides a wider swath and much faster coverage capability than an airborne SAR is extremely suited for the military reconnaissance and the manufacturing of topographic maps. But non-linear Range Curvature effect and linear Range Walk effect appearing in collected SAR data array cause SAR image quality to be distorted. Therefore these two kinds of Range Cell Migration(RCM) compensation processing are required in addition to the two dimensional pulse compression processes. In this paper, special purpose hardwares which compensate for these linear and non-linear cell migration effects are implemented in architecture level and logic level by using the compensation algorithm used in digital SAR processing. Pre-layout simulation using CAD tools are also carried out to verify the normal operation of the designed hardware. SAR parameters used during compensation processing are the ones for spaceborne SEASAT SAR launched in 1978. Data block to be processed is composed of 4096 pulses × 4096 samples.

* 한국과학기술원
**삼성전자(주) 반도체부문 LSI사업부 전임연구원
論文番號 : 95172-0510
接受日字 : 1995年 5月 10日

www.dbpia.co.kr

Ⅰ. 서 론

합성 구경 레이더(SAR)의 데이터 블럭은 기본적으로 거리 압축(Range Compression)과 각 압축(Azimuth Compression)이라 불리는 2 단계 펄스 압축 과정을 통하여 영상으로 합성된다. 펄스 압축은 거리 방향과 각 방향의 입력 데이터 셀들과 Matched Filter와의 Correlation으로 FFT 알고리즘을 이용하여 주파수 영역에서 수행된다. 인공위성 탑재 방식의 SAR는 지구 궤도를 고속으로 비행하며 관측을 수행하므로, 빠른 비행 속도로 인한 구심 가속도(V^2/R)의 증가로 인해 위성과 타겟간의 상대 거리가 급격히 변하는 비선형적인 Range Curvature 효과가 발생하여 SAR 영상 합성 시 화질을 왜곡시키므로 이를 보상해야 하는 문제가 발생한다. 또한 지구 자전과 무인 원격 조정에 따른 위성의 자세 에러 등으로 인해 목표물의 상대이동이 생겨 수신된 데이터가 선형적으로 천이 되는 Range Walk 효과에 대한 보상도 함께 이루어져야 한다. SAR의 수집 데이터를 실시간에 가깝도록 처리하기 위해서는 종래의 소프트웨어적인 디지틀 처리 방식으로는 한계가 있으므로, 2 단계 펄스 압축 과정과 2 가지 셀 천이 효과에 대한 보상 과정을 전용 하드웨어로 구성하는 것이 바람직하다.

Range Walk 효과를 보상하는 알고리즘은 Range Compression을 위해 입력되는 펄스 데이터의 Start Time을 바로 전 펄스에 대해 ΔS Sample만큼 선형적으로 이동시키는 것이다. 이를 처리하는 하드웨어는 컨트롤 블럭과 3 부분의 데이터 패스로 구성되어 있으며, 하나의 입력 펄스 데이터에 대해 최대 16 State 동안 동작한다. 그 주요 기능은 FFT 모듈로 입력되는 펄스 데이터의 셀 천이 크기를 감지하여 실제 데이터가 저장된 외부 메모리 의 Start Address 및 정합 필터 모드를 발생시키는데 있다.

Range Curvature 효과를 보상하는 알고리즘은 Range Compressed된 스펙트럼 데이터들에 대해 센서와 타겟간의 상대 거리 변화에 따른 도플러 주파수 편이들을 계산하여 이를 기준으로 주파수 영역에서 천이된 스펙트럼 데이터들을 올바른 위치의 스펙트럼 라인으로 이동시킨다. 본 논문에서는 C 언어로 작성된 도플러 주파수 측정기 프로그램을 이용하여 i80486 범용 μ-Processor에서 이를 수행, 센서와 타겟간의 상대 거리에 따른 도플러 주파수 천이를 계산할 수 있도록 하였다. μ-processor에서 계산된 주파수 천이 값들은 8255 PPI를 이용한 인터페이스 회로를 통해 Range Curvature 보상 회로로 출력된다. Range Curvature 보상회로는 컨트롤 블럭과 4 부분의 데이터 패스로 구성되어 하나의 스펙트럼 라인에 대해 최대 29 State 동안 동작한다. 하드웨어의 주요 기능은 도플러 주파수 측정기의 계산 결과에 의해 이동 범위가 정해진 스펙트럼들이 해당 스펙트럼 라인으로 이동될 수 있도록 데이터가 저장된 메모리의 어드레스를 비교, 메모리 입,출력을 컨트롤 하는 것이다.

Ⅱ. Range Walk의 발생 원인과 보상 알고리즘

인공위성이나 항공기를 이용하여 수집된 지표면에 대한 SAR 데이터는 기하학적으로 왜곡되어 있는데, 그 중 대부분은 비행체의 자세에서 비롯된 안테나의 주사 방향의 지시 에러와 지구 자전에 의한 비행체와 탐사 지점 간의 상대 운동으로 인해 복합적으로 발생된다. 그림 1은 이 두 가지 복합적인 요인에 의해 거리 셀들이 선형적으로 이동한 SAR 데이터 어레이의 모습이다. 그림에서와 같이 데이터 어레이 내에서는 비행체의 지표 궤도(Ground Track)를 따라 안테나로부터 동일한 거리에 있는 타겟들의 정보가 데이터 어레이 내에서 선형적으로 이동되어 위치한다. 그러므로 올바른 영상을 합성하기 위해서는 이와 같이 서로 다른 편향 거리 셀들에 위치한 데이터들을 실제로 비행체의 궤도에 평행하게 위치한 동일한 거리 셀로 옮겨 주는 보상 처리가 필요하게 된다.

$\dot{R}_o$를 탐사 대상 지역의 중앙에 위치한 타겟에 대한 편향 거리(Slant Range) R의 시간에 따른 평균 변화율이라고 하면, Range Walk 효과에 대한 선형적인 보상이 가능해진다. 그림 2에서와 같이 특정 펄스와 바로 전 펄스의 발사 시간은 PRT(Pulse Repetition Time)만큼 차이가 나므로, PRT 동안 거리 변화율 $\dot{R}_o$에 따른 편향 거리의 변화는 ΔR이고, 이 ΔR을 거리 해상도 ΔRs로 나눈 값이 각 펄스간에 선형적으로 이동하는 셀의 크기 ΔS가 된다.

www.dbpia.co.kr

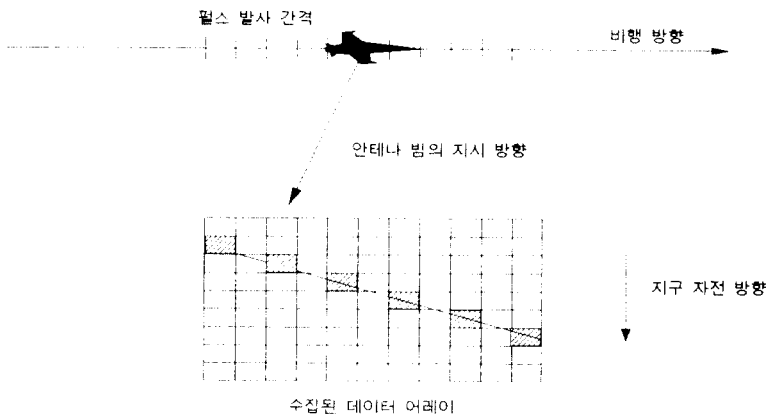

그림 1. 거리 셀의 선형적 이동(Range Walk)

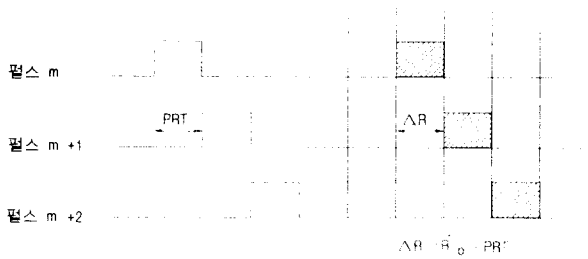

그림 2. 펄스간 데이터 셀의 이동

$$\dot{R}_o = (R_T - R_L)/(t_T - t_L)$$
$$\Delta R = \dot{R}_o \times PRT$$
$$\Delta S = \Delta R/\Delta Rs = \dot{R}_o \times PRT/\Delta Rs \quad (1)$$

Range Walk에 대한 보상 처리는 데이터 어레이의 두 번째 펄스로부터 시작하여 m 번째 펄스의 경우 m×ΔS 만큼 셀 들을 이동시켜 주는 과정을 마지막 펄스까지 계속하면 된다. SEASAT SAR의 파라메터를 이용하여 펄스간의 ΔS를 구해 보면 51.16 펄스 마다 한 셀의 비율로 셀 이동이 생긴다. Range Walk 보상 처리 결과 편향 거리 R(t)는 실제 편향 거리(Apparent Slant Range) S(t)로 바뀌게 되고, Range Curvature 효과를 제외한 대부분의 거리 셀 천이가 Range Walk 보상에 따라 올바른 위치로 환원된다.

$$S(t) = R(t) - \dot{R}_o(t - t_o) \quad (t_o : \text{첫번 째 펄스의 발사 시각}) \quad (2)$$

Range Walk에 대한 보상 처리 후 실제 편향 거리 S(t)의 최소값은 식 (2)의 S(t)를 미분함으로써 얻을 수 있고, 이 최소점에서의 도플러 주파수를 f_{RW}라고 정의 한다.

$$f_{RW} = -2f_o\dot{R}_o(t)/c = -2f_o\dot{R}_o/c \quad (3)$$

실제의 Range Walk 효과는 선형적이므로 각 펄스마다의 조금씩 계속적인 셀 이동이 이루어져야 한다. 즉 SAR의 Raw 데이터가 1 Byte(8-bit)로 이루어졌을 경우, 1 Bit 단위로 해당 Azimuth Bin의 시작 Bit가 이동되어야 정확히 선형적인 보상이 이루어진다. 이러한 Bit 이동값(1/8ΔS)을 FFT과정에서 정확하게 보상하기 위해 정합 필터의 임펄스 응답에서 이와 같은 크기의 시간 지연 성분을 감한다. 정합 필터의 임펄스 응답 h(t)와 이를 샘플링 주파수 fs로 샘플링한 이산 신호 h(n)은 다음과 같다.

$$h(t) = \sqrt{\frac{2K}{\pi}}\cos\left(\omega_o t - \frac{1}{2}Kt^2\right), t \le \left|\frac{T}{2}\right| \quad (4)$$

$$h(n) = \sqrt{\frac{2K}{\pi}}\cos\left(\omega_o\frac{n}{f_s} - \frac{1}{2}K\left(\frac{n}{f_s}\right)^2\right), n = 0,\ldots\ldots M \quad (5)$$

여기에서 M은 정합 필터의 포인트 수로 SEASAT SAR의 경우 M = fs(샘플링 주파수 : 45.532MHz)×τ(펄스 유지 시간 : 33.8us)=1540 이 된다. 식 (5)의

www.dbpia.co.kr

n 값에서 Bit 이동값을 빼면 해당 펄스의 선형적인 Range Walk 효과에 대한 정합 필터의 보상이 이루어진다. 그러므로 데이터 셀이 1 Byte(8-bit)일 경우 8개 모드의 정합 필터가 필요하다.

Ⅲ. Range Curvature 의 발생 원인과 보상 알고리즘

그림 3에서 볼 수 있듯이 동일 타겟과 비행체간의 거리는 타겟이 원추형 안테나 빔에 들어오는 순간부터 나가는 순간까지 비선형적인 Range Curvature의 형태로 나타나므로, 이를 보상하기 위해 비선형적인 거리 셀 수정이 필요하게 된다.

Range Curvature는 실제 안테나 빔에 투사되는 타겟에 대해 레이더를 탑재한 비행체가 가까워지고, 멀어짐에 따라 발생하는 비 선형적인 거리 응답과 관련이 있다. 이러한 Range Curvature의 효과는 탐사 대상 거리가 길수록, 또한 각 방향의 적분 거리가 길수록 커지므로 항공기 탑재 SAR의 경우 Range Curvature 효과가 1 셀 이하로 나타나 그 효과를 무시할 수 있을 정도이며, 높은 고도에서 탐사가 이루어지는 인공위성 탑재 SAR의 경우 하나의 타겟에 대해 몇 개의 거리 셀에 걸쳐 Range Curvature의 효과가 일어나므로 그 효과는 상대적으로 크다. 그림 4는 각 방향 적분 구간 내에서 동일 타겟의 궤적에 대한 Range Curvature 효과와 Range Walk 효과를 보여준다.

일반적으로 나타내는 Range Curvature의 크기는 안테나 빔 에지(Edge)에서의 거리 지연 성분을 거리 해상도로 나눈 값이다. 그림 4에서와 같이 빔 에지에 위치한 타겟에 대한 편향 거리는 다음과 같다.

$$R_0 + \delta R = \sqrt{R_0^2 + \left(\frac{Vt}{2}\right)^2} \tag{6}$$

안테나의 수평 방향 빔 폭 θ_A에 대해, 적분 시간 $T = R_0\theta_A/V$이므로, 이 값을 식 (6)에 대입하고 δR을 멱 급수로 전개하면 다음과 같다.

$$\delta R = R_0\left[1+\left(\frac{\theta_A}{2}\right)^2\right]^{1/2} - R_0$$

$$= R_0\left[1+\frac{1}{2}\left(\frac{\theta_A}{2}\right)^2 + \cdots\right] - R_0 \approx \frac{1}{8}R_0\theta_A^2 \tag{7}$$

SAR의 거리 해상도를 ΔRs라 할 때, 식 (7)으로 부터 안테나의 빔 중앙에서 빔 에지까지의 셀 천이의 크기 M은 다음과 같다.

$$M = \frac{\delta R}{\Delta Rs} = \frac{1}{8}\frac{R_0\theta_A^2}{\Delta Rs} \tag{8}$$

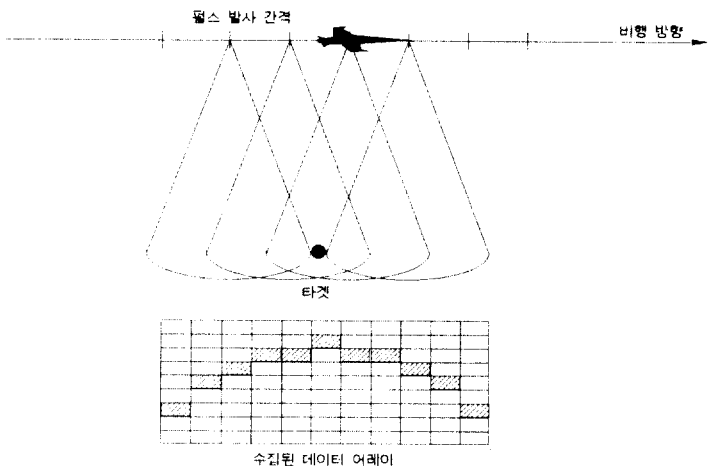

그림 3. 안테나 빔 패턴과 Range Curvature 효과

www.dbpia.co.kr

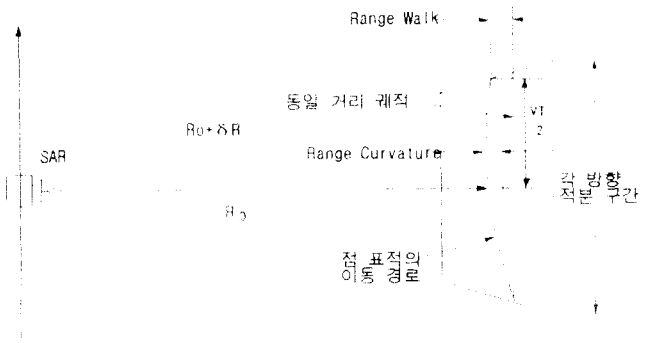

그림 4. 적분 구간 내에서의 발생하는 Range Curvature 와 Range Walk

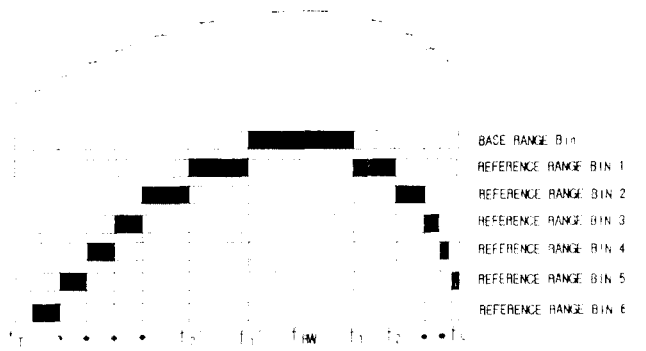

그림 5. Range Curvature 효과에 의한 스펙트럼 분포

위성 탑재 방식인 SEASAT SAR의 경우 거리 해상도 $\Delta Rs=c/2\Delta f=c/fs=6.59m$ 이고, 안테나의 수평 빔폭 $\theta_A=1.2^\circ$ (2.096×10^{-2}rad)이므로 Range Curvature의 크기 M은 약 7.2셀 정도이다.

Range Curvature에 대한 비선형적인 보상은 실제 편형 거리의 데이터 어레이에 Curvature의 형태로 위치한 각 방향의 스펙트럼들을 동일한 Range Bin으로 모으는 과정이다. 이를 위해선 거리 압축을 거친 데이터 어레이를 각 방향 Range Bin 단위로 FFT하여 실제 편향 거리 셀의 스펙트럼들에 대해 주파수 영역에서의 도플러 성분에 의한 구분이 가능하도록 한다. 데이터 어레이의 첫번째 펄스에서는 편향 거리 셀과 실제 편향 거리 셀이 같으며, 이를 다음과 같이 정의할 수 있다.

$$S(n)=R(n)=R_{min}+n\Delta Rs;n=0,1,\ldots\ldots4095 \quad (10)$$

여기에서 R_{min}은 레이더로 부터 관측되는 최소 편향 거리로 SEASAT SAR의 경우 약 868 km 정도의 편향 거리이다. 식 (4)의 주파수 f_{RW}는 비행체와 타겟간의 실제 편향 거리 S(n)이 최소가 되는 순간의 도플러 주파수이다. 이상적인 경우 이 때 타겟의 위치는 안테나 빔의 중앙과 일치하여야 하지만 실제의 경우, 비행체의 자세 에러로 인한 안테나의 지시 에러 등으로 인해 빔의 중앙선이 비행 방향과 수직이 아니므로 안테나 빔의 중앙과 일치하지 않는다. 그림 5는 Range Curvature 효과에 의해 7 개의 Range Bin에 걸쳐 분포된 스펙트럼의 모습이다.

첫 번째 펄스의 편향 거리 R(n)에 대해 경과 시간 (Elapsed Time)에 따른 비행체와 타겟간의 상대 거리와 도플러 주파수를 구해 편향 거리가 최소인 순간의 타겟 위치와 실제 편향 거리를 각각 지구 좌표계에서 구한

www.dbpia.co.kr

다. 여기에서 구한 최소점의 실제 편향 거리는 거리 압축 과정을 거친 데이터 어레이의 Range Bin과 실제로 대응된다. 최소점의 실제 편향 거리가 구해지면 다음과 같은 단계를 거쳐 동일한 거리에 대한 스펙트럼을 모을 수 있다.

〔단계 1〕 : 최소점의 실제 편향 거리 S(n)에 대응되는 Range Bin을 Base Range Bin으로 하고, 연속하는 S(n+1)~S(n+INT(M))개의 Range Bin을 Reference range Bin으로 선택한다.

〔단계 2〕 : 실제 편향 거리 s(n+1) = s(n)+⊿Rs에 대한 도플러 주파수 f1, f1′을 주파수-상대 거리의 관계를 이용하여 f_{RW} 상하에서 구한다. Base Range Bin의 중간 부분 스펙트럼은 f_1 ~ f_1'사이의 주파수를 가진 스펙트럼으로 이루어진다.

〔단계 3〕 : 동일한 방법으로 다음 실제 편향 거리 S(n+2)에 해당하는 주파수 f_2, f_2'를 구한다. Base Range Bin의 다음 부분은 Reference Range Bin S(n+1)의 f_1 ~ f_2, f_1' ~ f_2' 주파수 영역의 스펙트럼으로 이루어진다.

〔단계 4〕 : 동일한 과정을 실제 편향 거리에 대한 도플러 주파수가 f_L(안테나 빔 Leading Edge에서의 도플러 주파수) 이나 f_T(안테나 빔 Trailing Edge에서의 도플러 주파수)에 이를 때까지 계속하면 Base Range Bin은 실제 거리에 대한 정확한 스펙트럼으로 채워진다.

〔단계 5〕 : 단계1 ~ 단계4의 과정을 데이터 어레이의 모든 S(n)에 대해 수행한다.

Ⅳ. C 언어를 이용한 도플러 주파수 측정기의 구현

도플러 주파수 측정기는 안테나 빔의 중앙, 전방 에지

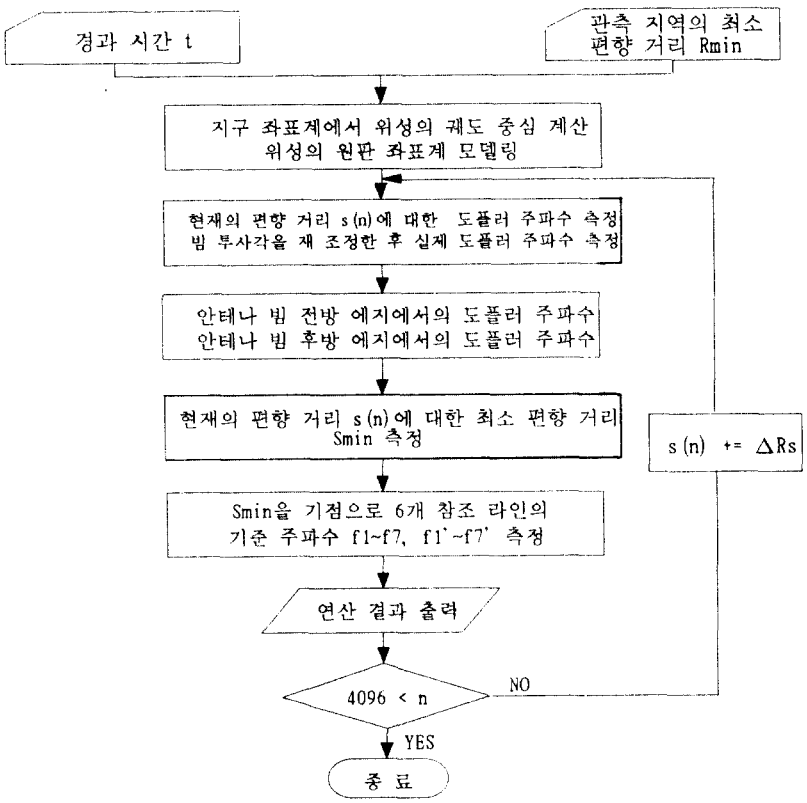

그림 6. 도플러 주파수 측정기의 흐름도

www.dbpia.co.kr

(Leading Edge) 그리고 후방 에지(Trailing Edge)에서의 도플러 주파수, 도플러 주파수의 변화율, 비행체와 타겟간의 상대 거리 등을 계산한다. 비행체와 타겟간의 편향 거리에 따라 주파수-상대거리의 상관 관계가 틀려지므로 데이터가 수집된 관측 지역의 거리 범위를 거리 해상도로 세분화하여, 각각의 편향 거리에 대한 상관 관계에 의해 보상 처리에 필요한 Base Range Bin 및 Reference Range Bin에 대한 편향 거리와 도플러 주파수를 연산한다. Base Range Bin에 대응하는 편향 거리는 상관 관계 내에서 최소 편향 거리이므로 이 시점에서의 비행체와 타겟의 위치를 계산한 다음, 이 위치에서 거리 해상도 만큼의 편차를 더하면서 차례로 Reference Range Bin에 대한 편향 거리 및 도플러 주파수를 연산한다. 이를 하드웨어에 출력하면 연산 된 주파수를 기준으로 한 스펙트럼 영역에서의 Base Range Bin의 재 구성이 가능하게 된다. 도플러 주파수 측정기는 SEASAT SAR가 비행한 실제 궤도상의 좌표를 이용, 인공 위성의 지구 선회 및 타겟과의 상대 거리 등을 모델링 하였으며, 연산의 기준이 되는 시간에서의 SEASAT SAR의 위치, 속도, 자세 에러 등을 입력 파라메터로 사용한다. 도플러 주파수 측정기는 대부분 C 언어로 구현되었으며, 연산 된 파라메터를 하드웨어로 출력해 주는 인터페이스 회로를 제어하는 펌웨어 프로그래밍 부분은 인 라인 어셈블리어(In-line Assembly Language)로 처리하였다. 전체 규모는 1700라인 정도이고, 프로그램 구성은 데이터 흐름을 제어하는 주 프로그램과 17개의 부 프로그램으로 구성되어 있다. 연산 된 도플러 주파수는 16-bit 고정 소숫점(Fixed Point) 데이터로 변환하여 하드웨어로 전송된다.

표 1은 관측 지역 내에서 측정된 SEASAT SAR의 실제 데이터 (괄호 안의 값)와 도플러 주파수 측정기의 수행 결과를 비교한 것이다. 실제 데이터와 수행 값간의 오차는 약 1.5% 이내로 인공 위성의 궤도 선회, 타겟의 이동, 지형 조건 등을 비교적 정확하게 모델링 했음을 알 수 있다.

표 1 도플러 주파수 측정기 수행 값과 실제 데이터의 비교

(주파수 단위 : Hz)

편향거리(km)	전방에지에서의 도플러주파수(f_L)	후방에지에서의 도플러주파수(f_L)	관측 시간 (t_T-t_L)	주파수 평균
868	-1139.74 (-1118.2)	-2389.71 (-2368.0)	2.4848 (2.4861)	-1763.88 (-1743.1)
875	-1194.64 (-1178.1)	-2444.83 (-2428.0)	2.5071 (2.5073)	-1818.97 (-1803.0)
882	-1246.05 (-1234.1)	-1496.33 (-2484.0)	2.5281 (2.5284)	-1870.47 (-1859.1)

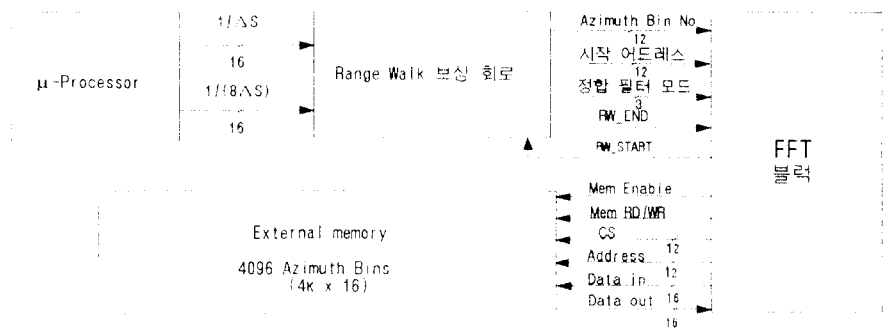

그림 7. Range Walk 보상 회로의 외부 블럭도

www.dbpia.co.kr

Ⅴ. Range Walk 보상 회로의 설계

도플러 주파수 측정기는 관측 지역의 중앙에서의 셀 이동값 $1/\Delta S$를 계산하여 16-bit 고정 소숫점(Fixed Point) 데이터의 형태로 하드웨어에 출력한다. 이와 함께 Bit 이동값 $1/(8\Delta S)$도 같은 형태의 고정 소숫점 데이터로 하드웨어에 출력한다. 실제 Range Walk 보상 회로는 하드웨어상에서 FFT 블럭의 일부분으로 구현된다. 즉 4096 Pulses×4096 Samples로 이루어진 SAR의 Raw 데이터 블럭은 4K×16 크기의 외부메모리 4096개에 저장되어 있고, 거리 압축을 위해 하나의 Azimuth Bin에 대한 FFT 연산을 수행하기 전에 Range Walk에 대한 시작 셀의 어드레스와 정합 필터의 모드(mode0 ~ mode7)를 연산하여 이를 현재의 Azimuth Bin 번호와 함께 FFT 블럭으로 출력한다. 이를 외부 블럭도로 나타내면 그림7과 같다.

그림 8은 Range Walk 보상 회로의 내부 블럭도이다. 셀 이동 검출부는 셀 이동값 발생 회로와 Azimuth Bin 번호 발생 회로로 구성되어 있는데, μ-Processor에서 전송된 최초의 셀 이동값 $1/\Delta S$를 저장하고, 저장된 데이터의 정수부분 12-bit를 출력, Azimuth Bin 번호 발생회로에서 출력된 현재의 Azimuth Bin 번호와의 크기를 비교한다. Comparator2에서 시작 셀 이동이 검출될 경우 셀 이동값 발생 회로에서는 현재의 셀 이동값에 최초의 셀 이동값 $1/\Delta S$를 더하여 다음 시작 셀 이동이 일어나는 Azimuth Bin 번호를 검출할 수 있도록 한다. Bit 이동 검출부는 μ-Processor에서 전송된 Bit 이동값 $1/(8\Delta S)$를 저장하고, 저장된 데이터의 정수부분 12-bit를 출력, Bit-delay 발생 회로에서 출력된 현재의 Bit-delay값과의 크기를 비교, Comparator3에서 Bit 이동 여부를 검출할 수 있도록 한다. 시작 셀 및 정합 필터 모드 발생부는 Comparator2,3에서 검출된 셀 이동 및 Bit 이동 여부에 따라 현재 값에서 이를 하나씩 증가시켜 FFT 블럭으로 출력한다.

Range Walk 보상 회로의 로직 레벨 Schematic 설계는 QuickLogic社의 pASIC Toolkit중 Schematic Editor인 SpDE를 이용하여 i80486 DX2 IBM-PC상에서 수행하였다. 컨트롤 블럭 및 3 개의 데이터 패스는 범용 TTL library 및 Tool Kit에서 제공되는 Macro library를 이용해 설계하였으며, Simulator인 X-sim을 이용, Master Clock의 동작 속도를 25 MHz(40 ns)로 하여 컨트롤 블럭 및 데이터 패스에 대한 Pre-layout Logic Simulation을 수행함으로써 회로의 정상 동작을 검증하였다. 그림 9는 셀 이동 검출부의 Schematic이고, 그림 10은 셀 이동 검출부의 Logic Simulation 결과로써 52번째 Azimuth Bin이 FFT 블럭의 입력으로 들어갈 때 첫 번째 셀 이동(CELL_SHIFT)이 검출되는 순간의 타이밍도이다.

Range Walk 보상 회로는 FFT 블럭으로 입력되는 하나의 입력 Azimuth Bin에 대해 최대 16 State동안 동작하며, 각 State는 1 clock을 기준으로 한다. 컨트롤 블럭의 신호는 총 36 개로 4 개의 입력 컨트롤 신호와 32개의 출력 컨트롤 신호로 이루어져 있다. 컨트롤 블럭은 One-hot 방식을 이용하여 설계하였다.

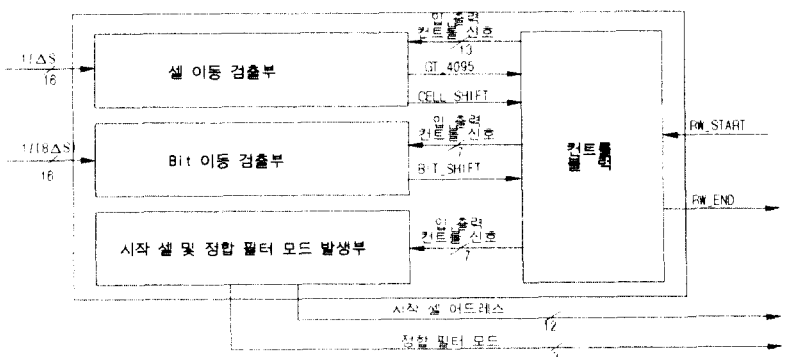

그림 8. Range Walk 보상 회로의 내부 블럭도

www.dbpia.co.kr

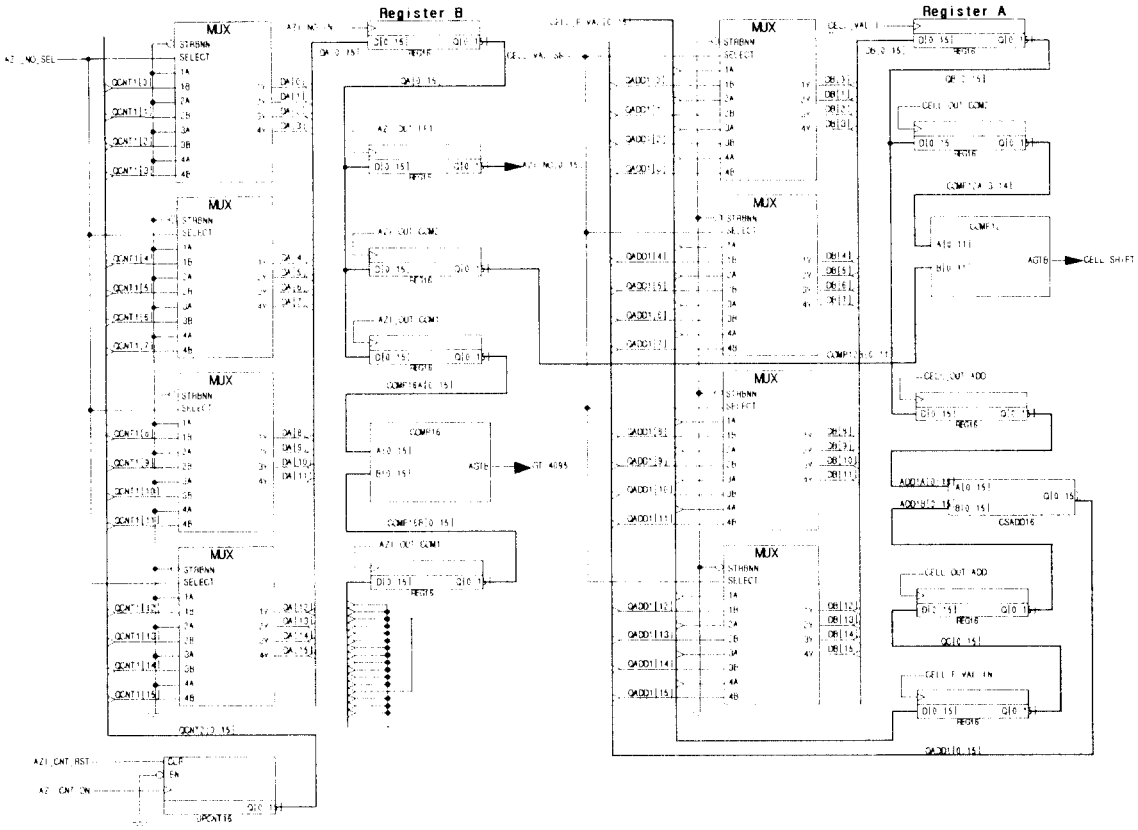

그림 9. 셀 이동 검출부의 Schematic

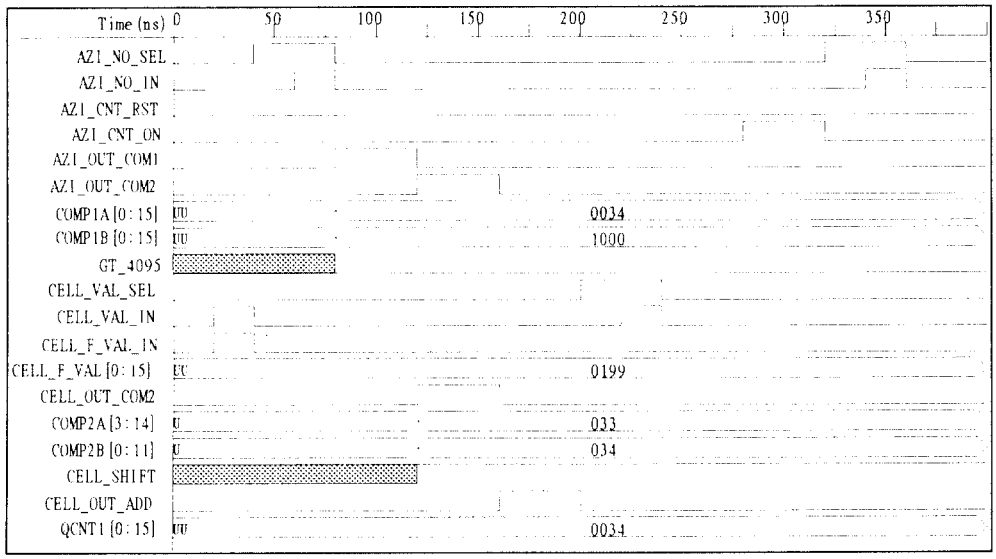

그림 10. 셀 이동 검출부의 Logic Simulation 결과

www.dbpia.co.kr

One-hot 방식은 State 갯 수 만큼의 D flip-flop를 차례로 Preset시켜가며 해당 State의 컨트롤 신호를 발생시키는 방법으로 특히 State수가 많은 컨트롤 블럭을 간편하게 구현할 수 있다.

Ⅵ. 인터페이스 회로의 설계

도플러 주파수 측정기에서 연산된 Base Range Bin 및 Reference Range Bin들의 도플러 주파수들을 Range Curvature 보상 회로에 출력하기 위해서는 적절한 인터페이스 회로가 필요하다. 본 논문에서는 IBM-PC의 ISA 버스 I/O 채널을 통해 출력되는 16-bit의 주파수 데이터를 Peripheral Interface 전용 IC인 8255 PPI(Programmable Peripheral Interface) Chip을 이용해 하드웨어로 출력하는 인터페이스 회로를 설계하였다. 도플러 주파수 측정기 프로그램을 이용하여 연산된 16-bit 주파수 데이터는 주 프로그램 내에 포함된 어셈블리어 프로그램의 모드(Mode) 제어에 따라 8255 PPI의 포트 A를 통해 하드웨어의 입력 레지스터로 출력되는데 이때 하드웨어의 처리속도와 μ-Processoor의 연산 속도가 다르므로, 두 개의 Status flag을 이용해 주파수 출력을 동작 속도에 맞도록 제어한다. 그림 11은 인터페이스 회로의 블럭도이다.

실제 C 프로그램 내에서는 PPI Chip을 통한 데이터 입출력을 제어하는 펌웨어 프로그래밍을 위해 80 계열의 어셈블리어 명령어인 MOV, IN, OUT등을 인라인 어셈블리(In-line Assembly)형식으로 사용하였다. 인라인 어셈블리는 C 프로그램 내에서 키워드 "asm"을 사용하여 어셈블리어 명령어를 한 라인씩 구현하게 되는데, AX, BX, DX와 같은 μ-Processor의 입,출력 및 범용 레지스터를 C 프로그램에서도 _AX, _BX, _DX와 같은 의사 변수로써 사용할 수 있는 장점이 있다.

Ⅶ. Range Curvature 보상 회로의 설계

Range Curvature 효과의 보상 처리는 Range Curvature의 크기 M 만큼 데이터 어레이 내에서 Curvature의 형태로 분포된 스펙트럼을 해당 Range Bin으로 모으는 과정이다. Range Curvature 보상 회로는 프로그램 도플러 주파수 측정기에 의해 연산된 Base Range Bin 번호, 도플러 주파수 범위(f_L, f_T) 및 Reference Range Bin의 기준 주파수(f1~f7, f1′~f7′)들을 실제 데이터 어레이가 저장된 외부 메모리의 어드레스 정보로 변환하여 해당 Range Bin에 대한 스펙트럼 데이터들을 재 구성한다. 그림 12는

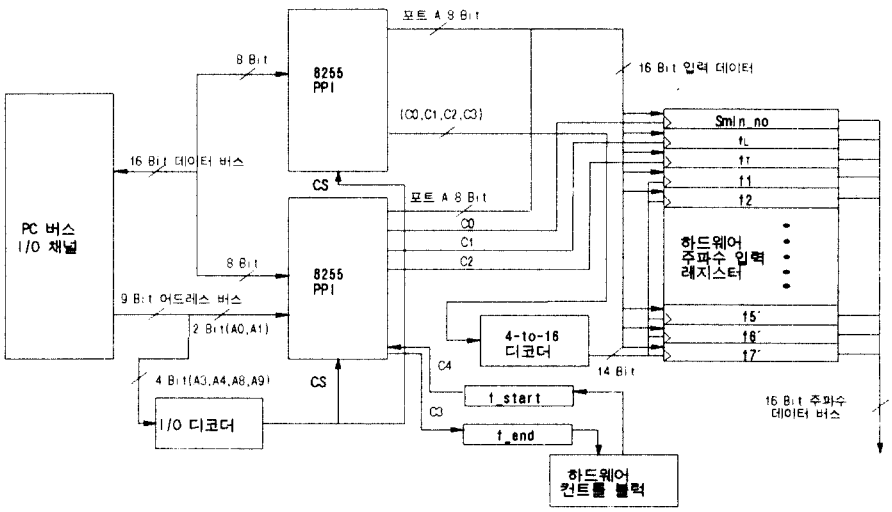

그림 11. 인터페이스 회로의 블럭도

www.dbpia.co.kr

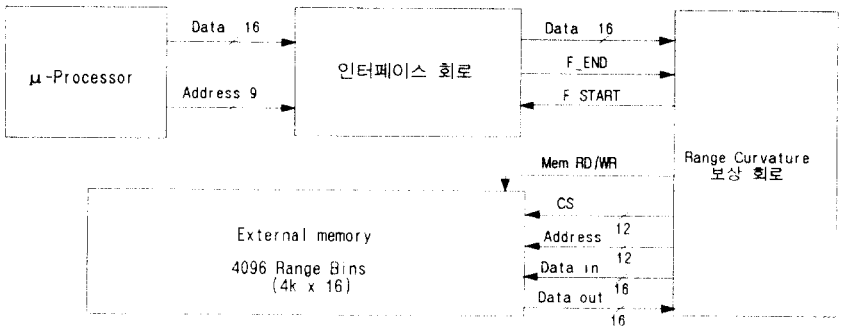

그림 12. Range Curvature 보상 회로의 외부 블럭도

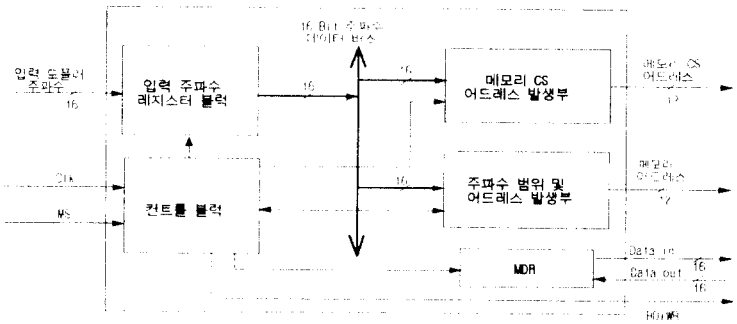

그림 13. Range Curvature 보상 회로의 내부 블럭도

Range Curvature 보상 회로의 외부 블럭도이다. Range Curvature 보상 회로는 12-bit의 어드레스 신호와 12-bit의 CS(Chip Select) 신호만으로 4K×16 크기 Logical 메모리 4096(4096 Range Bins)개로 구성된 외부 메모리를 직접 엑세스하여 기준 주파수 영역에 해당하는 어드레스의 스펙트럼 데이터들을 실제 편향 거리와 대응되는 Base Range Bin으로 이동시킨다.

그림 13의 내부 블럭도와 같이 Range Curvature 보상 회로는 컨트롤 블럭과 4 부분의 데이터 패스로 구성되어 있다. 입력 주파수 레지스터 블럭은 PC에서 출력된 도플러 주파수(f_L, f_T, f1 ~ f7, f1′ ~ f7′) 데이터 및 Base Range Bin 번호(Smin_no)가 저장되는 17개의 16-bit 레지스터로 구성되어 있고, 레지스터 디코더의 입력 신호에 따라 각 주파수 데이터들을 16-bit 주파수 데이터 버스를 통해 메모리 어드레스 발생부로 출력한다. 메모리 CS(Chip Select) 어드레스 발생부는 입력 주파수 레지스터 블럭의 Base Range Bin 번호를 입력, Range Curvature 보상에 필요한 Base 및 Reference Range Bin의 CS 어드레스 신호를 외부 메모리로 출력, 4096 개의 Range Bin 메모리 가운데서 현재 엑세스할 Range Bin 메모리를 Select할 수 있도록 한다. 주파수 범위 및 어드레스 발생부는 입력 주파수 레지스터 블럭에서 출력된 도플러 주파수 데이터를 입력, Base 및 Reference Range Bin의 메모리 어드레스를 연산하는 블럭이다. M 개의 Range Bin에 걸쳐 분포된 스펙트럼 데이터들의 주파수 범위는 전,후방 에지에서의 도플러 주파수 f_L에서 f_T 사이인데, f_L, f_T는 현재 보상 처리 과정에 있는 편향 거리가 가질 수 있는 최대, 최소의 도플러 주파수 이므로 4k×16 Range Bin 메모리의 어드레스 0, 4095에 대응된다. Range Bin 메모리의 어드레스 수 4096을 도플러 주파수 범위 (f_L- f_T)로 나눈 값을 기준 주파수(f1 ~ f7, f1′ ~ f7′)에 곱하게 되면 해당 Range Bin에서의 도플러 기준 주파수에 대응되는 어드레스를 얻을 수 있다.

www.dbpia.co.kr

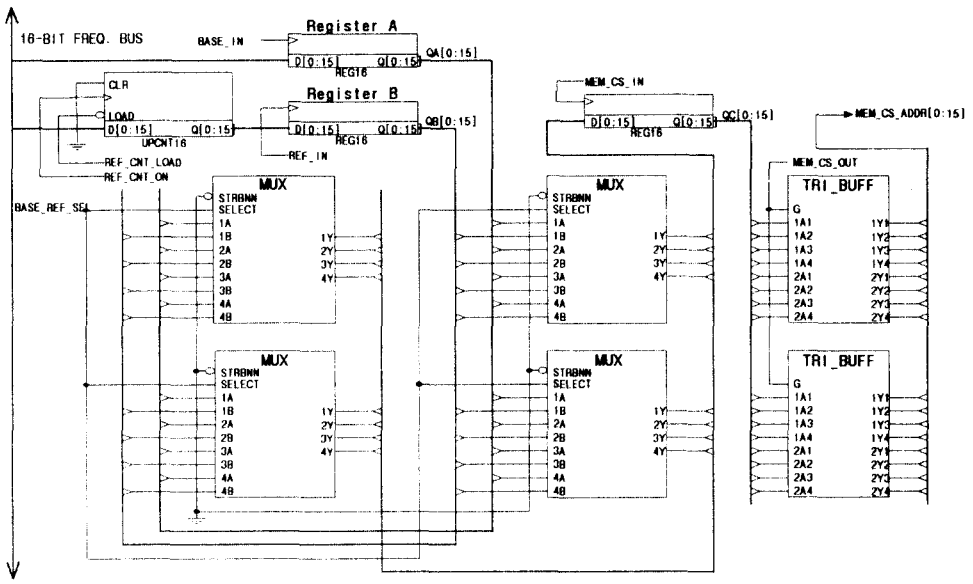

그림 14. 메모리 CS 어드레스 발생부의 Schematic

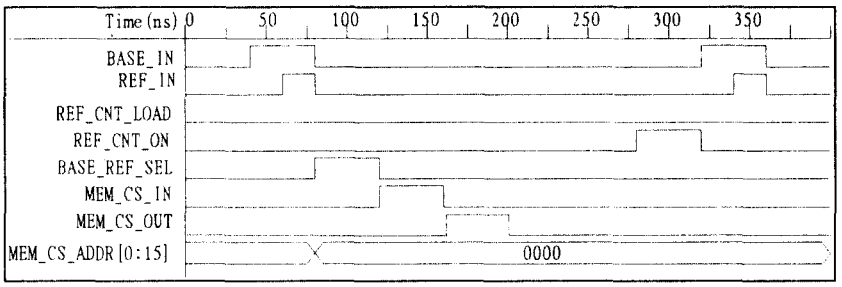

그림 15. 메모리 CS 어드레스 발생부의 Logic Simulation 결과

4 부분의 데이터 패스에 대한 로직 레벨 Schematic 설계는 Range Walk 보상 회로의 경우와 같이 Schematic Editor인 SpDE를 이용하여 i80486 DX2 IBM-PC상에서 수행하였으며, Simulator인 X-sim을 이용, Master Clock의 동작 속도를 25 MHz(40 ns)로 하여 Pre-layout Logic Simulation을 수행함으로써 회로의 정상 동작을 검증하였다. 그림 14는 메모리 CS 어드레스 발생부 Schematic이고, 그림 15는 Logic Simulation 결과로써 첫 번째 Reference Range Bin의 스펙트럼이 Base Range Bin으로 이동되기 위해 외부 메모리의 CS 어드레스를 발생하는순간의 타이밍도이다.

Range Curvature 보상 회로의 컨트롤 신호는 총 46 개로 5 개의 입력 컨트롤 신호와 41개의 출력 컨트롤 신호로 이루어져 있으며, 하나의 입력 Base Range Bin에 대해 최대 30 State동안 동작한다. Range Curvature 보상 회로의 컨트롤 블럭은 Mentor Graphics社의 논리 설계 및 합성 Tool인 AutoLogic Family에서 제공되는 AutoLogic VHDL 언어를 사용하여 Moore Type의 FSM(Finite State

www.dbpia.co.kr

Machine) 컨트롤러를 기술하고 이를 논리 합성하였다. VHDL 언어로 기술된 컨트롤 블럭의 검증은 Simulator인 QuickSim 이용하여 SUN SPARC station=10 상에서 수행하였으며, Master Clock의 동작 속도를 25 MHz(40 ns)로 하여 컨트롤 블럭에 대한 Pre-layout Logic Simulation을 수행함으로써 회로의 정상 동작을 검증하였다.

Ⅷ. 결 론

본 논문에서는 SAR 데이터의 신호 처리시 발생하는 거리 셀 천이 효과에 대해 그 발생 원인 및 보상 처리 알고리즘을 고찰하였고, 천이된 데이터를 원래의 위치로 보상 처리 할 수 있는 하드웨어 구조를 제안하였다. SAR의 Raw 데이터를 FFT 과정에서 Prefiltering하는 Range Walk 보상 회로는 FFT로 부터의 Request 신호(RW_START)를 고려하지 않고, 25 MHz(40 ns)의 clock으로 회로를 동작시킨다고 가정할 때, 전체 4096 개의 Azimuth Bin을 다음과 같이 수행 State 수행 그룹별로 나누면, 4096 Pulses× 4096 Samples 데이터 어레이에 대한 Range Walk 보상 회로의 전체 수행 시간을 예측할 수 있다.

Range Curvature 보상 회로의 경우 μ-Processor와의 도플러 파라메터 입출력을 고려 하지 않고, Worst case를 가정하여 회로 자체만의 수행 시간을 예측할 수 있다.

이와 같은 State 수행 그룹의 분류에 의해 하나의 Base Range Bin을 보상 처리 하는데 소요되는 클럭수는 26,269 개이고, 전체 4096 Range Bin에 대해서는 107,597,824 개의 클럭이 소요된다. Range Curvature 보상 회로를 실제 ASIC으로 구현 할 경우 가장 문제가 되는 것은 안테나 빔의 에지및 참조 위치에서의 도플러 주파수 연산으로, 연산량이 방대하고, 과정이 매우 복잡하므로 이를 실시간에 가까운 빠른 속도로 연산할 수 있는 회로를 설계하는 것이 전체 보상 회로의 성능과 처리 속도를 좌우하게 된다. 향후 SAR 데이터의 모든 신호 처리 과정을 Special Purpose ASIC으로 구현하려면 이에 대해 보다 구체적이고 효과적인 구현 방법이 제시되어 전체 시스템이 가질수 있는 최대의 처리 속도를 달성할 수 있도록 해야 한다.

참고문헌

1. Wehner, D. R., "High Resolution Radar", Norwood MA: Artect House, 1987
2. Elachi,C., et al, "Spaceborne Synthetic Aperature Imaging radars:Applicatons Techniques and Technology", Proc. IEEE, Vol. 70, No. 10, Oct. 1982, pp.1174~1209.
3. Wu, C. and BarKan, B., "SEASAT Synthetic Aperture Radar Data Reduction Using Parallel Programmable Array Processors", IEEE Trans. Geosci. Remote Sensing, Vol. GE-20, No. 3, July. 1982 pp.352~358.
4. Hovanessian, S.A., "Introduction to Synthetic Array and Imaging Radars", Dedham MA:

State 수행그룹	State 수	Azimuth Bin	수행시간	비 고
s3~s5,s9,s10,s13~s15	8	78	624 clk	셀 이동
s3~s8,s11~s15	11	546	6007 clk	Bit 이동
s3~s6,s8,s13~s15	9	3742	31248 clk	
Total	28	4096	37882 clk	

State 수행그룹	State 수	비 고
s0~s11,s29	1	1 Base Range Bin
s12~S18,S28	1	1 Reference Range Bin
S19~S27	8	1 셀

www.dbpia.co.kr

Artect House, 1980.
5. Tomiyasu, T., "Tutorial review of synthetic aperture radar with application to imaging of surface", Proc. IEEE Vol. 66, May. 1978 pp.563~583.
6. Skolnik, M. I., "Introduction to Radar Systems", New York: McGraw-Hill, 1980.
7. Wu, C., Liu, K. Y. and Jin, M., "Modeling and a Correlation Algorithm for Spaceborne SAR Signals", IEEE Trans. Aerosp. Electron. Syst., Vol.AES-18, No. 5, Sept. 1982 pp.563~565
8. 라정웅외 "SAR 장치 개발에 관한 연구(Ⅱ)", 한국과학기술원, 1989.
9. 한수용외 "합성개구 레이더 시스템에서의 영상형성방법에 관한 연구", 전자공학회논문지 제30권,A편,제11호 pp.66~79.
10. Mano, M. M., "Digital Design", Prentice-Hall, Inc 1991.
11. Rabiner, L. R. and Gold, .B., "Theory and Application of Digitan Signal Processing" Englewood Cliffs, N.J., Prentice-Hall, Inc 1988.
12. Hamacher, V. C. and Vranesic, S. G. "Computer Organization", New York: McGraw-Hill, 1990.
13. Tompkins, W. J. and Webster, J. G., "Interfacing Sensors to The IBM PC", Prentice-Hall, Inc 1988.

金 利 燮(Lee-Sup Kim) 정회원

1982년 2월 : 서울대학교 전자공학과(B.S.)
1986년 6월 : Stanford University 전기공학과(M.S.)
1990년 6월 : Stanford University 전기공학과(Ph.D.)
1986년 6월~1986년 9월 : 미국 IBM T. J. Watson Research Center 연구원
1987년 7월~1987년 9월 : 미국 National Semiconductor Corp. 연구원
1990년 9월~1993년 2월 : 일본 Toshiba ULSI Research Center 및 Semiconductor, Device Engineering Lab 연구원
1993년 3월 ~ 현재 : 한국과학기술원 조교수
※주관심 분야
-Digital HD-TV 및 통신용 ASIC Chip Set 개발
- Image Signal Analysis용 DSP 설계
- 동영상 데이터 압축 및 신장 LSI(MPEG 1,2) 설계
- CMOS 및 BiCMOS를 이용한 고속집적회로
- 신호처리 및 고속연산 알고리즘의 Hardware 구현

金 志 洽(Ji-Heub Kim) 정회원

1985년 8월 : 연세대학교 전기공학과(B.S.)
1995년 2월 : 한국과학기술원 정보 및 통신공학과(M.S.)
1995년 10월 : 현재 한국과학기술원 정보 및 통신공학과 박사과정
1989년 5월~1991년 12월 : 삼성전자(주) 반도체부문 기흥연구소 연구원
1991년 12월~현재 : 삼성전자(주) 반도체부문 LSI사업부 전임연구원
※주관심 분야
- 레이더의 신호처리및 보상용 전용 Hardware 구현
- 영상 데이터 압축 및 신장 Core Processor의 ASIC 설계

www.dbpia.co.kr