

정상적인 모드로 동작되는 동기식통신망에서 발생하는 포인터조정지터의 분석

正會員 崔承國*, 李鍾吉*, 金長福**

Analysis of Pointer Adjustment Jitter in Synchronous Network Operating in Non-degraded Mode

Seung Kuk Choi*, Jong Gil Lee*, Chang Bock Kim** Regular Members

본 논문은 한국전기통신공사 연구개발원 장기기초 연구사업의 수행결과입니다.

要 約

동기식통신망이 정상적으로 동작하는 non-degraded 모드에서 포인터조정시스템이 여러개 연속적으로 연결되었을때 발생하는 지터를 연구하였다. 먼저 노드클럭들에 존재하는 위상시간에러를 컴퓨터로 시뮬레이션한 다음 이러한 클럭간의 위상시간 차이를 보정하는 포인터조정과정을 시뮬레이션하여 지터를 생성시켰다. 연결된 시스템의 수에 따라 증가되는 지터의 실효치와 전력스펙트럼 및 평균포인터조정간격시간이 분석되었다. 연속적으로 20개 연결된 시스템에서 발생하는 지터의 rms값은 약 400ns이며 이 지터는 10^4 Hz 이하의 매우 낮은 주파수성분들을 가지는 것으로 분석되었다.

ABSTRACT

The accumulated jitter in a chain of pointer adjustment systems in non-degraded synchronous network mode is analyzed. To analyze the jitter, computer simulation of the phase time error of node clocks and pointer adjustment processes is carried. The rms amplitude and power spectrum of the accumulated jitter and mean time between pointer processing is analyzed. The rms amplitude of the simulated jitter at the output of 20 systems is ca.400ns and this jitter has very low frequency components under 10^4 Hz.

*市立仁川大學校 情報通信工學科

**弘益大學校 電子工學科

論文番號 : 95083-0225

接受日字 : 1995年 2月 25日

1. 서 론

광대역 통신망의 망노드접속(NNI: Network Node Interface)의 표준으로 동기식 디지털계위(SDH: Synchronous Digital Hierarchy)가 제정되었으며 동기식 전송장치가 상용화되고 있다⁽¹⁾⁽²⁾. 통신망내의 모든 노드내에 있는 클럭(clock)들의 주파수 및 위상을 일치시키는 동기식전송방법은 종래의 비동기식방식과 비교하여 다중화 및 역다중화(multiplexing and demultiplexing)가 간단하며 다중화된 신호에서 하위 계위(hierarchy)의 신호를 쉽게 분리하고 재배치시킬 수 있어 통신망의 설치, 운영 및 보수를 원활하게 하여 준다.

동기식통신망의 각 노드에 있는 클럭들은 이상적인 경우 그 주파수 및 위상이 모두 동기되어 일치되어야 한다. 그러나 각 노드내 클럭들 자체의 위상잡음과 클럭동기망의 동작장애 및 전송로 온도변화에 따른 클럭신호의 전송속도의 변화등으로 인하여 각 노드내 클럭들간의 위상은 정확히 일치되지 못하여 지터(jitter) 및 윈더(wander)가 발생된다⁽³⁾⁽⁴⁾. 한개 또는 여러개의 디지털 신호는 동기식 전송 모듈(STM: Synchronous Transport Module)에 삽입되어 다중화된 후에 그 노드(노드 A)에서 다른 노드(노드 B)로 전송된다. 수신 노드 B에서는 전송되어진 STM내에서 신호를 역다중화시켜서 다른 신호와 함께 노드 B의 클럭으로 형성된 STM에 재 다중화시킨다. 이때 노드 A의 클럭으로 전송되어온 신호와 노드 B의 클럭으로 형성된 STM 간의 위상시간(phase time)차는 통신망이 정상적으로 동작되는 경우(non-degraded mode)에서도 동기망내에 존재하는 지터 및 윈더에 의해서 계속 변동하게 된다. 만일 동기망이 동기를 잃어서 각 노드의 클럭들이 서로 다른 주파수로 비정상적으로 동작하거나 한 국가에서 서로 동기가 되어있지 않은 다른 국가로 신호가 전송될 때 두 노드클럭간의 위상차는 더욱 심하게 변화된다(degraded mode).

이와 같은 위상변화는 버퍼(buffer)에 입력데이터를 임시로 저장(write)한 후에 다시 노드내로 읽어(read)들이는 과정에서 슬립(slip)을 발생하게 하여 투명한(transparent) 데이터전송을 불가능하게 한다. 그러므로 동기식전송장치에서는 신호와 STM간의 이러한 위상차 변화를 정/영/부 위치맞춤(positive/zero/negative

justification)으로 보정하여 주며 이와같은 과정에서 포인터조정지터(pointer adjustment jitter)가 발생된다. 통신망내의 한 노드에서 다른 노드로 전송되어지는 신호는 매번 정/영/부 위치맞춤에 의해 지터가 발생되어 전송과정에서 지터는 축적(accumulation)되어 점점 더 증가할 것이다.

지터는 특히 전송되는 화상신호의 화질(video quality)에 영향을 주는데, 지터가 PAL TV화상신호에 미치는 영향에 관한 연구에 의하면 최대주파수 성분이 1 kHz인 랜덤지터(random jitter)의 실효치(effective 또는 rms value)가 약 0.5~2 ns 이상일 경우에 화질의 저하가 눈으로 관찰되었다(subjective test)⁽⁵⁾⁽⁶⁾. 독일 Siemens에서 행하여진 subjective test에 의하면 정현파적으로 변하는 저주파지터(sine wave form jitter)인 경우에는 정현파의 주파수가 1 Hz인 경우, 지터의 첨두치(peak-to-peak value)가 80 ns 이상일 때 화질의 저하가 관찰되었으며, 30 Hz인 경우 첨두치가 30 ns 이상일때 화질의 저하가 관찰되었다⁽⁷⁾. 이와 같이 지터의 주파수가 낮을 수록 그 지터에 의한 화질의 저하는 적어진다.

클럭의 주파수안정도를 측정하기 위한 표준에 대한 연구는 최근 30년 전부터 이루어져 왔다⁽¹²⁾⁽¹³⁾⁽¹⁴⁾. 이에 IEEE⁽¹²⁾나 CCIR⁽¹⁴⁾에서는 Allan variance로 주파수 안정도를 나타내기를 권고하고 있다. CCITT에서는 지금까지 지터를 측정하거나 클럭의 안정도를 규정하기 위하여 TIE(Time Interval Error)를 사용하고 있다. 그러나 이 값은 측정횟수 및 측정시간간격등에 따라 그 값이 달라져서 안정된 값을 구할 수 없는 문제점이 있다⁽¹²⁾⁽¹³⁾⁽¹⁴⁾. 최근 동기식전송망에서 발생하는 위상시간에러에 대한 연구가 북미 T1X1.3 연구팀에 의해 수행되고 있는데, Allan variance와 관계가 있는 TVAR(Time Variance)로 클럭의 품질을 규정하고 측정하였다⁽⁴⁾⁽¹⁵⁾. CCITT에서도 TIE외에 TVAR로 클럭 및 지터의 품질을 나타내고자하는 연구가 현재 진행 중이다⁽¹⁶⁾(under study).

노드클럭에 존재하는 저주파의 위상시간에러를 실제 발생시키는 것은 매우 어려우므로 컴퓨터 시뮬레이션에 의한 방법이 적합하다. 동기식통신망 자체에서 발생하는 노드클럭의 위상시간에러가 현장에서 실제 측정되었다⁽³⁾⁽⁴⁾. 이 측정 결과, 플리커(flicker)위상잡음과 랜덤워크(random walk)잡음이 주로 나타나는 것이 밝혀졌

다. Allan variance를 이용하여 플리커잡음을 컴퓨터로 발생시키는 방법은 Barns등에 의하여 연구되었다^{[8],[9]}. 이러한 Barns등에 의한 알고리즘을 이용하여 실제 현장에서 측정된 것과 같은 성질을 가지는 위상시간에러가 컴퓨터로 시뮬레이션되었다^[10].

본 연구에서는 연구 [10]에서의 방법으로 먼저 노드 클럭에 존재하는 위상시간에러를 발생시킨 후에 각 노드 내 클럭들이 이러한 위상잡음을 가지고 있을때 두 클럭 간의 위상차를 보정하기 위하여 정/영/부 위치맞춤이 행하여지는 과정에서 발생하는 지터를 시뮬레이션한다. 디지털신호가 통신망 내에서 한 노드에서 다른 노드로 계속 전송되어질 때 각 노드에서 이러한 위치맞춤이 계속 행하여진다. 따라서 각 노드클럭의 위상시간에러와 위치맞춤과정을 여러번 반복하여 시뮬레이션하여 포인터조정지터를 발생시킨 후에 그 지터의 성질을 분석하고자 한다.

II. 포인터조정동기방식

디지털신호의 다중화장치는 어떤 한 계위의 여러개의 디지털신호를 그보다 높은 계위의 한 신호로 묶어서 전송하는 장치이다. 동기식 디지털계위와 각 계위의 전송속도 및 프레임구조는 CCITT권고안 G.707, 708과 709에 의해 확정 권고되었다^[11]. 동기식전송방식에서 사용되는 다중화단계에서 기본요소는 STM-1(Synchronous Transport Module level-1)으로 이의 기본주파수는 155.52 Mbit/s이며 프레임(frame)의 반복주파수는 8 kHz이다. STM-1에 수용되는 신호들은 VC(Virtual Container), TU(Tributary Unit)및 AU(Administrative

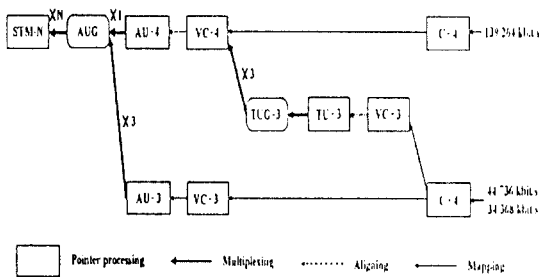


그림 1. 디지털신호의 다중화과정.
Fig. 1. Generalized multiplexing structure.

Unit)등의 다중요소를 거치면서 단계적으로 STM-1 프레임내의 페이로드(payload)에 삽입된다(그림1).

STM-1 프레임은 그림2와 같이 9×270 바이트의 사각형 구조로 되어있다. 각 행의 처음 9개 바이트는 구간 오버헤드(SOH: Section Over Head) 및 프레임의 페이로드내에 VC가 시작되는 위치를 알려주기 위한 포인터(PTR:Pointer)가 위치할 자리이다. STM-1의 나머지 장소는 하나의 VC-4나 세개의 VC-32, 또는 네개의 VC-31에 할당된 자리이며 그림2는 한개의 VC-4를 STM-1으로 수용(mapping)시키기 위한 프레임 구조이다. 종속신호들이 그림1에 나타난 다중요소를 거쳐 오버헤드와 페이로드로 구성된 STM-1을 형성하는 다중과정은 다음과 같다. DS4급 139.264 Mbit/s 디지털신호는 관련 오버헤드가 부가되어 바이트 단위로 형성되며 여기에 경로오버헤드(POH: Path Over Head)가 추가되어 가상컨테이너 VC-4를 형성하게된다. 가상컨테이너는 상위 가상컨테이너 또는 STM-1의 페이로드내에 TU 또는 AU 포인터에 의해 지시되는 위치에 규칙적으로 배열된다. 가상컨테이너 VC-4의 프레임은 그림2에서와 같이 9×261 바이트로 구성되어 있는데 이 것중에 각 행의 첫번째 바이트는 경로오버헤드이다.

비동기 디지털신호가 동기식 STM-1으로 전송되어지면 우선 동기된 클럭으로 구성되어진 가상컨테이너에 각각의 DS급 주파수의 신호가 삽입되어 사상된다. 이때 비동기 입력신호는 가상컨테이너의 클럭과 서로 동기되지 아니한 상태이므로 비트스타핑동기방식이 사용된다. 한 노드(노드 A)에서 신호가 사상된 후 동기식 STM에 다중화되어 다른 노드(노드 B)로 전송된다. 이 전송된 STM에서 VC가 분리되어 다른 STM에 다시 다중화되어 다른 노드(노드 C등)로 전송된다. 이때 노드 A의

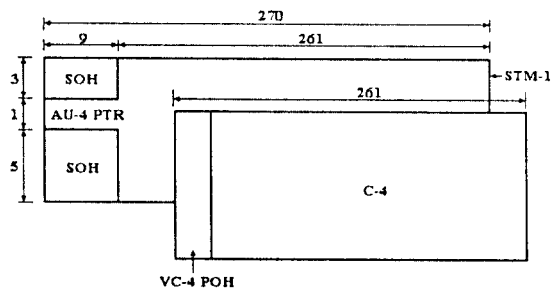


그림 2. AU-4를 수용하는 STM-1의 프레임구조.
Fig. 2. Multiplexing of AU-4 into STM-1.

클럭으로 형성된 VC와 노드 B의 클럭으로 형성된 STM간의 위상차가 계속 변화하게 되므로 동기식다중장치에서는 정/영/부 위치맞춤으로 그 위상차를 보정하여 준다.

정/영/부 위치맞춤은 버퍼에 들어있는 데이터를 읽어 내기 위하여 공급되는 노드 B의 클럭(read clock : node multiplex clock) 중 STM의 프레임내에 있는 정위치맞춤자리(positive justification opportunity)에 있는 클럭들을 AU-4의 경우 세 바이트씩 삭제시켜 gap이 있는 클럭을 만들어 그 자리에 더미바이트를 삽입하거나(정위치맞춤) 또는 부위치맞춤자리(negative justification opportunity)에 있는 gap 대신 그 자리에 클럭들을 세 바이트씩 생성시켜 그 자리에 데이터를 삽입하여(부위치맞춤) STM 프레임과 VC의 위상차이가 상한과 하한 한계값(upper and lower threshold values) 사이에서만 변동하게 하여주는 방식이다.

CCITT에서는 G.783M(11)에서 이와 같은 위상의 변동을 흡수하기 위한 버퍼의 크기를 AU-4의 경우 27 바이트(AU-3의 경우 9바이트) 이상이 되도록 권고하고 있다. 이중 9바이트는 그림2의 SOH 오버헤드 gap에 의한 급격한 위상변동을 흡수하기 위한 것이고, 6(3+3) 바이트는 각각 정/부의 위치맞춤시 발생하는 위상변동을 흡수하기 위한 것이다. 나머지 12바이트는 전송망내 각 노드클럭들간에 나타나는 위상변동을 여유있게 흡수하기 위한 상한한계값과 하한한계값사이의 차값(버퍼의 여유치: buffer threshold spacing)이다. 이와 같은 정/영/부 위치맞춤은 매 프레임마다 발생할 수 있는 것이 아니라 최대 매 4번째 프레임마다 발생할 수 있도록 CCITT권고안 G.709^[11]에서 규정하고 있다. 따라서 발생가능한 최대위치맞춤의 주파수는 2kHz(8kHz/4)가 된다.

Ⅲ. Non-degraded 모드에서 발생하는 포인터조정지터의 컴퓨터시뮬레이션

3.1 동기식통신망에 존재하는 위상시간에러의 시뮬레이션

동기식통신망의 각 노드에 있는 클럭들 자체에도 위상잡음이 존재하며, 동기망의 동작장애 및 전송로 온도변화에 따라 역시 저주파의 지터 및 윈더가 발생한다. 따

라서 동기망이 정상적으로 동작하는 non-degraded 모드에서도 각 노드내 클럭들의 위상이 서로 일치되지 못하여 계속 변화하기 때문에 각 노드에서 정/영/부 위치맞춤으로 클럭간의 이러한 위상차를 보정해주게 되며, 이때 포인터조정지터가 발생한다. 먼저 동기식망 자체에서 발생하는 지터를 컴퓨터로 생성시키는 연구가 Allan variance를 이용하여 본 연구팀에 의하여 수행되었다^[10]. 이러한 품질의 클럭들을 가지고 있는 노드들에서 포인터조정이 연속적으로 여러번 이루어졌을때 발생하는 지터를 시뮬레이션하여 그 성질을 분석한다. N개의 클럭들이 t 시간 동안 자유발전(free running) 후 기준되는 표준클럭에 대한 각 클럭들의 위상시간에러(시간편차)를 $x_i(t)$ 라고 할 때, 그 시간편차들의 TVAR $\sigma_x^2(t)$ 는 다음과 같다.

$$\sigma_x^2(t) = \frac{1}{N} \sum_{i=1}^N x_i^2(t) \quad (1)$$

1986년 Hartmann과 Steiner에 의해서 수백km 이상 떨어진 노드클럭들에서 발생하는 위상시간에러가 60일 동안 실제 현장에서 측정되었다. 측정결과 타이밍 정보의 전송장애등의 원인으로 랜덤워크 위상시간에러가 발생하는 것이 관찰되었다^[3]. 1991년 Bellcore에서 미국에서 실제 운용중인 동기망에서 발생하는 위상시간에러의 TVAR가 자세하게 측정되었다^[4]. 그림3의 측정결과에서와 같이 관찰주기 τ 가 10초 보다 작을때는 플리커 위상시간잡음이 많이 발생하고, 10초보다 클때에는 랜덤워크 위상시간잡음이 주로 발생하는 것을 알 수 있으며 이 측정결과에서 최대허용마스킹(mask)가 제시되었다.

실제 현장에서 측정된 클럭의 위상시간에러(그림3)와 같은 품질의 시간에러를 시뮬레이션한다. 이와 같은 위상시간에러의 생성을 위하여 C subroutine의 백색잡음 생성기가 이용되었다. 이 백색잡음으로부터 연구 [10]에서 사용된 방법을 이용하여 플리커잡음을 생성한다. 랜덤워크 위상잡음은 백색잡음 발생기의 출력신호를 계속 적분해 나감으로써 만들어질 수 있다. 이 랜덤워크 위상잡음을 플리커 위상잡음과 적절히 더하여 동기망에서 발생하는 위상시간잡음을 시뮬레이션하였다. 그림 4에 시뮬레이션된 위상시간잡음의 TVAR이 계산되어 도시되었다. 이 그림에서와 같이 플리커 잡음성분의 TVAR의 크기가 30 및 300 ns² 인 두가지 종류의 위

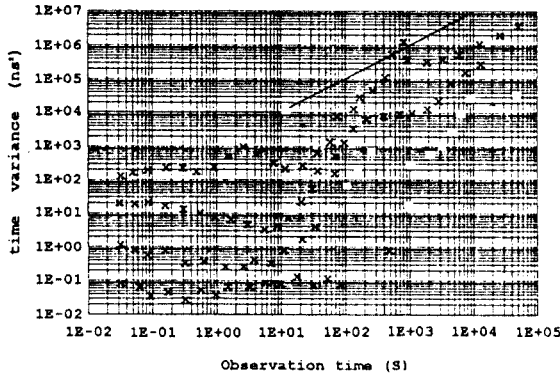


그림 3. Bellcore에 의해 측정된 동기망에서 발생하는 위상시간에러의 TVAR(4).
Fig. 3. TVAR of phase time error measured by Bellcore(4)

상시간에러를 생성하였다. 두 경우 모두 관찰시간간격 10초를 경계로 하여 랜덤워크 위상시간잡음의 크기가 플리커 잡음성분 보다 큰 것을 알 수 있다.

3.2 포인터조정시 발생하는 지터의 시뮬레이션

노드클럭간에 불규칙 시간편차가 존재하며 포인터프로세서에 의해 이 위상시간에러가 상한 및 하한한계치를 초과할때 마다 정/부 위치맞춤이 행하여져서 두 클럭간의 시간편차가 항상 일정한 값 이내의 크기를 갖게된다. 이때 상한 및 하한한계치 간격의 크기(버퍼의 여유치)는 포인터프로세서내의 데이터버퍼의 크기에 따라 결정된다. 따라서 포인터조정시스템에서 발생하는 지터는 노드클럭간에 존재하는 위상시간편차와 이것을 감쇄시키기 위한 노드내 PLL(Phase Locked Loop)의 대역폭 그리고 버퍼의 크기에 따라 그 모양이 결정된다. 이와 같은 지터결정요소들의 파라미터값들을 변화시켜 가면서 지터를 발생시킨 후에 지터의 rms값과 주파수성분이 분석되었다. 포인터조정에 대한 통계적 특성으로는 평균포인터발생시간간격(MTBP: Mean Time Between Pointer adjustments)이 계산되었다.

이와 같은 과정을 시뮬레이션하기 위하여 우선 3.1절에서 발생시킨 시간에러가 노드클럭(read clock)에 나타났을때 그 값의 크기가 상한값이나 하한값에 다다르게 되면 3 바이트(155.52 Mbit/s 클럭에서 154 ns의 위상시간)씩 정/부 위치맞춤되어 위상시간편차가 보정되도록 한다. 그림5에 포인터프로세싱 과정에서 나타나는 포

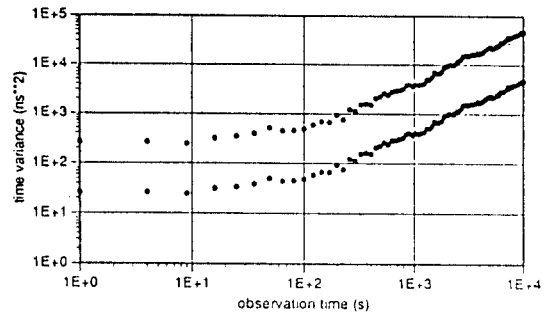


그림 4. 시뮬레이션된 위상시간에러의 TVAR.
Fig. 4. TAVR of the simulated phase time error.

인터조정지터를 시뮬레이션하기 위한 흐름도가 주어졌으며, 본 연구에서는 이와같은 과정을 반복(recursive)하여 연속하여 19번의 포인터조정이 이루어졌을때 20번째 노드에서 발생하는 지터를 시뮬레이션하였다. 노드클럭에 존재하는 위상시간에러는 매우 저주파이기 때문에 포인터조정지터도 매우 저주파의 주파수성분을 가지게 되며 이 지터는 각 노드내에 있는 PLL에 의해 감쇄되지 못한다. 그러므로 시뮬레이션 과정에서 PLL에 의한 저주파 필터링은 수행되지 아니하였다.

노드클럭의 플리커 위상잡음의 TVAR가 300 ns²이며 버퍼의 여유치가 12바이트인 포인터조정시스템의 출력에 발생하는 포인터조정지터의 sample function이 그림 6에 도시되었다. 첫번째와 두번째 노드클럭간의 위상시간차가 버퍼의 상한한계값 +309 ns 보다 클 경우에는 두번째 노드의 클럭이 세 바이트 멈추게 되는 정위치맞춤이 발생하여 그 위상차 값이 감소하고 반대로 하한한계값 -309 ns 보다 작을 경우에는 gap이 있던 자리에 세 바이트의 클럭이 생성되는 부위치맞춤이 발생하여 그 위상차 값이 154 ns씩 증가한다. 그림 6에 생성된 지터성분을 가지는 클럭으로 데이터가 그 다음 세번째 노드로 전송된다. 세번째 노드클럭 자체에도 위상시간에러가 존재하며 이 불규칙한 시간에러와 그림 6과 같은 입력지터의 차이값이 한계값을 초과할 때마다 정/부 위치맞춤이 발생되어 두번째와 세번째 노드클럭의 위상차 값은 버퍼여유치 내에서만 변동한다. 세번째 노드에 있는 포인터조정시스템 출력클럭의 위상시간 변화를 기준

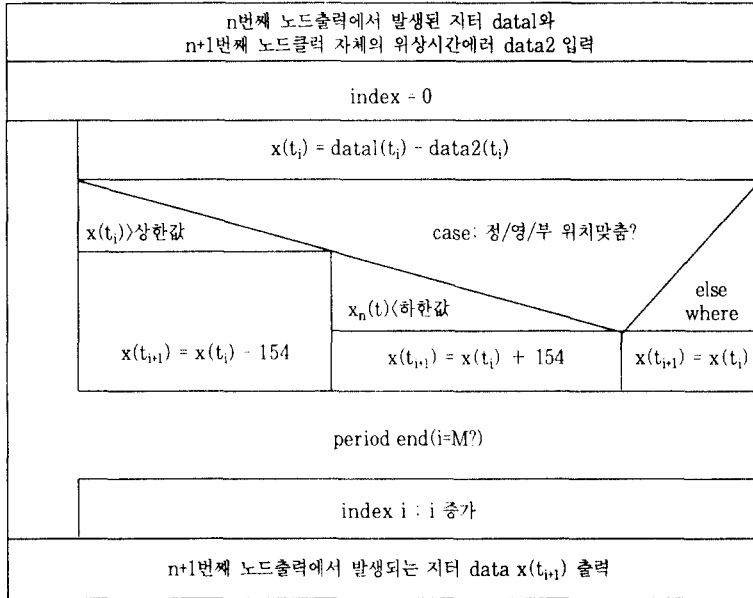


그림 5. n+1번째 노드에서 포인터조정 후에 발생하는 지터를 생성하기 위한 흐름도.
Fig. 5. Flowchart for the generation of the pointer adjustment jitter.

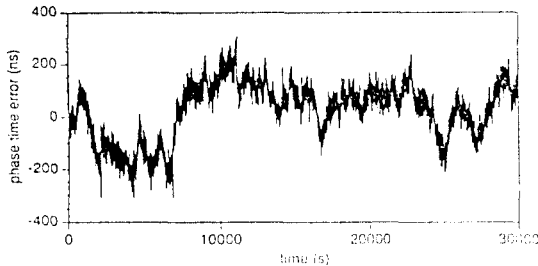


그림 6. 플리커잡음의 TVAR이 300 ns²이며 버퍼여유치가 12바이트인 시스템에서 발생하는 포인터조정지터의 시간변화.
Fig. 6. Sample function of the pointer adjustment jitter (buffer spacing: 12 bytes : TVAR of the flicker noise: 300 ns²)

되는 입력클럭(첫번째 노드클럭)의 위상과 비교함으로써 측정되는 지터의 절대적인 크기는 그러나 버퍼의 여유치 (± 309 ns)보다 더 커질 수 있다. 연속적으로 연결된 포인터조정시스템에서는 이와 같은 과정이 반복되어 연결된 시스템의 수가 증가함에 따라 더욱 큰 크기의 지터가 발생하게 된다.

그림 7에 노드클럭의 위상시간에러의 크기가 다를 때 (플리커잡음 성분의 TVAR이 30 및 300 ns²인 경우)

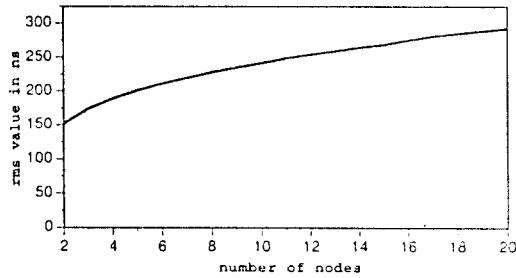
와 또한 버퍼여유치가 12 및 18바이트인 각각의 경우에 연속적으로 여러개 연결된 포인터조정시스템에서 연결된 시스템의 수에 따라 증가되는 지터의 실효치(rms value)가 도시되었다. 그림에서 관찰되듯이 노드클럭 자체에 존재하는 위상시간에러의 크기에는 거의 무관하게 주로 버퍼여유치의 크기에 따라 포인터조정지터의 크기가 결정된다. 여유치의 크기가 12 - 18 바이트이면 20개 연결된 시스템에서 발생하는 지터의 rms값은 약 260 - 440 ns이다.

그림 8에는 각 노드에서 포인터조정이 발생하는 평균 시간간격(MTBP)이 도시되었다. 연결된 노드의 수나 노드클럭 위상시간에러의 크기에 관계없이 주로 버퍼여유치의 크기에 따라 MTBP가 결정된다. 4 - 20번째의 모든 노드들에서 발생하는 MTBP는 버퍼의 여유치가 12바이트이면 약 10⁴초 이며, 18바이트이면 2×10⁴초이다. 또한 20번째 노드에서 발생하는 지터를 FFT(Fast Fourier Transform)하여 지터의 전력스펙트럼(power spectrum)을 구하여 그림 9에 도시하였다. 버퍼의 여유치가 12바이트로 작은 경우에는 18바이트인 경우 보다 포인터조정이 더 빈번하게 발생하여 저주파의 노드클럭 위상시간에러를 더 자주 보정하여 줌

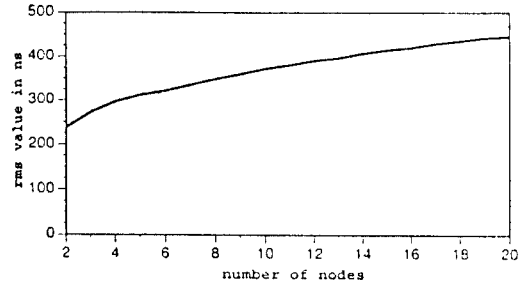
으로 포인터조정지터의 주파수성분이 높아진다. 그러나 이 경우에도 지터의 주파수성분이 10^4 Hz이하인 매우 저주파의 지터가 발생된다(그림 9).

각 노드클릭 자체에 존재하는 위상시간에러는 2×10^4 개의 이산적인 시간함수로 생성되었다. 그림9에서와 같이 포인터조정지터는 매우 저주파의 랜덤한 신호이다.

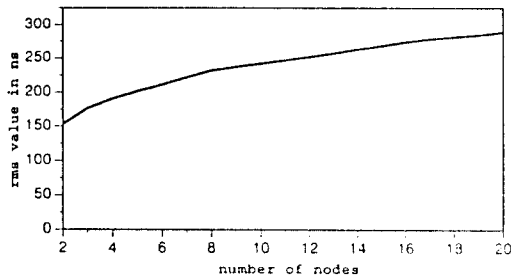
이산적인 위상시간에러는 그러므로 매 500초 마다 발생되었다. 각 노드에서 발생하는 포인터조정지터에 대한 평균적인 rms값과 MTBP를 구하기 위하여 노드클릭의 이와같은 불규칙한 위상시간에러를 100번씩 발생시켰다. 따라서 매 노드마다 10^9 초(약 32년)동안 발생하는 포인터조정지터를 생성시켜 그 시간동안의 평균적인



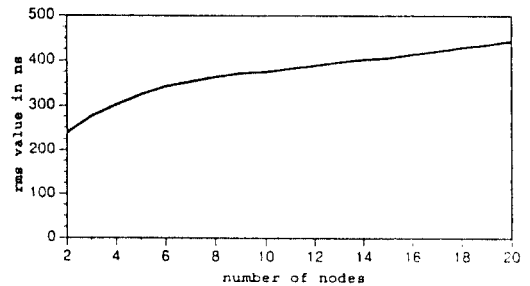
(a)



(b)



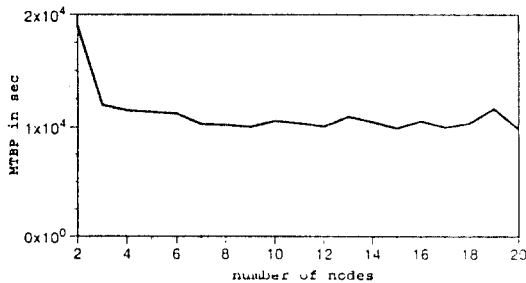
(c)



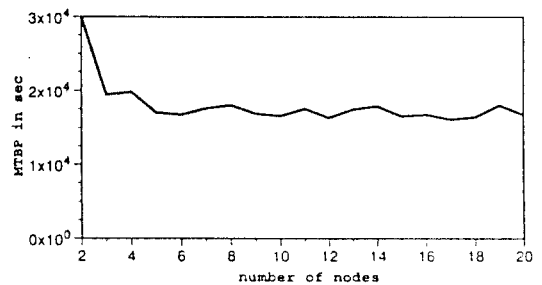
(d)

그림 7. 연속적으로 연결된 포인터조정시스템의 수에 따라 증가되는 지터의 실험치
(a:버퍼의 여유치 12바이트, 플리커잡음의 TVAR 300 ns^2 ; b:18바이트, 300 ns^2 ; c:12바이트, 30 ns^2 ; d:18바이트, 30 ns^2)

Fig. 7. rms amplitude of jitter as a function of the number of cascade connected pointer adjustment systems
(a:buffer spacing 12 byte, TVAR of flicker noise 300 ns^2 ; b:18 byte, 300 ns^2 ; c:12 byte, 30 ns^2 ; d:18 byte, 30 ns^2)



(a)



(b)

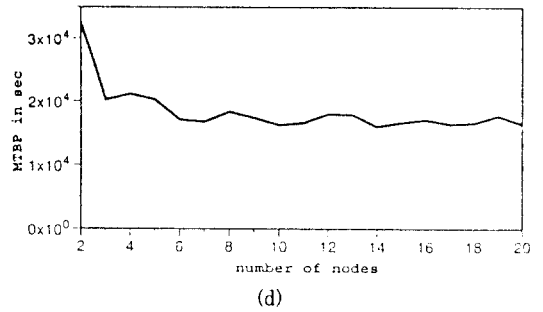
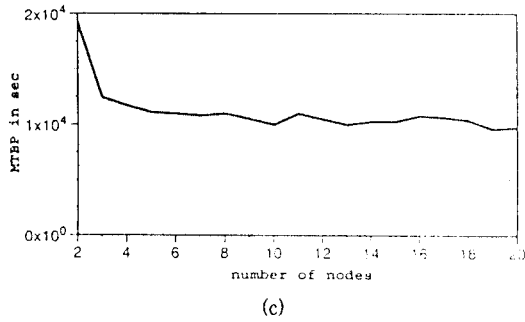


그림 8. 연속적으로 연결된 포인터조정시스템의 각 노드에서 실행되는 포인터조정 평균시간간격 (a:버퍼의 여유치 12바이트, 플리커잡음의 TVAR 300 ns² ; b:18바이트, 300 ns²; c:12바이트, 30 ns² ; d:18바이트, 30 ns²)

Fig. 8. MTBP of the pointer adjustment system as a function of the number of cascade connected systems (a:buffer spacing 12 byte, TVAR of flicker noise 300 ns² ; b:18 byte, 300 ns²; c:12 byte, 30 ns² ; d:18 byte, 30 ns²)

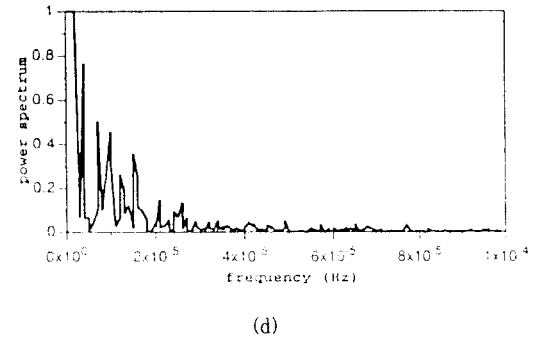
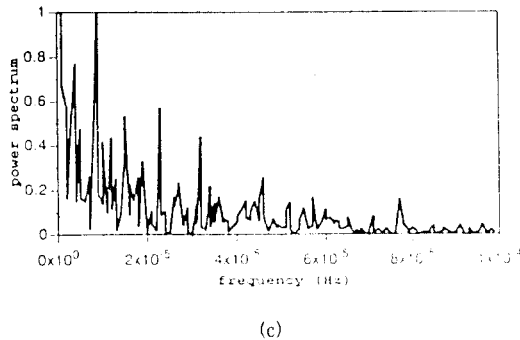
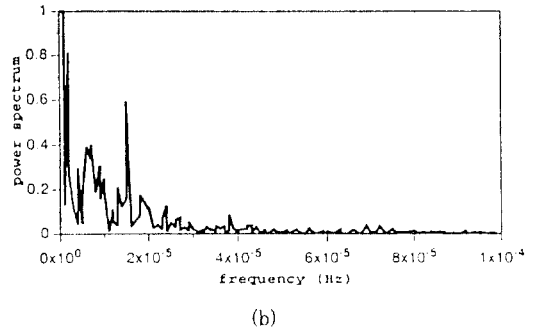
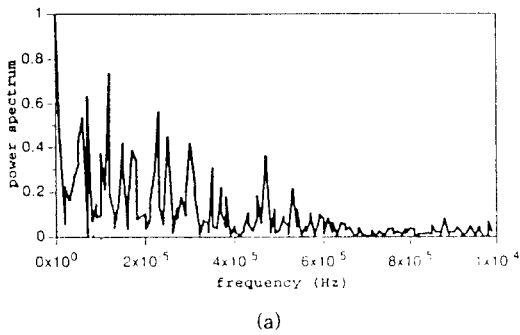


그림 9. 연속적으로 연결된 20번째 노드의 출력에 나타나는 포인터조정지터의 표준화된 전력스펙트럼 (a:버퍼의 여유치 12바이트, 플리커잡음의 TVAR 300 ns² ; b:18바이트, 300 ns²; c:12바이트, 30 ns² ; d:18바이트, 30 ns²)

Fig. 9. Normalized power spectrum of jitter in a chain of 20 pointer adjustment systems (a:buffer spacing 12 byte, TVAR of flicker noise 300 ns² ; b:18 byte, 300 ns²; c:12 byte, 30 ns² ; d:18 byte, 30 ns²)

rms값등을 구한 것이 된다. 이와같은 시물레이션은 486DX 퍼스널 컴퓨터로 수행되었으며 한 노드 10³초 동안의 연산에 약 60분이 소요되었다.

IV. 결 론

화상신호가 SDH 동기식 전송망을 통하여 다중화되어 전송될 때 발생하는 지터에 대하여 연구하였다. 각 노드에서 포인터조정이 매번 행하여지면서 화상신호가 계속 전송되어지면 지터는 축적되어 증가된다. 동기식통신망이 정상적으로 동작하는 non-degraded 모드에서 정/영/부 위치맞춤이 각 노드에서 연속적으로 행하여졌을때 발생하는 지터가 컴퓨터시물레이션에 의한 방법으로 분석되었다. 이를 위하여 먼저 동기식통신망 각 노드클럭 자체에 존재하는 위상시간에러를 발생시켰으며, 이러한 노드클럭간의 위상시간차를 보정하기 위하여 위치맞춤이 행하여지는 포인터조정과정을 시물레이션하였다.

연구 결과, 포인터조정장치내의 버퍼의 여유치를 12 - 18 바이트로 선정하였을 때 20번째 노드출력에서 발생하는 지터의 rms값은 320 - 440ns이다. 이때 지터의 rms값 및 포인터조정 평균시간간격(MTBP)은 노드클럭 위상시간에러의 크기에 관계 없이 주로 버퍼여유치의 크기에 따라 결정되는 것이 밝혀졌다. 4 - 20번째 각 노드들에서 포인터조정이 행하여질때 MTBP는 노드의 수에 관계 없이 버퍼의 여유치가 12바이트이면 약 10⁴초, 18바이트일 때 2×10⁴초로 일정하다. 아울러 20번째 노드출력에서 발생하는 지터를 FFT 변환하여 그 전력스펙트럼을 구하였다. 버퍼의 여유치가 12바이트로 작아서 18바이트인때 보다 위치맞춤이 더 자주 발생하여 지터가 상대적으로 더 높은 주파수성분을 가지는 경우에도 그 주파수성분이 10⁴Hz 이하인 매우 저주파의 지터로 분석되었다. 지터의 주파수성분도 역시 노드클럭 위상시간에러의 크기에 관계 없이 주로 버퍼여유치의 크기에 따라 결정되며 여유치의 크기가 클 수록 더욱 저주파의 포인터조정지터가 발생된다. 지터에 의한 화상신호의 화질의 저하는 subjective test에 의하면 지터의 크기와 주파수성분에 따라 영향을 받는다^{(5) (7)}. 이러한 연구들에 의하면 지터의 주파수성분이 매우 낮은 이러한 포인터조정지터에 의한 화질의 저하는 인식되지 못할 것이다.

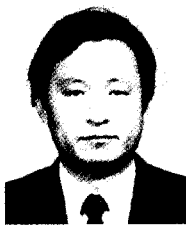
동기식통신망에 장애가 발생하여 각 노드내 클럭들이

서로 다른 주파수로 동작되는 degraded 모드에서는 클럭간의 위상차가 급격하게 변화하기 때문에 빈번하게 포인터조정이 행하여지게 됨으로, 높은 주파수성분의 지터가 발생된다. 포인터동기장치에서 발생하는 지터는 바이트단위로 위치맞춤이 처리되므로 그 크기가 크다. 이와같은 지터를 감소시키기 위하여 비트리킹방법, 스타핑판별한계값 변조방식 및 시그마-델타 변조방식등이 세계적으로 연구되고 있다. 그러므로 degraded 모드에서 발생하는 포인터조정지터에 대한 분석과 발생하는 지터의 크기를 작게할 수 있는 포인터조정 제어방식에 대한 연구가 앞으로 이루어져야 할 것이다.

참고문헌

1. CCITT revised Recommendation, G.707, G.708, and G.709, 1992.
2. 황성문, "한국통신의 광통신기술 발전전략", 한국통신학회지, 제9권 8호, pp.5~13, 1992.8.
3. Hartmann H.L. and Steiner E., "Synchronization Techniques for Digital Networks", IEEE J. Select. Areas in Commun., Vol. SAC-4, No. 4, pp.506~513, July, 1986.
4. Johnson W.B., Brown R., "A New Network Synchronization Phase Noise Simulator", Contribution to T1 standards project T1X1.3 / 91~074.
5. Devereux V.G., "Application of p.c.m. to broadcast quality video signals, part 2: Subjective study of digital errors and timing jitter", The Radio and Electronic Engineer, Vol. 44, No. 9, pp.463~472, Sep. 1974.
6. Sziehbator B., "Effect of Jitter on Digital Colour TV Systems", Budavox Telecommunication Review, pp.16~27, 1984.
7. Grallert, "Jittersichtbarkeitsgrenze bei Ubertragung von Fernseh-signalen," Siemens 내부보고서.
8. Barnes J.A. and Jarvis S., "Efficient Numerical and Analog Modeling of Flicker Noise Processes", NBS Tech. Note 604, June, 1971.

- 9. Kartaschoff P., "Computer Simulation of the Conventional Clock Model", IEEE Trans. Instrum. Meas., Vol IM-28, No. 3, pp.193~197, Sept. 1979.
- 10. 임범중, 이두복, 최승국, 김장복, "동기식통신망에서 발생하는 위상시간에러의 컴퓨터 시뮬레이션에 관한 연구", 한국통신학회 논문지, 제 19권 11호, pp.2160~2169, 1994.11.
- 11. CCITT recommendation, G.783M, 1992.
- 12. Barnes J.A. et. al., "Characterization of Frequency Stability", IEEE Trans. Instrum. Meas., Vol. IM-20, pp.105~120, May. 1971.
- 13. Rutmann J., "Characterization of Phase and Frequency Instabilities in Precision Frequency Sources : Fifteen Years of Progress", Proc. IEEE, Vol. 66, No. 9, pp.1048~1075, Sept. 1978.
- 14. CCIR Report 580 and New Recommendation, Kyoto, 1978.
- 15. Mahon K., "Measured Phase Stability of Network Signals", Contribution to T1 standards project T1X1.3 / 92~148.
- 16. CCITT draft Recommendation G.81s, "Timing characteristics of slave clocks suitable for operation in SDH equipments", 1992.



崔承國(Seung Kuk Choi) 정회원

1974년 : 연세대학교 전자공학과(공학사)
 1981년 : 연세대학교 대학원 전자공학과(공학석사)
 1988년 : 독일 Braunschweig 대학교 전자공학과(공학박사)

1978년~1981년 : 한국전자통신연구소 연구원
 1989년~현재 : 인천대학교 정보통신공학과 부교수
 *주관심 분야 : 디지털통신시스템, 동기(synchronization)



李鍾吉(Jong Gil Lee) 정회원

1982년 : 연세대학교 전자공학과(공학사)
 1985년 : Case Western Reserve 대학교 전기공학과(M.S.)
 1990년 : Clemson 대학교 전기공학과(Ph.D.)

1991년~1993년 : 삼성전자 특수연구소
 1993년~현재 : 인천대학교 정보통신공학과 조교수
 *주관심 분야 : 레이디신호처리, 무선통신, 스펙트럼분석



金長福(Chang Bock Kim)정회원

1974년 : 연세대학교 전자공학과(공학사)
 1976년 : 연세대학교 대학원 전자공학과(공학석사)
 1983년 : 연세대학교 대학원 전자공학과(공학박사)

1987년~1988년 : 독일 Braunschweig 대학교 박사후과정
 1979년~현재 : 홍익대학교 전자공학과 교수
 *주관심 분야 : 디지털신호처리 및 통신망