

# 광대역 CDMA 방식을 이용한 개인휴대통신 시스템 설계

正會員 최 안 나\*, 홍 인 기\*, 안 병 철\*, 김 동 호\*, 박 용 완\*

## A Design of Personal Communications System Based on Wideband CDMA

An Na Choi\*, Een Kee Hong\*, Byeong Chul Ahn\*, Dong Ho Kim\*,  
Yong Wan Park\* *Regular Members*

### 요 약

본 논문에서는 언제, 어디서나, 누구와도, 어떤 정보로도 통신할 수 있는 차세대 이동통신 시스템을 개발하기 위한 첫번째 단계로 저속 보행자 중심의 보편적인 이동통신 서비스를 위한 광대역 CDMA(Code Division Multiple Access) 방식을 이용한 시스템의 설계 개념, 구조 및 특징 등에 대하여 기술하였다. 또한, 광대역 CDMA 방식을 이용한 개인휴대통신 시스템의 역방향 링크 송수신기의 구조를 설계하고 이러한 구조의 성능을 확인하고 각 파라미터들을 설정하기 위하여 설계한 구조를 SPW™(Signal Processing Worksystem : DSP Development Software)로 구현하여 컴퓨터 시뮬레이션을 수행하였다. 저속 보행자 위주의 다중경로 페이딩 환경 하에서 역방향 링크 수신 동기의 성능, 전력 제어와 채널 부호화에 따른 성능 등에 대한 시뮬레이션 결과를 제시하였다.

### ABSTRACT

This paper describes design concepts, structure and characteristics of personal communications system based on wideband CDMA under developing for general low-tier mobile telecommunications services as the first step of the next generation mobile telecommunications systems that provide timely exchange of various types of information with anyone, from anywhere, at anytime. Also, we design a reverse link transmitter/receiver structure for personal communications system based on wideband CDMA and validate the performance of the designed structure and establish the each parameter via computer simulation. Simulation results on the effects of reverse link synchronous transmission and the effects of power control and channel coding in pedestrian environment for low-tier services are presented.

\*한국이동통신(주) PCS추진본부  
PCS Business Development Division, Korea Mobile Telecom  
論文番號: 96080-0306  
接受日字: 1996年 3月 6日

## I. 서 론

이동통신 기술은 급격히 증가하는 사용자에 의해 안정된 호처리, 다양한 서비스 제공 등을 목표로 매우 빠른 속도로 발전하고 있다. 그 중 이동통신 시스템 설계에서 가장 중요한 무선 접속 방식은 아날로그 방식의 FDMA(Frequency Division Multiple Access)에서 디지털 방식의 TDMA(Time Division Multiple Access), CDMA(Code Division Multiple Access) 방식으로 진화되었다. 특히 국내에서는 CDMA 방식을 이용한 디지털 이동통신 시스템이 개발되어 상용 중에 있으며 이 방식의 장점 및 특징에 대해서는 잘 알려져 있다[1].

본 논문에서는 더 많은 가입자 수용과 고속 데이터 전송 기술을 이용한 멀티미디어 등과 같은 다양한 서비스 제공을 위해 광대역 CDMA 방식을 이용한 이동통신 시스템의 설계 개념, 구조 특징 및 성능에 대하여 설명한다. 광대역 CDMA 방식은 차세대 이동통신의 가장 유력한 다중 접속 방식의 하나로 유럽의 CODIT, 미국 IDC의 B-CDMA, 일본 OKI 및 NTT DoCoMo 등이 이 방식으로 개인휴대통신 및 FPLMTS (Future Public Land Mobile Telecommunication Systems) 등에 접근하기 위하여 시스템 개발에 열중이다[2, 3, 4, 5, 6, 7].

본 시스템의 설계에 있어서는 사용자와 서비스 제공자가 요구하는 다음과 같은 사항들이 고려되었다 [8, 9, 10]. 사용자의 입장에서는 (1)저렴하고 다양한 이동 서비스, (2)사용자마다의 고유 번호 할당을 통한 광대역 서비스 영역 제공, (3)유선 수준의 음성 서비스 및 호처리의 신뢰도 확보, (4)새로운 부가 서비스 제공 등이 있다. 또한, 서비스 제공자의 입장에서는 (1)비용이 적게 드는 시스템 및 망 구축, (2)간단한 셀 설계 및 높은 시스템 용량, (3)새롭고 다양한 부가 서비스의 제공 용이, (4)차세대 시스템 및 망으로의 진화 용이 등이 있다. 따라서 시스템 설계 시에 위에서 언급한 각각의 요구 사항을 고려하여 (1)고품질의 음성 서비스, (2)높은 전송률을 갖는 멀티미디어 서비스, (3)다층 셀 구조(multi-layered cell structure), (4)비동기식 전송(ATM: Asynchronous Transfer Mode)을 위한 프레임 구조, (5)비용이 적게 드는 내부 구조 구현 등에 적합하도록 하였다.

이러한 차세대 이동통신 시스템을 개발하기 위한 첫 번째 단계로서 저속 보행자 중심의 보편적인 이동통신 서비스를 위한 광대역 CDMA 방식을 이용한 시스템의 주요 특징은 다음과 같다. 먼저 본 시스템에서는 정보 비트(information bit)를 전송하는 통화 채널(traffic channel) 이외에 무변조 신호(unmodulated signal)를 전송하는 파일럿 채널(pilot channel)이 존재하여 채널의 상태, 즉 수신 신호의 크기(magnitude)와 위상(phase), 지연 시간(delay) 등에 대한 계속적인 추정(estimation)을 가능하게 하며 이를 이용하여 동기 복조(coherent demodulation)를 수행할 수 있음은 물론 역방향 전력 제어에도 이용할 수 있다. 또한 역방향 링크 채널간에 서로 다른 직교 부호(orthogonal code)를 사용하고 이들의 수신 동기를 맞추도록 조절함으로써 채널간 직교성(orthogonality)을 유지하여 채널간 간섭(interference)을 줄이는 방법을 사용한다. 이는 전력 제어가 불완전한 경우에도 사용자간은 서로 직교성이 유지되므로 급격한 성능 저하를 피할 수 있는 장점도 제공한다.

본 논문에서는 이러한 특징을 가지는 역방향 링크 송수신기의 구조를 제시하고 이러한 구조의 성능을 확인하고 각 파라미터들을 설정하기 위하여 설계한 구조를 SPW로 구현하여 컴퓨터 시뮬레이션을 수행하였다. 저속 보행자 위주의 다중경로 페이딩 환경 하에서 역방향에서 동기식 전송을 수행한 경우의 성능, 전력 제어와 채널 부호화에 따른 성능 등을 보여주는 시뮬레이션 결과를 제시하였다. 제2장에서는 본 시스템의 특징을 기술하며 제3장에서는 설계한 역방향 링크 송수신기의 구조를 설명하고 이에 대한 간단한 해석 결과를 제시하였다. 제4장에서는 설계한 구조를 이용한 시뮬레이션 결과를 제시하며 마지막으로 제5장에서 결론을 도출하였다.

## II. KMT 개인휴대통신 시스템의 특징

본 시스템의 무선 구간 특징으로는 (1)역방향에서 사용자간의 간섭을 줄여주기 위한 동기식 전송 수행, (2)역방향에서도 동기 복조(coherent demodulation) 수행을 위하여 각 사용자마다 파일럿 채널 인가, (3)고품질의 음성 서비스를 위한 32 Kbps ADPCM 채택, (4)전력 소모를 최소화하여 전원 수명을 늘이기

위한 기법으로 페이징(paging) 채널을 슬롯으로 나누어 자신이 속한 슬롯만을 탐색하는 방식 등이 있다. 표 1은 제안된 시스템의 주요 특징 및 제원을 IS-95와 비교하여 나타낸 것이다[2].

표 1. KMT 개인휴대통신 시스템 특징  
Table 1. Characteristics of KMT-PCS

	KMT-PCS	IS-95
Access Method (for./rev.)	Coherent DS-CDMA/ Coherent DS-CDMA	Coherent DS-CDMA/ Noncoherent DS-CDMA
Frequency Band	1.885-2.025 GHz	824-893 MHz
Duplexing	FDD	FDD
Channel Bandwidth	5 MHz	1.25 MHz (Expanded mode: 2.5MHz)
Chip Rate	4.608 Mcps	1.2288 Mcps
Modulation	Data(QPSK) Spreading(QPSK : forward, OQPSK : reverse)	Data(BPSK) Spreading(QPSK : forward, OQPSK : reverse)
Sync. (Intra/Inter-cell)	Sync/Async	Async/Sync
Voice Coding	ADPCM	QCELP
PN chip/Symbol	128 chips/symbol	128 chips/symbol
Frame Length	12 msec	20 msec
Speech Rate	32, 16, 8 Kbps	9.6, 4.8, 2.4, 1.2 Kbps
Channel Coding	Conv. Coding(K = 7) 1/2 rate : forward 1/2 rate : reverse	Conv. Coding(K = 9) 1/2 rate : forward 1/3 rate : reverse
Channel Structure	Forward Pilot channel Sync channel Paging channel Traffic channel Reverse Pilot channel Access channel Traffic channel	Forward Pilot channel Sync channel Paging channel Traffic channel Reverse Access channel Traffic channel

본 절에서는 제안된 시스템의 여러 특징 중에서 역

방향에서 사용자간의 간섭을 줄이기 위해 수행하는 역방향 동기 전송 방식에 대하여 좀 더 상세히 기술한다. 사용자간의 간섭 신호는 CDMA 시스템의 용량을 제한하는 주된 요소이다. 순방향 통신의 경우 모든 사용자에 대하여 동기식 전송을 수행하므로 직교 부호로 사용자를 구분하고 따라서 사용자간의 간섭은 없어지게 된다. 그러나 역방향 통신의 경우 각 사용자가 기지국으로부터 랜덤하게 위치하게 되어 모든 사용자가 같은 시간에 신호를 전송한다고 하더라도 도달 시간이 모두 다르게 되어 동기식 전송이 불가능하다. 역방향 통신의 경우 일반적으로 비동기식 전송을 수행하고 따라서 순방향의 경우처럼 직교 부호를 통한 사용자간 간섭 제거가 불가능하다.

본 시스템의 경우 역방향 통신에서도 동기식 전송을 수행하고 각 사용자를 직교 부호로 구분함으로써 사용자간의 간섭을 줄여준다. 일정 시간마다 전력 제어를 수행하는 경우와 같이 각 사용자의 신호 전송 시간을 조절하는 시간 조절 명령 비트를 일정 시간마다 사용자에게 전송함으로써 각 사용자의 전송 시간간의 동기를 이루도록 하여준다. 그림 1에 역방향 동기 전송 방식의 개념도를 나타내었다.

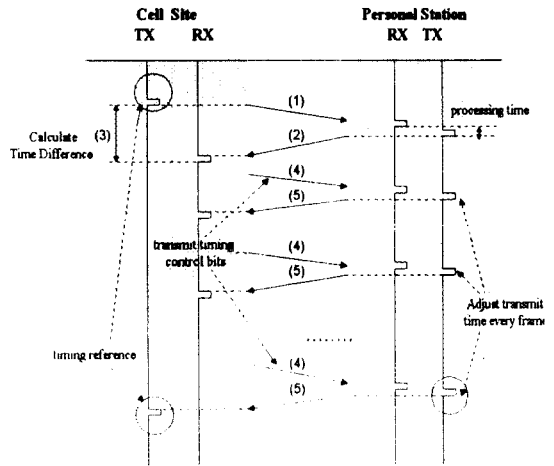


그림 1. 역방향 동기 설정 과정  
Fig. 1. Reverse Link Synchronization Procedure

역방향 동기 설정은 다음 과정을 통하여 이루어진다.

- (1) 기지국이 이동국으로 처음 신호를 전송한다.

- (2) 이동국은 초기동기 및 동기 추적 과정 등을 수행하고 기지국에 응답신호를 전송한다.
- (3) 기지국은 기지국 전송 시점과 이동국의 응답신호의 수신 시점 차를 계산한다.
- (4) 기지국은 (3)에서 계산한 시간차와 주기적으로 발생하는 기준 시간을 비교하여 이동국 전송신호가 기지국 기준에 일치하여 수신되도록 배 프레임마다 시간 조절 명령 비트를 생성한다.
- (5) 이동국은 시간 조절 명령에 따라 동기 추적 과정을 유지하는 범위에서(예를 들면 1/8칩 단위로) 전송 시점을 조절한다.
- (6) (4)와 (5)과정을 수신신호와 기준 신호가 어느 범위 내에 (예를 들면 1/4칩 이내) 이를 때까지 반복 수행한다.
- (7) 일단 동기가 설정되고 나면, 이동국이 움직더라도 전력제어 명령 비트와 같이 매 프레임마다 시간 조절 명령 비트가 전송되므로 동기를 유지할 수 있다.

하나 이상의 신호 성분이 존재하는 다중경로 페이딩 채널에서는 주경로에 동기를 설정하고 나머지 신호 성분에 의한 상호 간섭은 존재하지만 이동국간의 상호 간섭은 상당히 줄일 수 있다. 역방향 동기 방식에 의한 성능을 보여주는 시뮬레이션 결과가 4장에서 제시된다.

### III. 역방향 링크의 구성

#### 1. 송신기(transmitter)

역방향 링크 송신기의 구조는 그림 2와 같이 주어진다. 정보 비트는 먼저 부호화율, R이 1/2인 길쌈 부호화기(convolutional encoder)를 거친 다음 블럭 인터리빙(block interleaving)된다. 인터리빙된 심벌들은 QPSK(Quadrature Phase Shift Keying) 변조를 위해 각각 우수(even)와 기수(odd)로 역다중화(demultiplexing)되어 I, Q 채널로 나간다. 각 채널의 정보 심벌들은 채널 구분을 위한 직교 부호인 왈쉬(Walsh) 부호에 의해 곱해진 다음 각 사용자의 파일럿 채널에 할당된 왈쉬 부호와 더해진다. 이 때 파일럿 채널의 전력은 통화 채널의 전력에 대해 일정 비를 가지도록 조절된다. 직교 부호에 의해 확산된 신호는 각각 I, Q 채널

에 할당된 기지국(cell site) 구분용 부호인 PN(Pseudo-random Noise) 시퀀스로 다시 확산된다. 확산된 신호들은 그 다음 칩률(chip rate)의 정수 배로 오버샘플링(oversampling)되어 파형 정형(pulse shaping)을 위한 FIR(Finite Impulse Response) 디지털 필터(filter)를 통과한 다음 반송파(carrier)에 의해 곱해진다. I, Q 채널 각각의 변조된 신호들은 더해진 다음 역방향 전력 제어에 의해 송신 전력이 조절되어 IF단으로 출력된다.

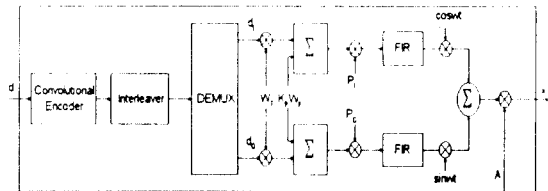


그림 2. 역방향 링크 송신기의 구조  
Fig. 2. Structure of Reverse Link Transmitter

이와 같이 구성되는 송신기의 복소 기저대역 등가 신호(complex baseband equivalent signal)  $x(t)$ 는 다음과 같이 주어진다.

$$x(t) = \sqrt{\frac{E_s}{2M}} \sum_{k=-\infty}^{\infty} \sum_{m=0}^{M-1} \{ (d_I^k W_T^m + K_P W_P^m) P_I^{mk} - j(d_Q^k W_T^m + K_P W_P^m) P_Q^{mk} \} h_c(t - kT - mT_c) \quad (1)$$

여기에서  $E_s$ 는 심볼당 에너지(energy),  $d_I^k$ 와  $d_Q^k$ 는 각각 I 채널과 Q 채널 이진 ( $\pm 1$ ) 정보 심벌 시퀀스,  $W_T^m$ 과  $W_P^m$ 는 각각 통화 채널과 파일럿 채널의 채널 구분용 직교 부호인 왈쉬 시퀀스이다. 또한  $P_I^{mk}$ 와  $P_Q^{mk}$ 는 I 채널과 Q 채널의 기지국 구분용 부호인 PN 시퀀스로서 각각  $P_I^{mk} \equiv P_I^{kM+m}$ 와  $P_Q^{mk} \equiv P_Q^{kM+m}$ 로 정의되며  $K_P$ 는 통화 채널 전력에 대한 파일럿 채널 전력의 비의 제곱근(square-root)이며  $h_c(t)$ 는 제한된 대역 폭을 사용하는 칩 펄스(band-limited chip pulse)이다. 또한  $T$ 는 정보 심벌의 주기,  $T_c$ 는 확산 칩의 주기 그리고  $M$ 은 한 정보 심벌 내에 존재하는 확산 칩의 수 즉 왈쉬 시퀀스의 주기를 나타낸다. 따라서  $T = MT_c$ 의 관계를 가진다.

2. 수신기(receiver)

복소 기저대역 등가 송신 신호  $x(t)$ 가  $L$ 개의 경로를 가진 다중경로 페이딩 채널을 통과한 복소 기저대역 등가 수신 신호  $r(t)$ 는 다음과 같이 주어질 수 있다.

$$r(t) = \sum_{l=1}^L r_l(t) + n(t) \quad (2)$$

여기에서  $n(t)$ 는 복소 가우시안 백색 잡음(WGN; White Gaussian Noise)이며 이의 실수(real)와 허수(imaginary) 부분은 통계적으로(statistically) 서로 독립적(independent)이고 각각  $N_0/2$ 의 양측 전력 대역 밀도(two-sided power spectral density)를 가진다. 또한  $r_l(t)$ 는  $l$ 번째 경로를 통과한 페이딩 신호를 나타내며 다음과 같이 주어진다.

$$r_l(t) = a_l(t) e^{j\theta_l(t)} x(t - \tau_l) \quad (3)$$

여기에서  $a_l(t)$ 와  $\theta_l(t)$ 는 각각 시간에 따라 변하는  $l$ 번째 경로 수신 신호의 크기와 위상을 나타내며  $\tau_l$ 은  $l$ 번째 경로 수신 신호의 지연 시간을 나타낸다.

역방향 링크 수신기의 구조는 그림 3에 나타나 있다. 수신 신호는 칩률의 정수 배로 오버샘플링되어 칩 펄스에 정합하는 FIR 디지털 정합 필터(digital matched filter)를 통과한 다음 각각의 핑거(finger)들의 입력으로 들어간다. 각각의 핑거들은 각각의 채널 다중 경로 신호들을 복조한 다음 레이크(RAKE) 수신기로 신호를 전달한다. 본 구조는 최대비 결합 방식(maximum ratio combining) 레이크 수신기를 사용한다. 즉 각 채널 경로의 크기, 위상 그리고 지연 시간이 보상된 신호들을 핑거로부터 제공받아 이를 결합하는 방식을 사용한다. 또한 각 핑거들은 역방향 전

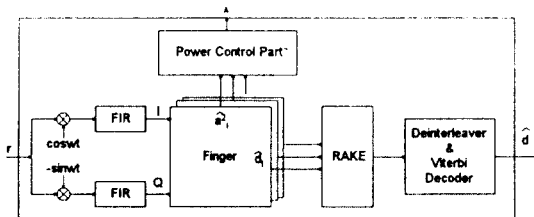


그림 3. 역방향 링크 수신기의 구조  
Fig. 3. Structure of Reverse Link Receiver

력 제어를 위한 추정 신호도 출력한다. 이 전력 추정 신호들은 하나로 결합되어 전체적으로 송신 신호의 전력을 제어하는데 사용된다. 레이크 수신기에 의해 결합된 신호는 다시 블럭 디인터리버(block deinterleaver)를 거쳐 비터비 복호기(Viterbi decoder)의 입력으로 들어간다.

수신기의 복소 기저대역 등가 입력 신호는 칩률,  $1/T_c$ 의 정수 배인  $1/T_c = N/T_c$ 로 오버샘플링되어 다음과 같이 주어진다. 이 때 샘플링 주파수는 제어되지 않고 일정하게 유지된다.

$$\begin{aligned} r[n] &= r(t)|_{t=nT_s} \\ &= \sum_{l=1}^L a_l e^{j\theta_l} \sqrt{\frac{E_s}{2M}} \sum_{k=-\infty}^{\infty} \sum_{m=0}^{M-1} \\ &\quad \{ (d_I^k W_T^m + K_P W_P^m) P_I^{mk} \\ &\quad - j (d_Q^k W_T^m + K_P W_P^m) P_Q^{mk} \} \\ &\quad h_c(n - kMN - mN - \tau_l/T_s) \end{aligned} \quad (4)$$

여기에서  $T = MT_c$ 이고  $T_c = NT_s$ 이므로  $T = MNT_s$ 이다. 그리고 샘플간의 간격이  $T_s$ 이므로  $h_c[n]$ 은  $t = nT_s$ 에서의  $h_c(t)$ 가 된다. 수신 신호의 크기와 위상은 한 심볼 주기동안 거의 일정하다고 가정하였다. 그리고 수식 전개에 편의상 수신 신호의 잡음 부분은 생략하기로 한다. 이러한 수신 샘플들은 칩 펄스에 정합하는 임펄스 응답  $h_c[-n]$ 을 가진 디지털 필터를 통과하여 다음과 같이 주어진다.

$$\begin{aligned} y[n] &= r[n] * h_c[-n] \\ &= \sum_{l=1}^L r_l[n] * h_c[-n] \\ &= \sum_{l=1}^L y_l[n] \end{aligned} \quad (5)$$

여기에서  $y_l[n]$ 은 다음과 같이 주어진다.

$$\begin{aligned} y_l[n] &= a_l e^{j\theta_l} x[n - \tau_l/T_s] * h_c[-n] \\ &= a_l e^{j\theta_l} \sqrt{\frac{E_s}{2M}} \sum_{k=-\infty}^{\infty} \sum_{m=0}^{M-1} \\ &\quad \{ (d_I^k W_T^m + K_P W_P^m) P_I^{mk} \\ &\quad - j (d_Q^k W_T^m + K_P W_P^m) P_Q^{mk} \} \\ &\quad g_c[n - kMN - mN - \tau_l/T_s] \end{aligned} \quad (6)$$

여기에서  $g_c[n] = h_c[n] * h_c[-n]$ 으로 정의되며  $g_c[mN] = \delta_m$ 을 만족한다고 가정하자. 여기에서 \*는 곱셈(convolution) 연산을 나타내며  $\delta_m$ 은 다음과 같이 정의되는 Kronecker delta 함수이다.

$$\delta_m = \begin{cases} 1, & m=0 \\ 0, & m \neq 0 \end{cases} \quad (7)$$

핑거의 구조는 그림 4와 같이 주어진다. 각각의 핑거들은 데시메이터(decimator), 타이밍 추정부(timing estimator), 파일럿 채널 추정부(pilot channel estimator) 그리고 통화 채널 복조부(traffic channel demodulator)로 구성되어 있다.

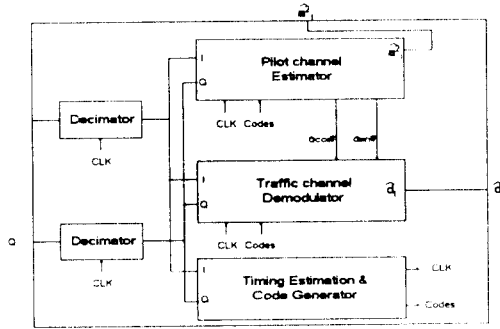


그림 4. 핑거의 구조  
Fig. 4. Structure of Finger

타이밍 추정부에서는 채널의 경로 지연 시간을 추정하여 핑거에 공동으로 사용하는 타이밍 클럭(clock)을 제공해 준다. 데시메이터에서는 타이밍 추정부에서 제공되는 클럭을 사용하여 한 칩내에서 동기가 맞는 한 샘플을 추출해 내어 파일럿 채널 추정부와 통화 채널 복조부로 넘겨준다. 또한 파일럿 채널 추정부에서는 각 채널 경로 신호의 크기와 위상을 추정하여 통화 채널 복조부로 넘겨주고 역방향 전력 제어를 위한 추정 신호도 제공해 준다. 통화 채널 복조부에서는 타이밍 추정부에서 제공받는 클럭과 파일럿 채널 추정부에서 제공받는 경로 신호의 크기와 위상을 이용하여 각 핑거에 할당된 경로 신호를 복조해 내는 파일럿 채널에 의한 동기 복조 방식(pilot channel aided coherent demodulation)을 사용한다. 한 칩을 구성하

는  $N$ 개의 정합 필터 출력 샘플 중에서 동기가 맞는 하나의 샘플을 추출해 내기 위해 데시메이터를 사용한다. 즉 데시메이터는 실제  $l$ 번째 채널 경로의 지연 시간  $\tau_l$ 에 대한 추정 지연 시간  $\hat{\tau}_l$ 에 의해서  $N$ 개의 샘플 중  $n = uN + \hat{\tau}_l/T_s$ 에서의 하나의 샘플을 출력하게 된다. 타이밍 추정부에서 정확하게 부호 타이밍을 추적하였다고 가정하여  $\hat{\tau}_l \approx \tau_l$ 이라고 가정하자. 또한 여러 다중경로 신호들을 분리해낼 수 있을 정도로 충분히 큰 칩률을 가진다고 가정하여 각  $l$ 번째 핑거는  $l$ 번째 경로의 신호만을 고려하기로 하자. 이러한 가정 하에서  $l$ 번째 핑거내에 있는 데시메이터의 출력 샘플은 다음과 같이 주어질 수 있다.

$$\begin{aligned} z_l[u] &= y_l[u] |_{n = uN + \tau_l/T_s} \\ &= a_l e^{j\theta_l} \sqrt{\frac{E_s}{2M}} \sum_{k=-\infty}^{\infty} \sum_{m=0}^{M-1} \\ &\quad \{ (d_I^k W_T^m + K_P W_P^m) P_I^{mk} \\ &\quad - j (d_Q^k W_T^m + K_P W_P^m) P_Q^{mk} \} \\ &\quad g_c[(u-m)N - kMN] \\ &= z'_l[u] + j z''_l[u] \end{aligned} \quad (8)$$

여기에서 샘플들간의 간격은 칩주기인  $T_c$ 이고  $z'_l[u]$ 와  $z''_l[u]$ 는 각각 파일럿 채널 추정부와 통화 채널 복조부의 I, Q 입력으로서 다음과 같이 주어진다.

$$\begin{aligned} z'_l[u] &= a_l \sqrt{\frac{E_s}{2M}} \sum_{k=-\infty}^{\infty} \sum_{m=0}^{M-1} \\ &\quad \{ (d_I^k W_T^m + K_P W_P^m) P_I^{mk} \cos \theta_l \\ &\quad + (d_Q^k W_T^m + K_P W_P^m) P_Q^{mk} \sin \theta_l \} \\ &\quad g_c[(u-m)N - kMN] \end{aligned} \quad (9)$$

$$\begin{aligned} z''_l[u] &= a_l \sqrt{\frac{E_s}{2M}} \sum_{k=-\infty}^{\infty} \sum_{m=0}^{M-1} \\ &\quad \{ (d_I^k W_T^m + K_P W_P^m) P_I^{mk} \sin \theta_l \\ &\quad - (d_Q^k W_T^m + K_P W_P^m) P_Q^{mk} \cos \theta_l \} \\ &\quad g_c[(u-m)N - kMN] \end{aligned} \quad (10)$$

통화 채널 복조부의 구조는 그림 5와 같이 주어진다. 이와 같은 구조를 가지는 통화 채널 복조부의 정

규화된 출력 샘플들은 다음과 같이 주어진다.

$$\begin{aligned} \hat{d}_l^I[v] &= \frac{\hat{a}_l}{M\sqrt{E_s/2M}} \sum_{u=vM}^{(v+1)M-1} P_l^u W_T^u \\ &\quad (z_l^I[u] \cos \hat{\theta}_l + z_l^Q[u] \sin \hat{\theta}_l) \\ &= \frac{\hat{a}_l}{M\sqrt{E_s/2M}} \sum_{u=0}^{M-1} P_l^{u+vM} W_T^u \\ &\quad (z_l^I[u+vM] \cos \hat{\theta}_l + z_l^Q[u+vM] \sin \hat{\theta}_l) \end{aligned} \quad (11)$$

$$\begin{aligned} \hat{d}_l^Q[v] &= \frac{\hat{a}_l}{M\sqrt{E_s/2M}} \sum_{u=vM}^{(v+1)M-1} P_l^u W_T^u \\ &\quad (z_l^I[u] \sin \hat{\theta}_l - z_l^Q[u] \cos \hat{\theta}_l) \\ &= \frac{\hat{a}_l}{M\sqrt{E_s/2M}} \sum_{u=0}^{M-1} P_l^{u+vM} W_T^u \\ &\quad (z_l^I[u+vM] \sin \hat{\theta}_l - z_l^Q[u+vM] \cos \hat{\theta}_l) \end{aligned} \quad (12)$$

여기에서 샘플들간의 간격은 정보 심벌 주기인  $T$ 이다.  $W_T^m$ 과  $W_P^m$ 는 서로 직교성을 가지는 왈쉬 부호이므로 다음 식을 만족한다.

$$\frac{1}{M} \sum_{m=0}^{M-1} W_P^m W_T^m = 0 \quad (13)$$

그리고  $P_l^{mk}$ 와  $P_Q^{mk}$ 는 다음과 같은 식을 만족할 정도의 자기상관성(auto-correlation)과 상호상관성(cross-correlation)을 가진다고 가정하자.

$$\frac{1}{M} \sum_{m=0}^{M-1} P_l^m W_T^m P_l^{m+l} W_T^{m+l} \approx \begin{cases} 1, & l=0 \\ 0, & l \neq 0 \end{cases} \quad (14)$$

$$\frac{1}{M} \sum_{m=0}^{M-1} P_Q^m W_T^m P_Q^{m+l} W_T^{m+l} \approx \begin{cases} 1, & l=0 \\ 0, & l \neq 0 \end{cases} \quad (15)$$

$$\frac{1}{M} \sum_{m=0}^{M-1} P_l^m P_Q^{m+l} \approx 0, \text{ for all } l \quad (16)$$

또한  $N$ 보다 충분히 큰  $n$ 에 대하여  $g_c[n] \approx 0$ 을 만족한다고 가정하자. 이와 같은 가정들을 사용하면 각 핑거들내에 있는 통화 채널 복조부의 출력 샘플들은 다음과 같이 간략화 되어 주어질 수 있다.

$$\hat{d}_l^I[v] \approx a_l \hat{a}_l d_v^I (\cos \theta_l \cos \hat{\theta}_l + \sin \theta_l \sin \hat{\theta}_l)$$

$$\begin{aligned} &\approx a_l^2 d_v^I \quad (17) \\ \hat{d}_l^Q[v] &\approx a_l \hat{a}_l d_v^Q (\cos \theta_l \cos \hat{\theta}_l + \sin \theta_l \sin \hat{\theta}_l) \\ &\approx a_l^2 d_v^Q \end{aligned}$$

또한 여기에서는 완벽한 채널 추정을 하여  $\hat{a}_l \approx a_l$ 과  $\hat{\theta}_l \approx \theta_l$ 을 만족한다고 가정하였다.

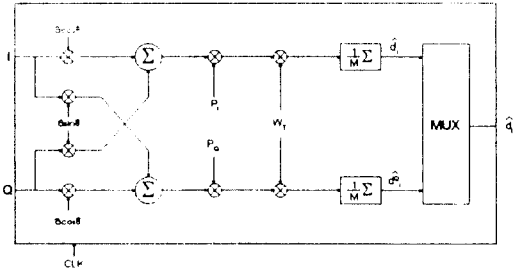


그림 5. 통화 채널 복조부의 구조  
Fig. 5. Structure of Traffic Channel Demodulator

레이크 수신기는 각각의 핑거들의 출력 샘플들을 결합하여 다음과 같이 주어지는 정보 심벌의 추정값을 얻어낸다.

$$\hat{d}^I[v] = \frac{1}{a} \sum_{l=1}^L \hat{d}_l^I[v] = d_v^I \frac{1}{a} \sum_{l=1}^L a_l^2 = d_v^I \quad (18)$$

$$\hat{d}^Q[v] = \frac{1}{a} \sum_{l=1}^L \hat{d}_l^Q[v] = d_v^Q \frac{1}{a} \sum_{l=1}^L a_l^2 = d_v^Q$$

여기에서  $a = \sum_{l=1}^L a_l^2$ 로 정의된다. 레이크 수신기가 각 핑거들로부터 제공받는 신호들은 채널에 의한 수신 신호의 크기, 위상, 지연 시간이 보상된 신호들이므로 이들 신호를 단순히 더함으로써 간단히 최대비 결합 방식을 구현할 수 있다.

파일럿 채널 추정부의 구조는 그림 6과 같이 주어진다. 이와 같은 구조를 가지는 파일럿 채널 추정부의 크기 및 위상 추정 출력 샘플들은 다음과 같이 주어질 수 있다.

$$\begin{aligned} \hat{a}_l \cos \hat{\theta}_l &= \frac{1}{M_2 K_P \sqrt{E_s/2M}} \sum_{u=vM_1}^{(v+1)M_2-1} W_P^u \\ &\quad (z_l^I[u] P_l^u - z_l^Q[u] P_Q^u) \\ &\approx a_l \cos \theta_l \end{aligned} \quad (19)$$

$$\hat{a}_l \sin \hat{\theta}_l = \frac{1}{M_2 K_p \sqrt{E_s/2M}} \sum_{u=v}^{(v+1)M_2-1} W_p^u (z_l^I[u] P_Q^u + z_l^Q[u] P_Q^u) \quad (20)$$

$$\approx a_l \sin \theta_l$$

위의 식에서도 역시 통화 채널 복조부의 출력 샘플을 얻기 위해 사용한 가정들을 사용하였다. 그리고  $M_2$ 는 파일럿 채널 추정 주기에 해당되며 보통  $M$ 보다 충분히 큰 값을 가진다. 또한 전력 제어를 위한 전력 추정 샘플  $\hat{a}_l^2$ 은 다음과 같이 주어질 수 있다.

$$\hat{a}_l^2 = (\hat{a}_l \cos \hat{\theta}_l)^2 + (\hat{a}_l \sin \hat{\theta}_l)^2 \approx a_l^2 \quad (21)$$

이러한 전력 추정값은 역방향 전력 제어를 위해 결합되어 역방향 송신 전력을 조절하는데 사용하게 된다.

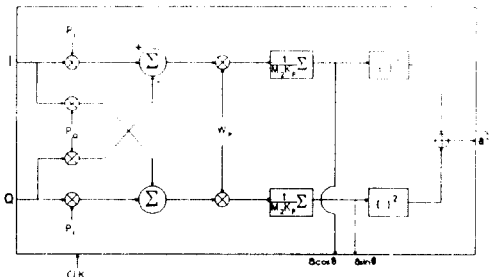


그림 6. 파일럿 채널 추정부의 구조  
Fig. 6. Structure of Pilot Channel Estimator

#### IV. 시뮬레이션 결과

본 장에서는 설계한 역방향 링크의 성능 분석을 위해서 SPW를 통해 이를 구현하여 시뮬레이션 결과를 얻었다. 본 시뮬레이션에 사용된 주요 파라미터들은 다음과 같다. 정보 비트는 36 Kbps 속도로 전송하고 확산 칩률은 4.608 MHz를 사용하였다.  $R=1/2$ 인 길쌈 부호화기 및 8-레벨 연성결정(8-level soft decision) 비터비 복호기가 사용되었다. 채널 구분용 직교 부호로는 길이 128인 왓쉬 부호를, PN 시퀀스로는 길이 16384의 "0" 삽입 방식에 의해 확장된(extended) ML(Maximal Length) 시퀀스를 사용하였다. 또한 파일럿 채널의 전력은 통화 채널 전력보다 6 dB 낮게 조절되

었다. FIR 필터는  $\beta=0.25$ 인 SRRC(Square-Root Raised-Cosine) 필터를 사용하였다. 또한 채널 모델은 JTC(Joint Technical Committee)에서 권고하는 6개의 다경로 성분으로 표현되는 채널 모델 중에서 옥외의 낮은 안테나를 사용하고 고층 빌딩이 있는 도심지(outdoor urban high-rise, low antenna)를 중심으로한 채널 모델을 사용하였다[11]. 각 경로별의 상대 지연 시간(relative delay)과 평균 전력(average power)은 표 2와 같이 주어진다. 또한 저속의 보행자용을 고려하여 페이딩 발생기(fading generator)의 도플러 주파수(Doppler frequency)는 10 Hz를 사용하였고 옥외 수준의 CLASSIC형의 도플러 정형 필터(shaping filter)를 사용하였다. 수신기는 3개의 핑거로 구성하였으며 각 핑거에는 가장 큰 전력을 가지는 3개의 경로를 할당하였다.

표 2. 채널 경로별 파라미터

Table 2. Parameters of Channel Paths

경로	상대 지연 시간 [nsec]	평균 전력 [dB]
1	0	0
2	200	-0.9
3	800	-4.9
4	1200	-8.4
5	2300	-7.8
6	3700	-23.9

그림 7과 8은 RAKE 수신기를 적용하였을 경우 역방향 링크 수신 동기에 대한 시뮬레이션 결과를 나타낸 것이다. 먼저 그림 7은 역방향 수신 동기의 무너진 정도에 따른 신호대 간섭비(SIR: Signal to Interference Ratio)를 나타낸 것이다. 이는 10명의 사용자에 대해서 시뮬레이션한 결과이며 각 사용자들의 주경로(main-path) 성분들의 수신 타이밍은 가로축 수치만큼의 타이밍 옵셋내에서 균일하게(uniformly) 분포한다고 가정하였다. 그리고 다경로(multipath) 성분들은 동기를 이루지 못할 것이므로 10 칩내에서 균일하게 분포하도록 조절하였다. 즉 다경로 성분들에 의한 간섭은 여전히 존재하는 경우에 대해서 시뮬레이션하였다. 그림에서 보면 수신 동기가 1/4 칩내로 이루어



지면 성능 감소가 미약하나 1/2 칩 이상을 벗어나면 서부터는 급격한 성능 감소가 일어나는 것을 볼 수 있다. 따라서 역방향 동기 전송의 효과를 얻고자 한다면 사용자들의 주 경로는 1/4칩 이내로 맞추어 주어야 함을 알 수 있다.

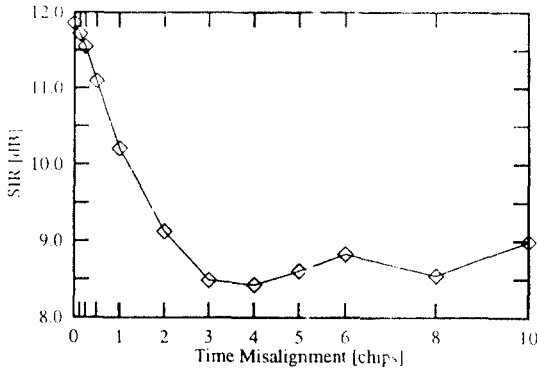


그림 7. 수신 동기 타이밍 오프셋에 따른 SIR  
Fig. 7. SIR versus Receiving Time Misalignment

그림 8은 수신 동기가 이루어진 경우와 수신 동기가 무너진 경우에 대해서 사용자 수에 따른 SIR을 나타낸 것이다. 이 때 주경로 성분의 수신 타이밍이 1/8 칩내로 들어올 경우를 수신 동기가 이루어진 경우로, 주경로 성분의 수신 타이밍이 10 칩내에서 균일하게 분포하는 경우를 수신 동기가 무너진 경우로 가정하였다. 또한 다경로 성분들은 모두 10 칩내에서 균일

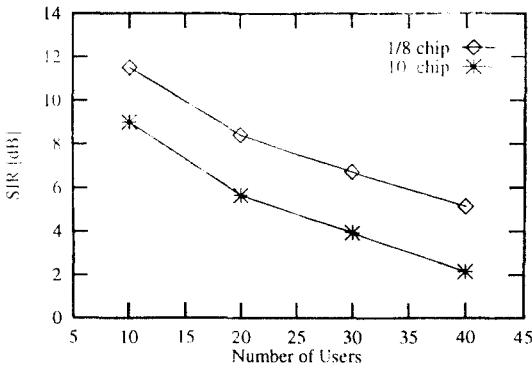


그림 8. 사용자 수에 따른 SIR  
Fig. 8. SIR versus Number of Users

하게 분포하도록 조절하였다. 그림에서 보면 사용자 수에 상관없이 주경로 성분의 수신 동기가 이루어진 경우가 약 3 dB 정도의 성능 향상이 있는 것을 보여준다.

그림 9는 채널 부호화와 인터리빙이 없는 상태에서 전력 제어 간격(interval)과 단위 변화량(step size)에 따른 성능을 보여준다. 본 시뮬레이션에서는 단위 변화량에 따라 상위 및 하위 임계치(threshold)를 두어 유지, 감소, 증가의 3가지로 전력을 조절하는 방식을 사용하였다. 전력 제어 주기가 길 경우 전력 제어의 변화량이 적으면 과부화 오차(overload error), 즉 페이딩으로 인한 수신 신호 세기의 변화를 적은 전력 제어 변화로는 따라가지 못하는 현상으로 인해 전력 제어가 잘 동작하지 않음을 볼 수 있다. 또한, 전력 제어 간격이 짧을 경우에는 입자 잡음(granular noise), 즉 전력 제어의 변화량이 페이딩으로 인한 수신 신호 세기의 변화량보다 훨씬 커서 오히려 전력 제어의 성능을 열화시키는 현상이 나타나므로 이 경우 전력 제어 단위 변화량이 작을수록 더 좋은 성능을 나타낼 수 있다.

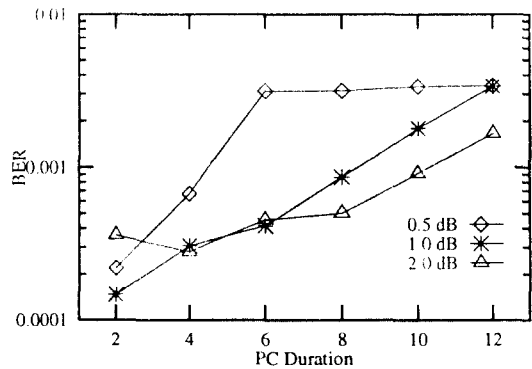


그림 9. 전력 제어에 따른 영향  
Fig. 9 Power Control Effects

그림 10은 전력 제어만 있는 경우, 채널 부호화만 있는 경우 그리고 전력 제어와 채널 부호화가 결합된 경우의 성능을 비교해 놓은 것이다. 2 msec의 제어 간격과 1 dB의 단위 변화량을 가지는 전력 제어와 부호화율이 1/2이고 구속장(constraint length)이 7인 길쌈 부호화, 12 msec 블록 인터리빙이 각각 적용되었다. 저속의 보행사용 환경에서는 페이딩 프로세서가 상

당히 천천히 변화하며, 인터리빙의 크기는 제한이 있으므로 한정된 인터리빙으로는 연립 오류를 극복할 수 없다. 따라서 저속의 보행자용 환경에서는 채널 부호화보다는 전력 제어가 더욱 효과적임을 알 수 있으며 전력 제어를 통하여 어느 정도 채널을 보상하고 난 후에야 채널 부호화에 의한 효과를 기대할 수 있다.

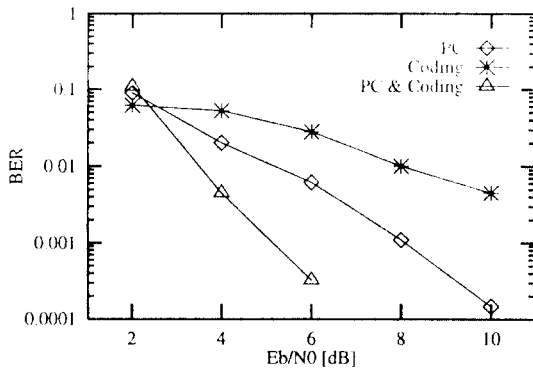


그림 10. 전력 제어, 채널 부호화 그리고 전력 제어와 결합된 채널 부호화의 효과  
 Fig. 10 Effects of Power Control, Channel Coding and Combining of Power Control and Channel Coding

그림 11은 전력 제어가 되어진 환경에서 채널 부호화에 의한 효과를 보여준다. 각각의 곡선은 전력 제어 간격이 2 msec, 6 msec과 12 msec인 경우의 평균 비트 오류(BER: Bit Error Rate)을 나타낸 것으로서

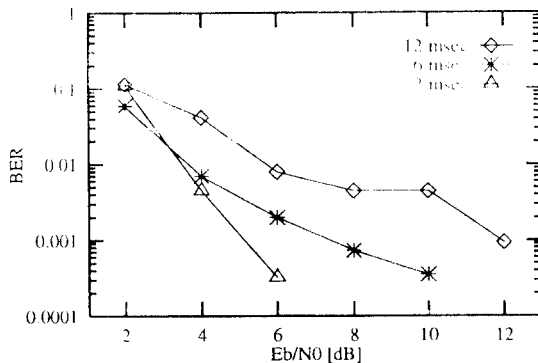


그림 11. 전력 제어 간격에 따른 채널 부호화의 효과  
 Fig. 11. Channel Coding Effects according to Power Control Update Duration

12 msec 간격의 전력 제어로는 페이딩 환경을 거의 극복할 수 없음을 알 수 있다.

## V. 결 론

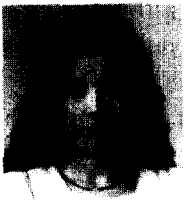
본 논문에서는 광대역 CDMA 방식을 이용한 개인 휴대통신 시스템의 설계 개념, 구조 및 특징에 대하여 기술하고 그 중 역방향 링크의 구조를 제시하고 그 구조에 대한 간단한 해석을 하였다. 또한 제한한 구조를 SPW로 구현하여 저속 보행자 위주의 다중경로 페이딩 환경 하에서 시뮬레이션 결과를 보였다. 1/4 칩내로만 역방향 수신 동기를 맞추면 비동기일 경우에 비해서 3 dB 정도의 성능 향상이 있음을 알 수 있다. 그리고 저속 보행자용 환경에서는 채널 부호화보다는 전력 제어가 더욱 효과적임을 알 수 있고 전력 제어에 의해 어느 정도 페이딩을 극복하고 난 후에야 채널 부호화에 의한 효과를 기대할 수 있음을 볼 수 있다.

앞으로 저속 보행자 중심의 서비스뿐만이 아니라 다양한 차세대 이동통신 서비스를 위한 시스템을 개발하기 위해서 다양한 채널 환경에서의 시뮬레이션은 물론 다른 여러 방식의 CDMA 시스템과의 비교 분석에 대한 연구도 계속할 것이다.

## 참 고 문 헌

1. M. K. Simon, J. K. Omura, R. A. Scholtz and B. K. Levitt, *Spread Spectrum Communications*, Computer Science Press, 1985.
2. Telecommunications Industry Association(TIA), *TIA/EIA Interim Standard: Mobile Station-Base Station Compatibility Standard for Dual-Mode Wideband Spread Spectrum Cellular System*, TIA/EIA IS-95, Jul. 1993.
3. A. Baier, U. Fiebig, W. Granzow, W. Koch, P. Teder and J. Thielecke, "Design Study for a CDMA-Based Third-Generation Mobile Radio System," *IEEE JSAC*, Vol. 12, No. 4, pp. 733-743, May 1994.
4. A. Fukasawa, T. Sato, K. Tokuda and Y. Takizawa, "Wideband CDMA Scheme Based on

- Robust ADPCM Coding and Interference Cancellation," *Proc. of JTC-CSCC'94*, pp. 156-161, 1994.
5. K. Ohno, M. Sawahashi and F. Adachi, "Wideband coherent DS-SS-CDMA," *Proc. of 45th IEEE Conf. Vehic. Technol.*, Chicago, USA, July, 1995.
  6. P. G. Andermo and G. Larsson, "Code Division Testbed, CODIT," *Proc. of ICUPC'93*, Ottawa, Ont. Canada, Oct., 1993
  7. Charles I. Cook, "Development of Air Interface Standards for PCS," *IEEE Personal Commun. Mag.*, Fourth Quarter, pp. 30-34, 1994.
  8. Y. Park, S. Ryu, B. Ahn and A. Choi, "System Overview for KMT-PCS based on CDMA," *Proc. of APCC'95*, Osaka, Japan, pp. 216-220, Jun. 1995.
  9. B. Ahn, Y. Park, A. Choi and S. Ryu, "System Characteristics of CDMA-Based PCS," *Proc. of ICUPC'95*, Tokyo, Japan, pp. 823-827, Nov. 1995.
  10. Y. Park, E. Hong, T. Lee, A. Choi, B. Ahn and S. Ryu, "PCS Technology in Korea Mobile Telecom," *IEEE Personal Commun. Mag.*, to be appeared
  11. Joint Technical Committee (Air) Standards Contribution, JTC(air)/94. 09. 23-065R6.



**최 안 나(An Na Choi) 정회원**  
 1988~1992: 경북대학교 전자공학과 학사  
 1992~1994: 포항공과대학교 전자전기공학과 석사  
 1994~현재: 한국이동통신 PCS추진본부 전임연구원  
 ※주관심분야: 이동통신, 개인휴대통신



**홍 인 기(Een Kee Hong) 정회원**  
 1885~1989: 연세대학교 전기공학과 학사  
 1989~1991: 연세대학교 전기공학과 석사  
 1991~1995: 연세대학교 전기공학과 박사  
 1995~현재: 한국이동통신 PCS추진본부 선임연구원  
 ※주관심분야: 이동통신, 개인휴대통신



**안 병 철(Byeong Chul Ahn) 정회원**  
 1982~1986: 경북대학교 전자공학과 학사  
 1986~1993: 삼성전자 통신연구소 주임연구원  
 1993~현재: 한국이동통신 PCS추진본부 선임연구원  
 ※주관심분야: 이동통신, 개인휴대통신



**김 동 호(Dong Ho Kim) 정회원**  
 1985~1992: 경북대학교 전자공학과 학사  
 1992~1994: 경북대학교 전자공학과 석사  
 1994~1995: 삼성전자 데이터통신사업부 연구원  
 1995~현재: 한국이동통신 PCS추진본부 주임연구원  
 ※주관심분야: 이동통신, 개인휴대통신



**박 용 원(Yong Wan Park) 정회원**  
 1978~1982: 경북대학교 전자공학과 학사  
 1982~1984: 경북대학교 전자공학과 석사  
 1984~1986: 경북대학교 전자공학과 조교 및 시간강사  
 1987~1989: 뉴욕주립대 전자공학과 석사

1989~1992: 뉴욕주립대 전자공학과 박사  
 1987~1992: 뉴욕주립대 전자공학과 연구 및 강의 조교  
 1992~1993: California Institute of Technology, Research Fellow  
 1994~현재: 한국이동통신 PCS추진본부 기술연구팀장(책임연구원)  
 ※주관심분야: 이동통신, 개인휴대통신, 신호/영상처리