

# 10 Gbps SDH 광전송시스템을 위한 클럭보상/데이터 재생회로용 전압제어hair-pin 공진 발진기의 설계

正會員 연영호\*\*\*, 이수열\*\*\*, 이주열\*\*\*, 유태완\*\*, 박문수\*\*, 홍의석\*

## A Design of Voltage Controlled Hair-pin Resonator Oscillator for the use of Clock Recovery/Data Regeneration Circuit in 10 Gbps SDH Fiber Optic Systems

Young Ho Yon\*\*\*, Su Yoel Lee\*\*\*, Ju Yoel Lee\*\*\*, Tae Wan Yoo\*\*, Moon Su Park\*\*, Ui Seok Hong\* *Regular Members*

이 연구는 한국전자통신연구소 연구비 지원에 의한 결과임

### 요 약

본 논문에서는 10 Gbps 광전송 시스템을 위한 클럭보상/데이터재생회로용 전압제어발진기(Voltage Controlled Oscillator)를 설계 및 제작하였다. 기존의 마이크로스트립 필터에 응용되었던 개선된 hair-pin 공진기를 사용하였으며 주파수가변소자로서 바렉터 다이오드를 3-terminal MESFET 바렉터로 대체하므로써 본 회로의 MMIC 제작공정을 단순화시킬수 있는 가능성을 제시하였다. 또한 hair-pin공진기는 유전체공진기에 비해 평면구조이고 주파수에대한 리액턴스 평탄도가 양호하므로 MMIC화에 유리할 뿐만 아니라 넓은 주파수 동조범위를 얻을 수 있었다.

### Abstract

In this paper, A VCO(Voltage Controlled Oscillator) in use of clock recovery/data regeneration circuit for 10 Gbps fiber optic receivers was developed. The improved hair-pin resonator with a parallel coupled lines, which has

\*광운대학교 전파공학과, 신기술 연구소  
Dept. of Radio & Engineering, Institute of New Technology, Kwangwoon University

\*\* 한국전자통신 연구소  
Optical Transmission Section, Electronics & Telecommunications Research Institute

\*\*\* 광운대학교 전자통신공학과  
Dept. of Electronic Communication & Engineering, Kwangwoon University  
論文番號:96047-0207

接受日字:1996年 2月 7日

been applied to microstrip filters, was used as a resonance part. As a frequency tuning device by substituting 3-terminal MESFET varactor for varactor diode, an MMIC manufacturing process will be simplified. Since a hair-pin resonator is planar type compared to the dielectric resonator and has a relatively flat reactance versus frequency, it will be favorable to apply a hair-pin resonator to an MMIC, in addition wideband frequency tuning range is able to be obtained.

## I. 서 론

1970년대 말부터 도입되기 시작한 Fiber optic 기술은 디지털 데이터의 전송속도를 비약적으로 증가시켜왔다. 90년대에 접어들면서 세계적인 추세 속에 초고속 정보 시스템으로 광대역 종합통신망(B-ISDN)을 확보하기 위한 방법으로 10 Gbps급의 전송속도를 갖는 광전송 시스템에 관한 연구가 활발히 진행되고 있다. 광전송 시스템의 근간인 광 링크는 송신기, 광섬유, 수신기로 구성되며, 본 연구에서는 10 Gbps 시스템 광송수신부 핵심기술의 일환으로 FPLL(Frequency and Phase Lock Loop)를 이용한 클럭보상/데이터 재생회로용 전압제어발진기(VCO)를 설계 및 제작하였다.

10 Gbps 광시스템은 동기식 디지털 계위(Synchronized Digital Hierarchy)에서 정의된 STM-64 레벨(전화 129,024 회선 용량)에 해당하는 9.95328 Gbps의 초고속 디지털 신호를 광섬유를 매개체로 송수신하는 시스템이며 이는 단국, 광중계기, 선형 ADM(Add Drop Multiplexer), 링 ADM 등에서 주요 기능을 하게 된다. 본 VCO가 응용될 수신부의 클럭보상회로는 데이터 재생을 위한 클럭과 수신부 다음 단의 Demultiplexer를 위한 기준 클럭(reference clock)으로서 입력 신호로부터 추출한 클럭을 제공한다.

VCO 신호는 Branch-line과 Wilkinson 전력분배기를 통해 주파수고정루프(FLL), 위상고정루프(PLL)을 구성하기 위한 동위상 신호와 90° 위상차이를 갖는 신호로 각각 분기된다. 입력 클럭과 VCO의 주파수 차이에 비례하는 전압에 의해 발진신호는 FLL을 통하여 클럭 주파수(9.95328 Gbps)에 동기화되며 수신 신호의 클럭을 재생한다. VCO 신호가 클럭주파수와 동기화가 이루어질 때 주파수 차이에 의한 전압은 0이 되어 전체 회로는 위상고정루프로 동작하게 되며 재생된 입력신호의 클럭은 데이터 재생을 위한 클럭과 DEMUX의 기준클럭으로서 각 회로부에 제공된다.

FPLL을 이용한 고속동기재생을 위해 VCO는 저잡

음, 고출력, 넓은 동조 대역폭, 및 전체회로의 집적화를 위한 고집적화가 요구되며 본 발진기는 각 성능규격에 맞도록 설계·제작되었다.

제안된 VCO는 마이크로스트립 필터분야에서 응용되었던 hair-pin 공진기<sup>(1)</sup>를 발진기의 공진부에 도입하여, 유전체공진기(Dielectric Resonator)를 사용한 협대역 VCDRO(Voltage Controlled Dielectric Resonator Oscillator) 및 PLDRO(Phase Lock Dielectric Resonator Oscillator)에 비해 주파수에 대한 리액턴스의 평탄도(flatness)가 좋으므로 바랙터로 구동되는 광대역 전압제어발진기의 넓은 동조대역폭과 높은 민감도(sensitivity)를 가지는 전압제어 hair-pin 공진 발진기를 설계 및 구현할 수 있다.

그동안 유전체 공진기는 3차원 입체구조로 인해 MMIC 응용에 큰 걸림돌이 되었지만 본 논문에서는 이를 2차원 평면구조의 hair-pin 공진기로 대체함으로써 전체 회로의 MMIC화를 가능케 했을 뿐 아니라 바랙터 다이오드를 3-terminal MESFET 바랙터<sup>(2)</sup>로 대체하여 MIC 및 MMIC 회로공정을 보다 더 단순화시킬 수 있는 방법을 제시하였다. 설계 제작된 발진기는  $\epsilon_r = 10$  기판 상에 제작되어 중심주파수 9.95328 GHz에서 12.67dBm의 출력과 100MHz의 동조범위를 얻었으며 클럭보상/데이터재생회로를 구동시키기에 충분한 출력을 갖는다. 따라서 본 논문에서 제시된 발진기는 광전송 시스템 뿐만 아니라, LO(Local Oscillator)가 필요한 모든 초고주파 통신회로에 사용할 수 있을 것으로 본다.

## II. 전압제어 hair-pin공진 발진기

### 1. 발진기 기본 모델

아래 그림과 같은 2-단자회로망은 입력정합회로 또는 출력정합회로 등으로 나눈다. 입력정합회로는 발진주파수를 결정하며 출력정합은 발진주파수의 출력을 최대화시키는 정합역할을 한다. 2-단자 발진기의

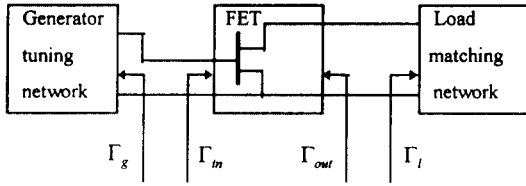


그림 1. 2-단자망 발진기 모델  
Fig. 1. Two-port oscillator model

발진조건 세가지는 다음과 같다.

- 발진 조건 1:  $K < 1$  (1)
- 발진 조건 2:  $\Gamma_{in} \cdot \Gamma_g = 1$  (2)
- 발진 조건 3:  $\Gamma_{out} \cdot \Gamma_l = 1$  (3)

여기서  $K$ 는 능동소자의 안정화 계수이다.

$$K = \frac{1 + |A|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12}S_{21}|} \quad (4)$$

여기서,  $A = S_{11} \cdot S_{22} - S_{12}S_{21}$

- $\Gamma_{in}$  = 능동소자의 입력 반사계수
- $\Gamma_g$  = 공진회로의 반사계수
- $\Gamma_{out}$  = 능동소자의 출력 반사계수
- $\Gamma_l$  = 부하 정합회로의 부하 반사계수

이다.

발진조건 (1)은 안정화 계수가 1보다 작아야 되며 만약 1보다 크다면 공통단자를 바꾸어 주거나 양극화 회로를 첨가하면 된다. 발진조건 (2), (3)은 발진주파수에서 능동소자의 입력과 출력단자를 공진시키기 위해  $Z_g, Z_l$ 을 첨가시켜야 한다. 다르게 표현하면 어느 한 단자에서 발진을 한다면 동시에 또다른 한 쪽 단자에서도 발진이 일어나야 한다. 일반적으로 출력의 대부분이 어느 한 쪽 단자로 전달되므로 한 개의 부하를 연결해야 하며  $\Gamma_g$ 와  $\Gamma_{in}$ 은 1보다 작기 때문에  $|\Gamma_{in}| > 1, |\Gamma_{out}| > 1$ 이 되어야 한다. 본 논문에서는 직렬 계환 발진기의 형태로 공통 소스 전압제어 발진기를 구현하였다. 게이트 단에 결합된 개선된 구조의 hair-pin 공진기는 반사 모드(reflection mode)로 동작하고 FET의 게이트 단에서  $\theta$ 만큼 떨어진 공진기의 반사계수는

$$\Gamma_1 = \Gamma R e^{-j2\theta} = |\Gamma R| e^{-j2\theta} \quad (5)$$

가 되며, 발진이 정상상태(steady state)에 도달하게 되면

$$1 = S_{11}' \Gamma_1 = S_{11}' |\Gamma R| e^{-j2\theta} \quad (6)$$

이 된다<sup>(3)</sup>. 그러므로 정상상태에서  $|S_{11}'| = 1/|\Gamma R|$ 이 되어야 한다. 이 상태에서 발진이 얻어진  $|S_{11}'|, |\Gamma R|$ 과  $\arg |S_{11}'|$ 로부터

$$\theta_g = \frac{1}{2} \arg S_{11}' + n\pi \quad (7)$$

$n = 0, 1, 2, \dots$

으로 구해진다. 실질적으로 게이트단과 공진기 사이의 거리  $L$ 은 hair-pin 공진기의 결합 길이보다 작을 경우가 있는데 그럴 때  $n$ 이 선택되어 물리적 길이  $L$ 은

$$L = (\theta_g - 2\pi) \lambda_g \quad (8)$$

이 되고  $\lambda_g$ 는 마이크로스트립 선로의 관내파장이다.

그러므로 FET에 연결된 마이크로스트립 전송로 상의 길이  $L$ 에 위치된 hair-pin 공진기가 전송로와 결합하여 공진 주파수에서 등가회로로 나타난 저항  $R$ 이 최대가 될 때 FET의 드레인 단에서 본 반사계수  $\Gamma_{out}$ 가 최대가 되는 지점을 찾기 위해 길이  $L$ 을 변화시킨다.

## 2. Hair-pin공진기의 주파수 동조

Hair-pin 공진기는 MIC에 적절한 구조로 인하여 널리 쓰여 왔다. 본 논문에서는 링 공진기와 기존의 hair-pin 공진기 구조에 비해 크기가 작으면서 Q값의 저하가 없고 주파수 조절이 더 용이한 개선된 구조의 hair-pin 공진기를 이용하였다. 그림 2-(a), 2-(b)에서 기존에 사용되었던 hair-pin 공진기와 lumped element capacitor를 사용하므로써 기존의 것 보다 크기를 줄인 hair-pin 공진기를 보이고 있으며 그림 2-(c)에서는 본 논문에서 사용된 마이크로스트립 병렬결합 선로를 이용한 hair-pin 공진기를 보이고 있다.

본 논문에서 사용된 공진기는 그림 3에서 표현한 다음의 파라미터를 이용하여 해석할 수 있다.

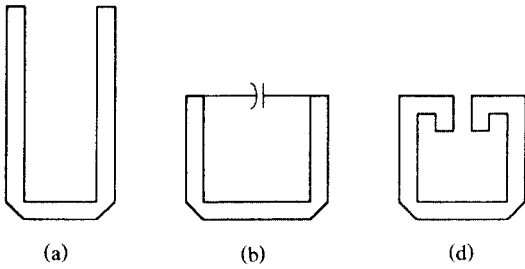


그림 2. (a) 기존의 hair-pin 공진기 (b) 축소된 hair-pin 공진기 (c) 병렬결합 선로를 이용한 hair-pin 공진기  
 Fig. 2. Schematic of (a) conventional hair-pin resonator (b) miniaturized hair-pin resonator (c) hair-pin resonator using parallel coupled lines

$Z_s$ : 마이크로스트립의 특성임피던스.  
 $\theta_s$ : microstrip의 전기적 길이.  
 $Z_{pe}, Z_{po}$ : 병렬결합 선로의 even, odd mode 특성 임피던스.  
 $\theta_{pe}, \theta_{po}$ : 병렬결합 선로의 even, odd mode 전기적 길이.

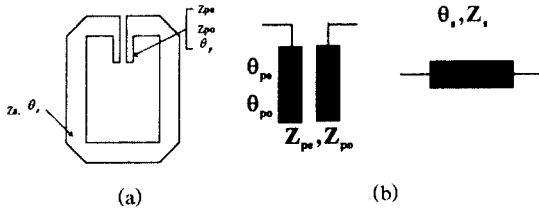


그림 3. (a) 새로운 형태의 hair-pin 공진기의 전기적 파라미터 (b) 병렬결합 선로와 단일 선로의 구조  
 Fig. 3. (a) Electrical parameters of new type hair-pin resonator (b) Schematic of parallel coupled lines and single transmission line

그림 3-(b)에서 병렬결합 선로와 단일 마이크로스트립에 대한 각각의 전기적 파라미터를 보여주고 있으며 그림 3-(b)의 파라미터를 이용하여 다음의 ABCD 행렬을 얻을 수 있다. 먼저 병렬결합 선로에 대한 ABCD 파라미터는

$$\begin{pmatrix} \frac{Z_{pe} \cot \theta_{pe} + Z_{po} \cot \theta_{po}}{Z_{pe} \cot \theta_{pe} - Z_{po} \cot \theta_{po}} - j \frac{2Z_{pe} Z_{po} \cot \theta_{pe} \cot \theta_{po}}{Z_{pe} \cot \theta_{pe} - Z_{po} \cot \theta_{po}} \\ j \frac{2}{Z_{pe} \cot \theta_{pe} - Z_{po} \cot \theta_{po}} \quad \frac{Z_{pe} \cot \theta_{pe} + Z_{po} \cot \theta_{po}}{Z_{pe} \cot \theta_{pe} - Z_{po} \cot \theta_{po}} \end{pmatrix} \quad (9)$$

로 표현할 수 있으며, 단일 전송선로에 대한 ABCD 파라미터는

$$\begin{pmatrix} \cos \theta_s & \sin \theta_s \\ j \frac{\sin \theta_s}{Z_s} & \cos \theta_s \end{pmatrix} \quad (10)$$

와 같이 되므로 전체 ABCD 행렬과 입력 어드미턴스로 부터 공진 조건

$$(Z_{pe} Z_{po} \cot \theta_{pe} \cot \theta_{po} - Z_s^2) \sin \theta_s + Z_s (Z_{pe} \cot \theta_{pe} + Z_{po} \cot \theta_{po}) \cos \theta_s - Z_s (Z_{pe} \cot \theta_{pe} - Z_{po} \cot \theta_{po}) = 0 \quad (11)$$

을 얻을 수 있다.

$\theta_{pe}, \theta_{po}$ 는 각각의 위상속도(phase velocity:  $V_e$ )와 유효 유전율( $\epsilon_{eff}$ )을 통하여

$$\theta_{pe} = \frac{360L \times f}{V_e} = \frac{360L \times f \sqrt{\epsilon_{e, eff}}}{3 \times 10^8} \quad (12)$$

로 구할 수 있으며  $\theta_{po}$  또한 같은 방법으로 얻을 수 있다. 만약  $\theta_{pe} = \theta_{po} = \theta_p$  일때 식 (11)은 다음과 같이 정리할 수 있다.

$$(Z_{pe} Z_{po} \cot \theta_p - Z_s^2 \tan \theta_p) \sin \theta_s + Z_s (Z_{pe} + Z_{po}) \cos \theta_s - Z_s (Z_{pe} - Z_{po}) = 0 \quad (13)$$

설계한 공진기 파라미터는

$$Z_s = 50\Omega, Z_{pe} = 60.7\Omega, Z_{po} = 32.4\Omega, \theta_{pe} = 39^\circ, \theta_{po} = 33^\circ$$

이다.  $\theta_s$ 는 동일 주파수에서  $\theta_{pe}, \theta_{po}$ 의 길이를 늘이므로써 충분히 최소화 할 수 있다. 설계된 공진기의 경우 동일 주파수에서  $\theta_{pe} = 72^\circ, \theta_{po} = 66^\circ, \theta_s = 107^\circ$ 로 설계 가능하지만  $\epsilon_r = 10$  기판의 제작상의 문제와 주파수 동조단의 동조 효과를 고려하여  $\theta_s = 181^\circ$ 로 최적화 하였다. 따라서 hair-pin공진기의 MMIC 응용시 GaAs 기판( $12.9 \leq \epsilon_r \leq 13.2$ )의 높은 유전율을 이용하

여  $\theta_0$ 의 물리적 길이를 3 mm 이하로 줄일 수 있으며 마이크로스트립 밴드를 사용하여 평면 집적화를 비롯한 회로 전체의 고집적화와 제작공정의 일원화에 기여할 수 있으리라 본다.

Hair-pin 공진기의 병렬결합 선로의 결합계수( $\beta$ )는 even, odd mode 특성 임피던스로 부터

$\beta(dB) = 20 \log |Z_{pe} - Z_{po} / Z_{pe} + Z_{po}| = 10.3dB$ 로 구할 수 있다.

따라서 식(11), (13)으로부터 병렬결합 선로의 길이를 세밀하게 조절하므로써 주파수를 가변 즉, 병렬결합 선로의 길이  $\theta_p$ 를 크게하므로써 주파수를 감소시킬 수 있고 반대의 경우 주파수를 증가시킬 수 있음을 알 수 있다. 이는 또한 공진기에서 캐패시턴스의 증감에 따른 주파수 변화와 일치함을 알 수 있다.

직렬결합 구조에서 hair-pin공진기와 단일 마이크로스트립 선로 구조는 대역저지필터(BRF) 역할을 하지만 FET의 게이트 전송 선로와 주파수가변을 위한 선로, 두 마이크로스트립 선로와 결합한 구조에서는 대역통과필터(BPF) 역할을 하며 이러한 특성을 이용하여  $Q_e$ (external Q),  $Q_u$ (unloaded Q), 결합계수  $\beta$ 등을 구할 수 있다.

본 구조의 등가회로는 그림 4과 같이 나타낼 수 있다.

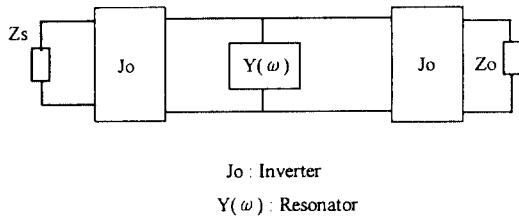


그림 4. 병렬결합 회로의 등가회로  
Fig. 4. Equivalent circuit of coupling circuit

그림 4에서  $J_0$ 와  $Y(\omega)$ 는 각각의 회로에 대한 일반화된 어드미턴스 인버터 파라미터와 어드미턴스를 나타내며 이 때 어드미턴스  $Y(\omega)$ 는

$$Y(\omega) = G_0 + jB(\omega) \tag{14}$$

와 같이 나타낼 수 있다. 그림 4에 대한 ABCD 파라

미터와 삽입 손실을 계산하여 주파수 응답

$$H(\omega) = \frac{1}{4} [(2 + \frac{Q_e}{Q_u})^2 + Q_e^2 (\omega/\omega_0 - \omega_0/\omega)^2] \tag{15}$$

을 얻을 수 있으며, 여기서,  $Q_0 = b_0/G_0$ ,  $Q_e = b_0/Z_0 J_0^2$ ,  $G_0$ 는 공진기의 컨덕턴스,  $b_0$ 는 공진기의 slope 파라미터를 나타낸다. 식(15)의 주파수 응답으로부터 공진 주파수  $\omega_0$ 와 3 dB down point 주파수  $\omega_1$ 에서의 삽입 손실은

$$H(\omega_0) = H_0 = 1 + \frac{Q_e}{Q_u} + \frac{1}{4} (\frac{Q_e}{Q_u})^2 \tag{16}$$

$$H(\omega_1) = 2H_0 = 1 + \frac{Q_e}{Q_u} + \frac{1}{4} (\frac{Q_e}{Q_u})^2 + \frac{1}{4} Q_e \times \Omega_1^2 \tag{17}$$

와 같이 나타낼 수 있고 여기서,  $\Omega_1 = |\omega_1/\omega_0 - \omega_0/\omega_1|$ 이며 식 (16), (17)에서  $Q_e$ 와  $Q_u$ 를 각 주파수  $\omega_0$ ,  $\omega_1$ 와 삽입손실의 함수

$$Q_e = \frac{2}{\Omega_1} \sqrt{H_0}, \quad Q_u = \frac{\sqrt{H_0}}{\Omega_1(\sqrt{H_0} - 1)} \tag{18}$$

로 표현할 수 있다. 따라서 식 (18)과 CAD 시뮬레이터를 통해 얻은 주파수 응답으로부터  $Q_e$ 와  $Q_u$ 를 구할 수 있다.

공진부는 대역저지필터 공진부와 주파수 가변 소자를 장착하기 위한 마이크로스트립 패드를 첨가하여 대역통과필터 특성을 나타내는 공진부를 설계하였으며, 대역통과필터의 주파수 응답과 식 (18)을 이용하여 hair-pin 공진기의  $Q_e = 118$ ,  $Q_u = 171$ 을 구할 수 있다.

본 논문에서는 MESFET의 게이트 공핍층 캐패시턴스를 바이어스전압  $V_{gr}$ 로 가변시켜 새로운 주파수 동조방법을 이용하여 설계했다. GaAs MESFET가 3-terminal 바랙터로 사용될 때 MESFET 등가 회로 상에서 게이트-소오스 캐패시턴스( $C_{gs}$ ), 게이트-드레인 캐패시턴스( $C_{gd}$ )와, 드레인-소오스 캐패시턴스( $C_{ds}$ )의 세 개의 캐패시턴스로 볼 수 있다. 제안된 hair-pin 공진기를 이용한 전압제어발진기의 3-terminal MESFET 바랙터의 동작조건은 게이트-소오스 부전압과 zero 드레인-소오스 전압이며, 이 때  $C_{gs}$ 와  $C_{ds}$ 는 게이트에 인가된 전압으로 전하가 생성됨에 따라 성장된 공

핀층 폭이 게이트를 중심으로 소오스와 드레인 사이에 동일하게 분포되어 거의 같게 되며  $C_{ds}$ 는 훨씬 작게 된다<sup>(4)(5)</sup>. 그러므로 드레인-소오스 전류는 흐르지 않게 되며 이 때를 드레인-소오스 전류가 흘러 ME-SFET의 본래 동작을 하는 능동 모드(active mode)에 반하여 수동모드(passive mode)라 하며 게이트에 인가된 전압이 변화하게 될 때  $C_{ds}$ 가 변하지 않는 동안  $C_{gs}$ 와  $C_{gd}$ 가 변하게 된다. 이 경우 3-terminal GaAs MESFET 바랙터에서 사용할 수 있는 dominant 캐패시턴스는  $C_{gs}$ 와  $C_{gd}$ 가 된다<sup>(6)</sup>. 이 용량 성분중  $C_{gd}$ 와  $C_{ds}$ 는 소자가 saturation 영역에 있을 경우 거의 일정한 값을 갖고 있다고 알려져 있고<sup>(7)</sup>,  $C_{gs}$ 는 게이트와 드레인 전압에 의해 비선형적으로 증속 되어 있음에도 불구하고 실제 소자가 동작하는 드레인 전압과 전류의 궤적인 부하 곡선 위에서의  $C_{gs}$ 의 변화는 거의 없으므로 선형 요소로 볼 수 있다<sup>(8)</sup>. 그림 5는 GaAs MESFET가 수동 모드일 때 즉, MESFET의 드레인에 전압이 인가되지 않았을 때의 등가 회로이다. 3-terminal GaAs MESFET varactor의 게이트-소오스 캐패시턴스,  $C_{gs}$ 와 게이트-드레인 캐패시턴스,  $C_{gd}$ 는

$$C_{gs} = C_{sp} + C_{ss} \quad (19)$$

$$C_{gd} = C_{dp} + C_{dd} \quad (20)$$

로 구성되며, 여기서  $C_{sp}$ 와  $C_{dp}$ 는 게이트-소오스, 게이트-드레인 contact metallization으로 인한 캐패시턴스이고  $C_{ss}$ 와  $C_{dd}$ 는 게이트-소오스, 게이트-드레인 공핍층 캐패시턴스이며 전체 게이트 공핍층 캐패시턴스에서 나누어진 용량이 된다. 또한  $C_{dp}$ 와  $C_{sp}$ 는 결합된 마이크로스트립 선로에 대한 closed-form 표현으로 쉽게 계산될 수 있다.  $C_{ss}$ 는 게이트 전압과 드레인 전압 양쪽에 의존하지만 드레인 전압에 대한 의존은 비교적 적은 편이고 단지 게이트 전압에 의존한다고 가정하면 Schottky diode depletion 캐패시턴스로 표현될 수 있다<sup>(9)</sup>. 발전기에 응용하기 위한 전체 게이트 공핍층 캐패시턴스,  $C_g$ 는  $C_{gs}$ 와  $C_{gd}$ 의 합이므로

$$C_{gs} = C_{so}/(1 - V_g/V_b)^{1/2} + C_{sp} \quad (21)$$

$$C_{gd} = C_{go}/1 - V_g/V_b)^{1/2} (1 - V_d/V_{sat}) + C_{dp} \text{ [for } V_d < V_{sat} \text{]} \\ = C_{dp} \text{ [for } V_d \geq V_{sat} \text{]} \quad (22)$$

로 나타낼 수 있다. 여기서  $C_{so}$ 는 zero 바이어스 조건 ( $V_{gs} = 0 \text{ V}$ ,  $V_{ds} = 0 \text{ V}$ )에서의 게이트-소오스 공핍층 캐패시턴스이다.

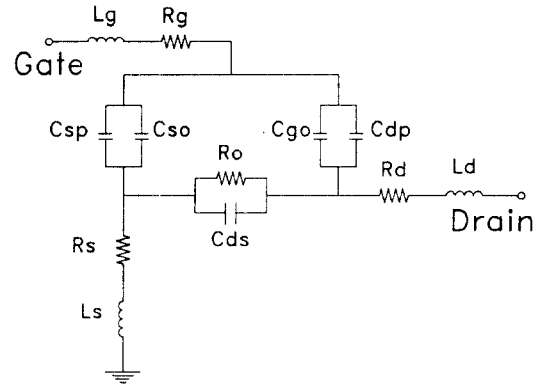


그림 5.  $V_{ds} = 0 \text{ V}$  일 때의 GaAs MESFET의 등가회로  
Fig. 5. Equivalent circuit of GaAs MESFET at  $V_{ds} = 0 \text{ V}$

Hair-pin 공진기를 이용한 발전기에 제어 전압에 따른 발전 주파수의 변화부를 첨가하여 전압제어 hair-pin공진 발전기를 만들 수 있는데 이는 hair-pin 공진기의 공진주파수를 동조하므로써 가능하다. PLL 시스템과 같은 응용에서 발전 주파수 대역폭을 전기적으로 동조할 필요가 있다. 이때 낮은 위상잡음, 빠른 튜닝속도, 낮은 튜닝전력을 갖는 소자가 필요로 하게 되며 보통 바랙터다이오드를 이용한 동조방법을 사용한다<sup>(10)(11)</sup>.

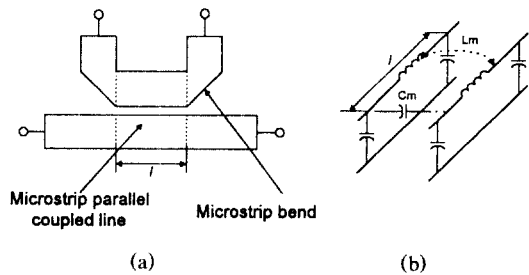


그림 6. (a) 마이크로스트립 결합선로 (b) 마이크로스트립 결합선로의 등가회로

Fig. 6. (a) Microstrip parallel coupled line (b) Equivalent circuit of microstrip coupled line

Hair-pin 공진기는 두 개의 마이크로스트립라인과 등가회로상의 상호인덕턴스( $L_m$ ), 상호캐패시턴스( $C_m$ )에 의해 결합을 일으키며 그림 6은 이에 대한 마이크로스트립 결합구조의 등가회로를 나타낸다.<sup>(12)</sup>

그림 7-(a)는 단일 마이크로스트립과 hair-pin 공진기의 결합인 대역저지필터와는 달리 대역통과필터 역할을 하며 그림 6에서 나타내었던 마이크로스트립 결합선로의 등가회로에서  $C_m \ll L_m$ 이라 하면 그림 7-(b)와 같은 등가회로로 표현된다. Hair-pin 공진기와 마이크로스트립 라인 사이의 간격  $d_1, d_2$ 에 의해 결합 계수  $\beta$ 가 각각 결정되며 또한 even mode, odd mode 임피던스( $Z_e, Z_o$ )로부터 결합계수  $\beta = |(Z_e - Z_o)/(Z_e + Z_o)|$ 를 얻을 수 있다<sup>(13)</sup>. 길이  $l_4$ 는  $\lambda/4$ 로 유지하므로써 AA'면에서 공진기가 최대 결합을 갖는다. AA'에서 한 3-terminal MESFET 바랙터를 들여다본 입력임피던스는 다음식으로 표현된다. 이때  $l_2$ 를  $\lambda/4$ 로 유지하면

$$\sqrt{Z_o(1/j\omega C_g)} = Z_o, Z_{in} = \omega Z_o^2 C_g \quad (23)$$

이며 여기서  $L_t = Z_o^2 C_g$ 로 치환하면  $Z_{ab} = (j\omega L_t/N_1^2)$ 이고  $L_t' = L_t/L_1^2$ 이다.  $N_1$ 은 이상적인 변압기의 권선 비이다. 그리고 총 인덕턴스는

$$L_{et} = L_e \parallel L_t' / (L_e + L_t') \quad (24)$$

으로 표현되므로 hair-pin 공진기의 새로운 공진주파수를 구하면

$$\omega_o' = \frac{1}{\sqrt{L_{et} C_e}} \simeq \omega_o \left(1 + \frac{N_1^2 L_e}{2Z_o C_g}\right) \quad (25)$$

로 표현된다.

식 (25)에서 게이트 공핍층 캐패시턴스  $C_g$ 를 변화시켜서 본래의 공진 주파수  $\omega_o$ 를 새로운 공진 주파수  $\omega_o'$ 으로 바꿀 수 있다.  $V_{ds} = 0 \text{ V}, -1.5 \text{ V} < V_{gs} < 0 \text{ V}$ 에서 MESFET의  $C_g$ 는 약 0.22~0.72 pF이며 패키지 모델링으로 부터 약 0.4 nH의 리드 인덕턴스를 얻으므로써 VCO 설계시 동조 범위에서 게이트 공핍층 커패시

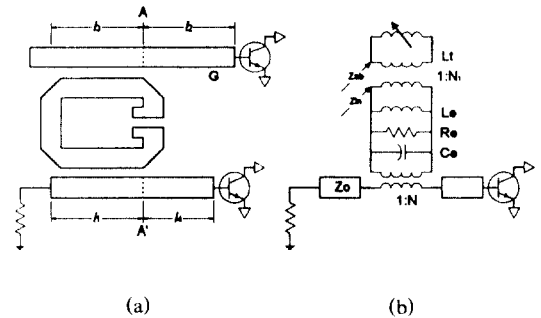


그림 7. 주파수동조 메카니즘 모델 (a)MESFET 바랙터와 결합한 hair-pin 공진기 (b)동조모델의 등가회로  
Fig. 7. Mechanism model of a frequency tuning (a) Hair-pin resonator coupled to MESFET varactor (b) Equivalent circuit of tuning model

턴스와 게이트 리드 인덕턴스에 의한 공진이 발생하지 않도록 고려하였다. 또한 넓은 동조 대역폭을 얻기 위해 공진기의 넓은 리액턴스 평탄도 특성 뿐만 아니라 바랙터의 큰 커패시턴스 비와 중심주파수를 중심으로 넓은 리액턴스 변화폭이 요구된다. 9.95328 GHz에서 약 60%의 충분한 리액턴스 변화폭을 예측할 수 있었으며  $\frac{C_{max}}{C_{min}} \geq (\frac{\omega_2}{\omega_1})^2$ 로부터 1% 이상의 대역폭을 예측할 수 있었다. 따라서 중심주파수를 기준으로 대역폭에 해당하는 공진부의 설계가 필요하며 전송로 인덕턴스 역할을 하는 MESFET 바랙터 인가단 패드의 영향을 반드시 고려해야 한다. 일반적으로 발진주파수를 최대한 크게 동조하기 위해서 두 개의 캐패시턴스 가변소자를 사용하는 것이 가능하지만 이는 유전체 공진기처럼 Q값이 높을 때이며, 본문에서처럼 hair-pin 공진기의 경우 Q값이 낮은 대신 동시에 주파수에 대한 리액턴스의 평탄도가 양호하므로 한 개의 MESFET 바랙터를 사용하여 1~2% 정도의 대역폭을 얻을 목적으로 이 방법을 선택하였다. 튜닝특성은 3-terminal MESFET 바랙터의 게이트 공핍층 캐패시턴스, 선로와의 결합정도에 따라 다르며 hair-pin 공진기와 바랙터 사이의 결합이 강할수록 튜닝범위는 넓어지나 양호도 Q의 성능저하로 부하나 바이어스의 변동에 따라 주파수가 변할 수 있으며 위상잡음과 온도 안정성에도 영향을 줄 수 있다. 전압 제어 발진기의 튜닝곡선은 3-terminal MESFET 바랙

터 자체의 캐패시턴스-전압특성과 부성저항을 갖는 회로의 RF 임피던스로 인해 비선형적인 특성을 보이거나 상당히 매끄러운 단조증가 함수의 성질을 나타낸다.

그림 8은 본 VCO가 응용될 10 Gbps FPLL 클럭 보상 회로의 블럭도이다.

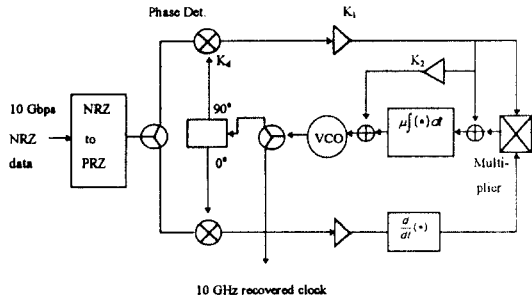


그림 8. 10 Gbps FPLL 클럭 보상 회로의 블럭도  
Fig. 8. Block diagram of 10 Gbps FPLL clock recovery circuit

VCO 신호는 동위상 신호(I)와 90° 위상차를 갖는 신호(Q)로 분기되어 Q신호 루프는 전형적인 PLL을 형성하고 I신호는 Q신호와 결합된 FLL을 형성한다. 멀티플라이어로부터 얻어진 DC전압은 입력 클럭과 VCO의 주파수 차이에 비례하며 VCO 신호를 입력클럭에 고정시키기 위해 적분기를 통해 VCO에 인가된다. VCO가 클럭주파수에 고정되었을 때 DC전압은 0이 되어 전체회로는 PLL이 지배적인 루프로 동작한다.

### III. 전압제어 Hair-pin공진 발진기의 설계 및 제작

FPLL을 이용한 10 Gbps 클럭추출회로에서 기준 클럭으로서의 신호원은 FLL과 PLL을 구동시키기 위해 0°, 90° 전력분배기를 통해 각각 분기된다. 본 논문에서는 신호원으로서 9.95328 GHz의 중심주파수를 갖는 VCO를 설계하였다. 먼저 대역저지필터 역할을 하는 단일 전송로와 결합한 hair-pin 공진기를 설계한 동시에 주파수 가변 소자를 장착하기 위한 마이크로스트립 패드를 첨가함으로써 두 개의 마이크로스트립 선로와 결합한 즉, 대역통과필터 특성을 나타내는 공진부를 설계하였다. 이때 전송로 인덕턴스 역할을 하는 바렉터 패드에 의한 공진주파수 변화를 고

려해야 하며 MESFET 바렉터의  $C_{max}$ ,  $C_{min}$ 에 대한 동조 대역폭과 중심주파수에 대한 리액턴스 변화폭을 예측하여 공진부를 설계한다.

일반적으로 마이크로파 발진기를 설계하는 과정은 제조회사가 제공하는 S-파라미터를 이용하므로써 발진기의 설계가 시작된다. 본 논문에서는 초고주파 시뮬레이터인 HP사의 MDS ver.\_b.06.20를 이용하여 설계하였으며 FET는 HP Avantek사의 ATF13136을 사용하였다. 그림 9는 VCO 전체 회로도이다. 먼저  $I_1$ 과  $I_2$  만으로 이루어진 기본적인 발진기에 대하여 설계 및 시뮬레이션을 하였다.

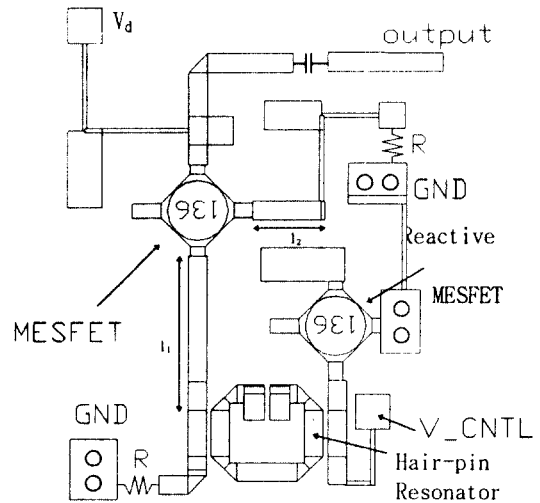


그림 9. 전압제어 hair-pin공진발진기의 회로도  
Fig. 9. Layout of a Voltage Controlled Hair-pin Resonator Oscillator

게이트단의 선로와 hair-pin공진기의 결합 거리  $d = 0.15\text{mm}$ 에 대해,  $Z_{pe} = 64.1 \Omega$ ,  $Z_{po} = 31.8 \Omega$ 이며 이로부터 약 9.45 dB의 결합계수( $\beta$ )를 얻었다. 그림 10은 설계된 공진부의 반사특성을 보이고 있으며 0.94의 반사계수를 나타내었다.

$I_1$ 과  $I_2$ 는 각각 발진조건을 만족시키기 위한 게이트단으로 부터 hair-pin 공진기와 전송선로가 결합하는 병렬결합 선로까지의 길이와 부성저항을 얻기 위한 소스단의 개방스터브의 길이이다. 이 때 설계주파수에서 부성저항을 발생시키고 출력 임피던스의 허수



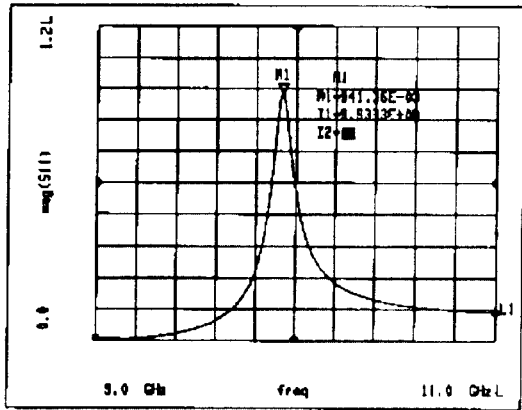


그림 10. 공진부의 반사 특성  
Fig. 10. Reflection characteristic of resonance part

부분이 0을 교차하도록 길이  $l_1$ 과  $l_2$ 를 조정하며 최적의 출력을 얻기위해 길이  $l_3$ 를 포함한 출력 정합회로를 구한다. 또한 회로에 미치는 기생발진과 히스테리시스를 제거하기 위해 칩 저항을 이용하여 게이트단 전송선로의 특성 임피던스( $Z_0$ )로 종단시켰다.

부성저항은 설계주파수를 중심으로 넓게 분포하도록 설계한다. 이는 설계시 hair-pin 공진기의 결합선로의 길이를 조절하므로써 발진주파수를 쉽게 찾기 위함이다. Hair-pin 공진기와 단일 전송선로의 결합구조는 BRF이므로 원하는 주파수를 FET로 되반사

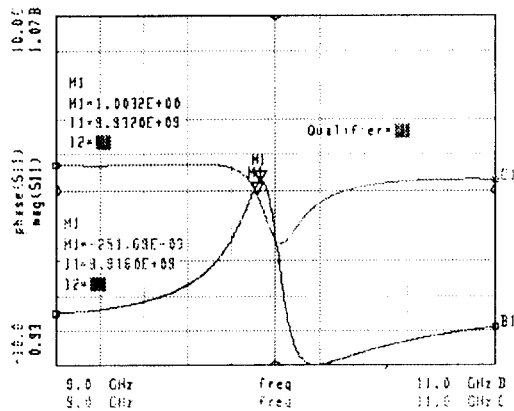


그림 11. 설계된 발진기의 발진 가능성  
Fig. 11. Simulated oscillation possibility of oscillator

시켜야 하며 게이트단에서 능동소자를 바라본 반사 계수가 최대가 되도록 길이,  $l_2$ 를 구한다. 최종적으로 회로의 집적화를 위해 자기바이어스를 사용하였으며 소스단의 칩 저항을 이용해 최적의 바이어스를 얻는다. 그림 11와 12는 공진주파수에 대한 MESFET 바랙터 패드의 영향이 고려된 발진기의 발진가능성을 보여주는 선형설계와 HB(Harmonic Balance)를 이용한 비선형설계 결과를 나타낸다.

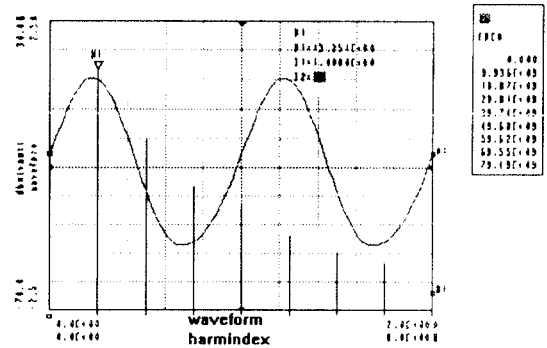


그림 12. 비선형 설계에서 예측된 전력레벨  
Fig. 12. Predicted power level in nonlinear simulation

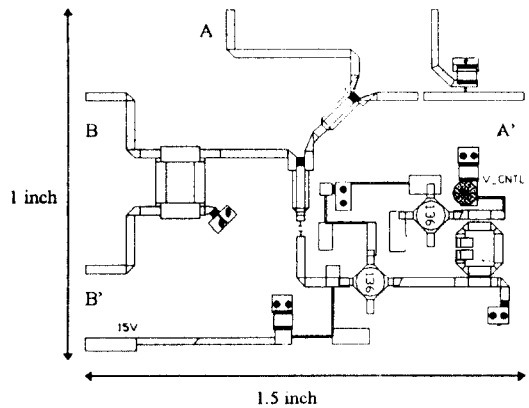


그림 13. FPLL을 이용한 클럭보상회로용 hair-pin공진 발진기의 신호 분배부 회로도  
Fig. 13. Dividing circuit of hair-pin VCO signal for clock recovery using FPLL

그림 13은 클럭보상용 FPLL을 구동시키기 위한 VCO 신호의 구성 회로도로서 Wilkinson, Branch line 전력분배기를 통해 각각 0°, 90° 신호로 분기된다.

#### IV. 실험 및 검토

실험에서 전압제어발진기를 상온에서 측정하기 위한 장비는 스펙트럼 분석기 HP 8563E를 사용하였고 MESFET의 드레인과 소스에 사이에 걸리는 전압과 전류, 가 2.5 V, 20 mA가 되도록 인가전압과 소스단의 저항을 가변시켜 스펙트럼 분석기의 스펙트럼을 측정하였다. 방사손실을 줄이기 위해 재질을 동(銅)

으로 택해 test fixture를 제작하였고 출력과 잡음에 증대한 영향을 줄 수 있는 접지(grounding)를 고려하여 칩 캐패시터, 칩 저항과 FET가 장착된 기판을 test fixture에 정확히 고정시켰다. 그림 14, 15는 하모닉 특성과 SPAN이 100MHz 일 때의 측정 스펙트럼이다.

약 -28dBc 이상의 하모닉 억압 특성을 보이며 100MHz SPAN의 측정 스펙트럼은 MESFET 바랙터에 인가전압을 가하지 않은 상태에서 9.9120 GHz의 중심주파수를 얻었다. 또한 제조회사에서 제공되는,  $V_{ds} = 2.5 \text{ V}$ ,  $I_{ds} = 20 \text{ mA}$ 에서 측정된 S-파라미터와 비교한 소자의 AC, DC 모델링 파라미터를 이용하므로써 측정시  $V_{ds} = 3 \text{ V}$ ,  $I_{ds} = 32 \text{ mA}$ 에서 출력 레벨 12.67 dBm을 얻을 수 있었으며 이는 비선형설계에서 예측했던 결과와 비슷함을 알 수 있다.

그림 16은 3-terminal MESFET 바랙터에 부전압을 인가했을 때 중심 주파수의 변화를 보여주는 스펙트럼이며 대역폭은 약 100 MHz로 1%의 대역폭 특성을 갖는다.

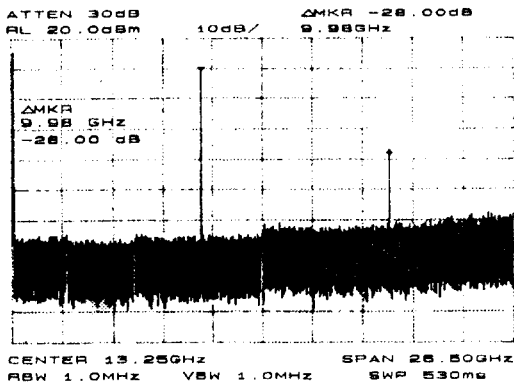


그림 14. 하모닉 특성  
Fig. 14. Harmonic characteristic

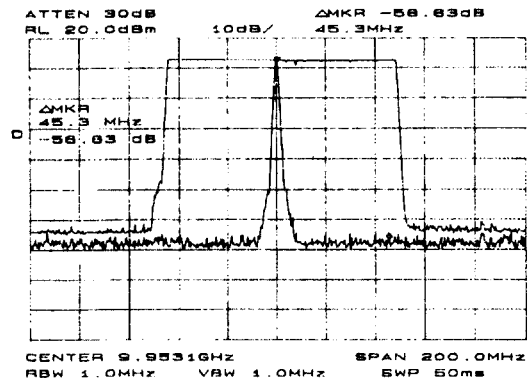


그림 16. 전압제어발진기의 동조된 스펙트럼  
Fig. 16. Tuned spectrum of VCO

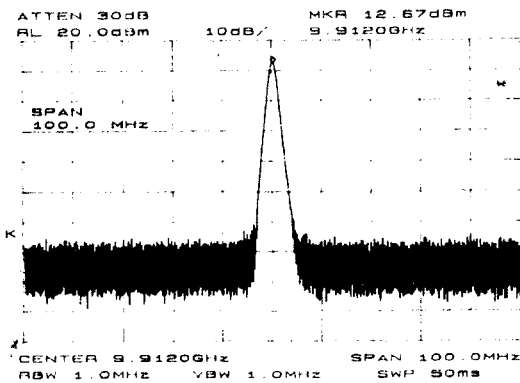


그림 15. SPAN이 100 MHz 일때 전압제어발진기의 스펙트럼  
Fig. 15. Spectrum of common source VCO with 100MHz SPAN

그림 17, 18은 본 논문에서 제작한 발전기와 VCDRO의 위상잡음 스펙트럼이다. VCDRO 역시 ATF13136 MESFET과 유전율 10, 높이 0.67 mm의 동일 기판 상에서 제작되었다. 스펙트럼 분석기로 직접 측정한 결과 100 KHz offset 주파수에서 각각 -87.33 dBc/Hz, -96.33 dBc/Hz의 특성을 나타내고 있다. 스펙트럼 분석기 내부의 중간 주파 증폭기 대역폭인 resolutoin

대역폭이 10 KHz 인데 이를 1Hz로 정규화시키면<sup>(14)</sup>  
 각각

$$-49 \text{ dBm} + 2.5 \text{ dB} - 10\log(1.2 \cdot 10 \text{ KHz}) \approx$$

$$-87.3 \text{ dBc/Hz}$$

$$-57.2 \text{ dBm} + 2.5 \text{ dB} - 10\log(1.2 \cdot 10 \text{ KHz}) \approx$$

$$-95.5 \text{ dBc/Hz}$$

의 측정치와 일치하는 계산치를 얻을 수 있다.

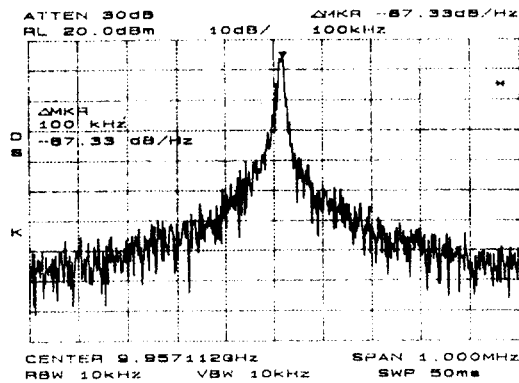


그림 17. Hair-pin공진 VCO의 위상잡음 스펙트럼(SPAN: 1 MHz)

Fig. 17. Phase noise spectrum of hair-pin resonator VCO (SPAN:1 MHz)

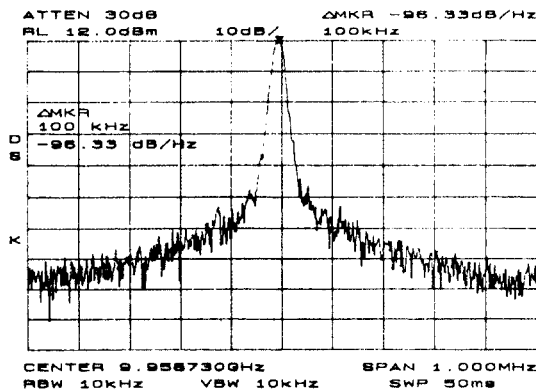


그림 18. VCDRO의 위상잡음 스펙트럼(SPAN:1 MHz)

Fig. 18. Phase noise spectrum of VCDRO(SPAN:1 MHz)

그림 19는 3-terminal MESFET 바랙터에 인가된 리액턴스 전압 대 중심주파수의 변화에 대한 그래프이며  $V_{gr} \approx 1.2 \text{ V}$ 에서 설계주파수를 얻을 수 있었다.

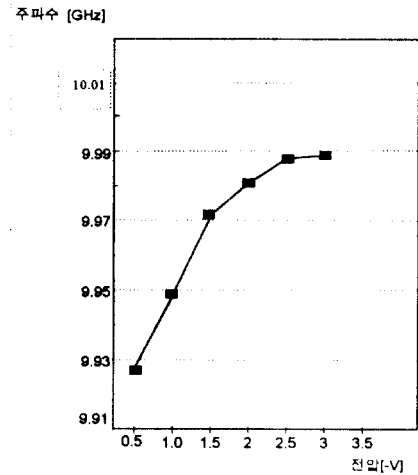


그림 19. 리액턴스 전압( $V_{gr}$ )에 대한 주파수 응답

Fig. 19. Frequency response vs. reactance voltage( $V_{gr}$ )

표 1은 10 Gbps 클럭보상회로를 위한 FPLL용 전압제어발진기의 설계 사양과 측정된 VCO의 성능 제원을 보여준다.

표 1. 전압제어발진기의 설계 사양과 측정된 VCO의 성능 제원

Table 1. Specification and performance of the VCO

	설계 사양	성능 제원
중심주파수	9.95328 GHz	9.95328 GHz
출력	13 dBm $\pm$ 1 dBm	12.67 dBm
Harmonics	< -20 dBc	-28 dBc
Phase Noise single sideband	-70 dBc/Hz @100 KHz	-87 dBc/Hz @100 KHz
Frequency Tuning Range( $\Delta f$ )	500~5000 ppm	5000 ppm
Modulation Sensitivity	30~300 MHz/V	30~300 MHz/V
크기(inch)	< 0.75 $\times$ 0.5	0.75 $\times$ 0.5

## V. 결 론

본 연구에서는 마이크로스트립 hair-pin공진기를 이용하여 10 Gbps광전송시스템을 위한 클럭보상/데이터재생 회로용 전압제어발진기를 설계 및 제작하였다. 고안정 전압제어 발진기에 사용되는 유전체공진기 대신 기존의 마이크로스트립필터에 응용되었던 hair-pin공진기를 새롭게 적용하므로써 다음의 개선점을 얻을 수 있었다. 첫째, 지금까지 광전송시스템에서 사용되던 클럭보상 데이터재생회로의 package 전압제어 발진기를 대체하므로써 평면집적화를 가능케 하였다. 둘째, 주파수 가변 소자로서 3-terminal MESFET바랙터의 공핍층 캐패시턴스 와 hair-pin공진기의 리액턴스 평탄도를 이용하여 1~2%의 대역폭과 제어전압에 대한 높은 민감도를 얻을 수 있었다. 또한 입체구조로 인해 MMIC응용에 불리한 유전체공진기 대신 평면형태이면서 콤팩트한 크기의 hair-pin 공진기를 사용하므로써 3-terminal MESFET 바랙터와 더불어 MMIC의 응용과 공정 단순화에 대한 가능성을 제시하였다.

본 논문에서 설계 제작된 발진기는 기본적으로 광전송시스템용 클럭보상 데이터재생회로에 이용되며 위성방송용 LNB, direct frequency-modulator등에 응용할 수 있다. 또한 ILO (Injection Locked Oscillator) 나 PLO (Phased Locked Oscillator)로 개선하여 고안정 신호원을 발생하므로써 VAST 시스템에서 저속단말기용 발진기, 협대역 마이크로웨이브 무선 LAN 시스템 또는 Point-to-point 무선중계장치 등의 국부발진신호원으로 응용할 수 있으리라 본다.

## 참 고 문 헌

1. Morikazu Sagawa, Kennichi Takahashi, and Mitsuo Makimoto, "Miniaturized Hair-pin Resonator Filter and Their Application to Receiver front-end MIC," *IEEE Transactions on Microwave Theory and Technique*, vol. 37, NO. 12, December 1989
2. J. Y. Lee and U. S. Hong, "Voltage Controlled Dielectric Resonator Oscillator using a 3-terminal

- MESFET Varactor," *Electronics Letters*, 4th August 1994 vol. 30, No. 16
3. A. Podcameni and L. A. Bermudez, "Large signal design of GaAs FET oscillator using input dielectric resonators," *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-31, pp. 358-361, April 1983
4. W. R. Curtice, "A MESFET model for use the design of GaAs integrated circuit," *IEEE Trans. Microwave Theory and Tech.*, vol. MTT-28, pp. 448-456, May 1980
5. Tzu-Hung chen and M. S. Shur, "A capacitance model for GaAs MESFETs," *IEEE Trans. Electron Device*, vol. ED-12, pp. 883-891, May 1985
6. J. Lin and T. Itoh, "Tunable Active Bandpass Filter using 3-terminal MESFET Varactor," *IEEE MTT-S Digest*, pp. 921-924, 1992
7. W. R. Curtice and M. Ettenberg, "A nonlinear GaAs model use in the design of output circuits for power amplifier," *IEEE Transactions on Microwave Theory and Technique.*, vol. MTT-33, pp. 1383-1394, Dec. 1985
8. V. Hwang and T. Itoh, "An effective approach for large signal modelling and analysis of the GaAs MESFET," *IEEE Transactions on Microwave Theory and Technique.*, vol. MTT-35, pp. 396-402, April 1987
9. Yusuke Tajima, B. Wrona and Katsuhiko Mishima, "GaAs FET large-signal model and its application to circuit design," *IEEE Trans. Electron Device*, vol. ED-28, pp. 171-175, Feb. 1981
10. George D. Vendelin, A. M. Pavo and V. L. Rohde, *Microwave Circuit Design using Linear and Nonlinear Techniques*, Wiley New york, 1990
11. Eric Holtzman Ralston Robertson, *Solid-State Microwave Power Oscillator Design*, Artech House, 1992
12. David H. Schrader, *Microstrip Circuit Analysis*, Prentice Hall 1995
13. Terry Edwards, *Foundations for Microstrip Circuit Design* 1992
14. 김 태희, X-Band 위성방송 수신용 이중편파 저잡

음 주파수 변환기 설계에 관한 연구 고려대학교  
대학원 전자공학과 pp. 107, 1993. 12



**연 영 호(Young Ho Yon)** 정회원  
1971년 9월생  
1995년: 광운대학교 전자통신공  
학과(공학사)  
1995년~현재: 광운대학교 대학원  
전자통신공학과 석사과  
정 재학중  
※주관심 분야: MIC 및 MMIC  
회로 설계, 비선형 초고주파회  
로 해석 및 설계

**이 수 열(Su Yoel Lee)** 정회원  
1970년 6월생  
1994년: 광운대학교 전자통신공학과(공학사)  
1994년: 광운대학교 대학원 전자통신공학과(공학석사)  
1996년~현재: RF 하이텍 연구소(연구원)  
※주관심 분야: MIC 및 MMIC 회로 설계, 비선형 초  
고주파회로 해석 및 설계

**이 주 열(Ju Yoel Lee)** 정회원  
한국통신학회지 제21권 제4호 참조

**유 태 환(Tae Whan Yoo)** 정회원  
1981년: 서울대학교 원자핵공학과(공학사)  
1983년: 한국과학기술원 물리학과(공학석사)  
1993년: Texas M&A University, Electrical Engineer-  
ing(공학박사)  
1983년~현재: 한국전자통신연구소  
※주관심 분야: 광통신시스템, 초고속전자회로, 마이  
크로파/밀리미터파를 이용한 무선 통  
신 등임

**박 문 수(Moon Su Park)** 정회원  
1978년: 경북대학교 전자공학과(공학사)  
1981년: 서울대학교 전자공학과(공학석사)  
1993년: The University of Sydney, Electrical Engin-  
eering(공학박사)  
1982년~현재: 한국전자통신연구소, 현재 광통신연구  
실 실장  
※주관심 분야: 초고속광링크, 초고속 전자회로, 광무  
선기술 등임

**홍 의 석(Ui Seok Hong)** 정회원  
한국통신학회지 제21권 제4호 참조