

# 동기 프리앰블이 없는 OFDM 시스템의 동기회로 설계 및 구현

正會員 南 宇 春\*, 韓 榮 烈\*\*

## Design and Implementation of the Synchronization Circuit for OFDM System Without Synchronization Preambles

U Chun Nam\*, Young Yearl Han\*\* *Regular Members*

※본 연구는 한국과학재단 핵심전문 연구비(941-0900-044-2) 지원으로 수행되었으며 자원에 감사드립니다.

### 요 약

본 논문에서는 동기를 위한 별도의 정보를 송신하지 않는 OFDM 시스템에서 순수데이터만으로 동기를 취하는 알고리즘을 제안하고, OFDM 수신기의 동기회로를 설계, DSP 칩을 사용하여 하드웨어로 구현하였다. 수신시 DFT 구간의 불일치가 잡음에 의한 신호점의 퍼짐과 같이 신호점의 퍼짐으로 나타남에 따라 퍼짐의 정도로 블록의 초기동기를 이루고 이 정보로부터 보호구간을 제거한 데이터를 이용 early-late 회로를 구성하여 블록의 동기 추적을 하도록 하였고, DSP 칩 TMS320C30을 사용하여 1200bps 데이터를 복원하는 복조기를 제작하여 알고리즘의 타당성을 입증하였다. 제작된 보드의 클럭은 30MHz로 한개의 샘플 구간동안 2회의 128차 복소수 FFT를 수행하여 매 샘플마다 DFT 구간의 불일치에 의한 신호점의 퍼짐을 계산하고 대부분의 일을 소프트웨어로 처리하여 수신기의 하드웨어를 간단히 할 수 있다.

### ABSTRACT

In this paper, we propose an algorithm of block synchronization that uses data without synchronization preambles. Block synchronization system is implemented using the DSP chip employing the proposed algorithm. The data spread of the DFT blocks is proportional to the offset of DFT block and this information is used to achieve the block synchronization in the receiver. The initial block synchronization and the clock synchronization

\*주성전문대학 전자통신학과  
\*\*한양대학교 전자통신공학과  
論文番號: 97007-110  
接受日字: 1997年 1月 10日

between transmitter and receiver are achieved using the early-late circuit after removal of the guard interval. The hardware implementation is carried out using the DSP chip TM320C30 to verify the proposed block synchronization algorithm with the data rate 1200bps. The DSP chip calculates the spread of the 128 complex FFT in the receiver with the system clock 30MHz. It is believed that the proposed synchronization algorithm can be used in the design of OFDM block synchronization with the high processing DSP chip.

## I. 서론

디지털 오디오(audio)와 디지털 텔레비전 방송 시스템의 구현이 구체화됨에 따라 이에 대한 전송방식이 연구되고 있다. 유럽에서는 Eureka 프로젝트에 의해 디지털 음성 방송 시스템(DAB: Digital Audio Broadcasting)의 전송방식으로 OFDM(Orthogonal Frequency Division Multiplexing)을 표준으로 삼고 있어 우리나라도 이에 대한 연구가 진행되고 있다. 디지털 방송 데이터와 같이 많은 양의 데이터를 전송하기 위하여 대역폭 효율이 좋고 이동환경에서 유지되는 다중로 페이딩에도 적합한 전송방식이 필요하다. 단일 반송파를 사용하는 디지털 변조방식(SCM; Single Carrier Modulation)으로 고속의 데이터를 도심지에서 전송하는 건물동에 의해 반사되는 반사파 등으로 전력저연 프로파일(power profile)이 심하여 심볼간 간섭을 일으켜 신호 검출이 어려워진다. 이러한 난점을 극복하기 위하여 디지털 방송 전송으로 OFDM이 연구되고 있다.[1][2][3][4][5]

FDM(Frequency Division Multiplexing)은 스펙트럼 중복이 나타나지 않으며 각 부반송파(subcarrier)의 신호대역이 중첩되지 않는다. 그러나 OFDM에서는 스펙트럼 효율을 최대한 높이기 위하여 신호간 스펙트럼은 중복되나 주파수 간격을, 데이터 심볼을  $T_d$ 로 N개의 심볼이 한개의 OFDM 심볼( $T_s$ )을 구성할 때,  $1/T_s$ 의 정수배가 되도록하여 적교성을 유지하도록 한다. 또한 부반송파의 수를 증가시킬수록 심볼의 길이를 길게 할 수 있으므로 페이딩 채널의 지연 프로파일에 의한 영향을 없앨 수 있다.

모든 통신 시스템에서 중요한 부분을 차지하고 있는 것이 전송방식 선택과 동기 문제다. 본 논문에서는 가장 핵심이 되는 OFDM의 동기 알고리즘을 제시하고 기저대역 동기회로를 구성하여 그 알고리즘의 타당성을 검증하고자 한다.

OFDM에서는 송신측에서 IDFT(Inverse Discrete Fourier Transform)와 수신측에서 DFT(Discrete Fourier Transform)를 사용하므로 수신측에서 DFT를 하기 위하여 DFT의 구간과 정확한 심볼의 동기가 요구된다. 만일 동기가 이루어지지 않으면 수신측에서 DFT를 하기 위한 정확한 샘플시점(sampling time)을 알 수 없을 뿐더러 DFT 구간의 시작점을 알 수 없어 송신한 데이터가 아닌 엉뚱한 데이터를 검출하게 된다. 동기는 짧은 자동적으로 이루어지야 하고, 동기가 이루어지면 계속 동기 상태를 유지시키도록 하여야 하며 어떤 요인으로 동기가 흐트러지더라도 다시 동기 상태가 되도록 하여야 한다.

2상에서는 OFDM 신호의 생성과 복원에 대하여 논하고 3상에서는 실계를 위한 시스템 파라미터의 선정, 구현 방법을 제시하고 4상에서는 제작된 시스템에 대한 고찰, 5상에서는 결론을 맺고 앞으로의 연구과제를 제시하였다.

## II. OFDM시스템

### 2.1 OFDM 신호생성

데이터 심볼을  $f_d (=1/T_d)$ 로 공급되는 N개의 직렬 심볼은 N개의 반송파로 변조되며 각 반송파의 주파수는  $f_k = \frac{k}{NT_d} = \frac{k}{T_s}$ ,  $k=0, 1, \dots, N-1$ 이 된다.[6][7][8]

생성된 OFDM 신호  $S(t)$ 는

$$S(t) = \sum_{k=0}^{N-1} [a(k) \cos(2\pi f_k t) + b(k) \sin(2\pi f_k t)] \quad (1)$$

$T_s$ : OFDM 심볼주기

$f_k$ : k번째의 반송파 주파수

여기 같은 표현을 복소해석적(complex analytic)으로 표현하면 다음과 같다.

$$S(t) = \text{Re} \left[ \sum_{k=0}^{N-1} s(k) e^{-j2\pi f_k t} \right] \quad (2)$$

$\text{Re}[\bullet]$ 는  $[\bullet]$ 의 실수를 나타내며  $s(k) = a(k) + jb(k)$ 이다.

OFDM 신호를  $T_s$  간격으로 표본화하고 ( $t = mT_s$ ) 복소수로 나타내면

$$S(mT_s) = \sum_{k=0}^{N-1} s(k) e^{-j2\pi km/N}, 0 \leq m \leq N-1 \quad (3)$$

이다. 이는 이산푸리에변환(DFT)형태가 됨을 알 수 있다. DFT를 이용하여 신호처리를 할 수 있다는 것은 디지털신호처리(DSP)기술을 이용할 수 있으므로 변조부를 디지털화할 수 있다.

다음은 OFDM 신호 전송에 필요한 DFT의 특성에 대하여 알아본다. OFDM은 송신기에서  $\pm 1 \pm j$ 의 테이터를 역 DFT(IDFT)을 취하여 송신하고 수신기에서는 역동작으로 DFT를 취한 후 송신된 테이터를 복원한다. DFT와 IDFT는 다음과 같다.

$$X(k) = \sum_{n=0}^{N-1} x(n) e^{-j2\pi nk/N}, 0 \leq m \leq N-1 \quad (4)$$

$$x(n) = \frac{1}{N} \sum_{k=0}^{N-1} X(k) e^{+j2\pi nk/N}, 0 \leq m \leq N-1 \quad (5)$$

N은 블록당 테이터 심볼갯수이다.

테이터열  $X(k)$ 가 복소수일 때  $x(n)$ 도 일반적으로 복소수 형태의 테이터 열이 되고  $X(k)$ 의 열이 대칭이면 실수부만 있는 테이터열  $x(n)$ 을 얻을 수 있다.

만일  $X(k) = a(k) + jb(k)$ 이고  $x(n) = c(n) + jd(n)$ 이면

$$X(k) = \sum_{n=0}^{N-1} (c(n) + jd(n)) \left[ \cos\left(\frac{2\pi nk}{N}\right) - j\sin\left(\frac{2\pi nk}{N}\right) \right] \quad (6)$$

가 되며

$$x(k) = \frac{1}{N} \sum_{k=0}^{N-1} (a(k) + jb(k)) \left[ \cos\left(\frac{2\pi nk}{N}\right) + j\sin\left(\frac{2\pi nk}{N}\right) \right] \quad (7)$$

가 된다.  $x(n)$ 이 실수가 되기 위하여 N이 짝수일 때  $X(0)$ 와  $X(N/2)$ 은 실수가 되어야 하고,

$$X(N-k) = X^*(k), 0 < \frac{N}{2} \quad (N \text{은 우수}) \quad (8)$$

가 되어야 한다.  $X^*(k)$ 는  $X(k)$ 의 공액이다. N이 홀수일 때는  $X(0)$ 는 실수가 되어야 하며

$$X(N-k) = X^*(k), 0 \leq \frac{N-1}{2} \quad (N \text{기수}) \quad (9)$$

가 되어야 한다. 만일 N이 짝수이고  $b(0) = 0, b(N/2) = 0$ 이면  $x(n)$ 은 다음과 같이 쓸 수 있다.

$$x(n) = \frac{1}{N} \left[ a(0) + 2 \sum_{k=1}^{\frac{N}{2}-1} (a_k^2 + b_k^2)^{\frac{1}{2}} \cdot \cos\left(\frac{2\pi nk}{N} + \tan^{-1}\left(\frac{a(k)}{b(k)}\right)\right) \right], 0 \leq n \leq N-1 \quad (10)$$

만일 N이 홀수이면  $x(n)$ 은 다음과 같다.

$$x(n) = \frac{1}{N} \left[ a(0) + 2 \sum_{k=1}^{\frac{N-1}{2}} (a_k^2 + b_k^2)^{\frac{1}{2}} \cdot \cos\left(\frac{2\pi nk}{N} + \tan^{-1}\left(\frac{a(k)}{b(k)}\right)\right) \right], 0 \leq n \leq N-1 \quad (11)$$

일반적인 OFDM 시스템 블록도는 그림 1과 같다.

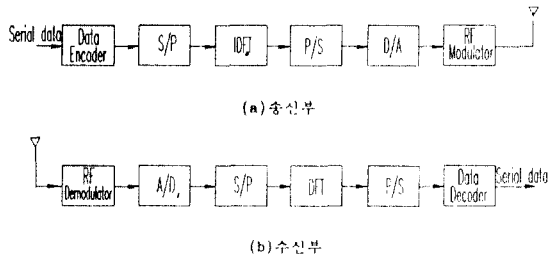


그림 1. OFDM 시스템 블록도

입력된 직렬 테이터는 부호화기에서 실수와 허수로 한 조를 형성한 후 테이터 직렬병렬 변환기에 의하여 병렬로 되며 IDFT를 한 다음 병렬직렬 변환기를 통하여 테이터 열로 만들고 D/A 변환기를 통하여 연속 기저대역 신호로 만들어지며 반송파에 변조하여 송신하게 된다. 수신측에서는 RF 복조기에서 연속 기저대역 신호로 만든 후 A/D 변환기를 이용하여 샘플링하고 S/P변환기에서 병렬로 만든 다음 DFT를 한다. P/S 변환기를 통하여 테이터 복조기에서는 실수부와 허수부를 분리한 다음 송신된 직렬 테이터를

복원한다. IDFT와 DFT는 IFFT(Inverse Fast Fourier Transformation)와 FFT를 이용하여 고속처리 할 수 있다.

IDFT 출력 형태에 따른 전송방법은 그림 2에 나타내었다.

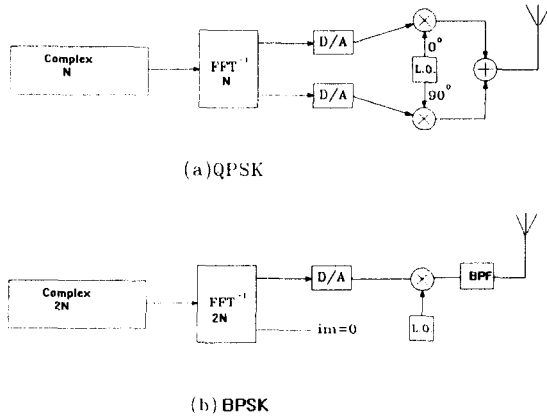


그림 2. OFDM의 전송방식의 블록도

그림 2의 (a) QPSK의 전송방식으로 입력된 신호를  $\pm 1$ 의 열이라 할 때 두 비트를 모아 실수와 허수부로 나누면  $\pm 1 \pm j$ 의 4개의 종류로 모아진다. 입력된 데이터를 이렇게 분류한 다음 IDFT를 취하여 실수부와 허수부를 직렬로 만든 다음 D/A변환기를 통하여 연속 기저대역 신호로 변환한 다음 실수부와 연속 기저대역 신호는 RF의  $\cos \omega_c t$ 에 곱하고 허수부의 연속 기저대역 신호는 RF의  $\sin \omega_c t$ 에 곱한 다음 1채널 신호와 Q채널 신호를 더하여 전송한다. 그림 2의 (b) BPSK 방식으로 수식에서  $x(n)$ 이 실수만 나타나므로 RF  $\cos \omega_c t$ 을 곱하여 전송한다. 이것은 양측파대 변조로 상측파대와 하측파대가 있으므로 대역통과 여파기를 사용하여 하나의 측파대를 전송하면 일종의 SSB 변조 방식이 된다. 이 방식은 수신기에서 복조하기 위하여 하나의 반송파만 필요하고 실수부만을 전송하여 회로가 간단하지만 2N차 FFT를 수행해야하므로 빠른 속도의 DSP 칩이 필요하다.

2.2 보호구간(guard interval)

전송채널에 의해 심볼 상호간의 간섭(intersymbol interference: ISI)이 생기면 OFDM 반송파간의 직교

성은 더 이상 유지될 수 없다. 이 문제를 해결하기 위하여 복사되는 에너지는 조금 회생되지만 전송심볼(블록)간에 보호구간을 집어넣어 채널에 의해 생기는 심볼상호간의 간섭을 흡수한다. 이 보호구간에는 원래의 전송신호를 순환확장(cyclic extension)하여 전송한다.

순환확장은 다음과 같다. 한개 블록의 길이가 N이고 채널의 임펄스응답  $h(n)$ 이 길이  $M(M \geq N)$ 이라면 순환 확장된 새로운 길이 N은  $N + M - 1$ 이 된다. 그래서 원래의 심볼 열  $x$ 는 새로운 심볼 열  $x'$ 로 확장된다. 즉,

$$x = \{x(0)x(1)x(2) \dots x(N-1)\} \rightarrow x' = \{x(N-M+1)x(N-M+2) \dots x(N-1)x(0)x(1) \dots x(N-1)\} \quad (12)$$

이와 같다.

유한한 길이의 임펄스 응답  $h(n)$ 의 길이가 M이면, 각 심볼  $x'$ 은 마치 모든 시간에서 주기적으로  $x$ 가 반복되는 것으로 생각할 수 있다. 또한 채널을 통과한 수신 신호는  $x$ 와  $h$ 간의 순환 컨볼루션(circular convolution)으로 표현할 수 있다.

$$\{h(n)\} \circledast x \leftrightarrow \{H(k)\} X \quad (13)$$

여기서  $X$ 는  $x$ 의 DFT이고 “ $\circledast$ ”는 순환 컨볼루션을 나타낸다. 주파수  $k$ 에서  $H(k)$ 를 알면 각 심볼에서  $H(k)$ 에 의한 심볼간 간섭(intersymbol interference)을 알아낼 수 있다.[7]

2.3 OFDM 신호 복원

(1) 블록 동기

본절에서는 OFDM신호의 동기를 맞추는 방법을 제시하고 이를 컴퓨터 시뮬레이션을 통해 증명해 본다.[9] 앞서서도 설명했던 바와 같이 송신측에서 IDFT를 해서 보낸 신호를 수신측에서 DFT해서 복원한다. 송신하고자 하는 데이터열 중에서 홀수번째 데이터는 실수부에 짝수번째 데이터는 허수부에 넣어 여러 쌍을 그림 3과 같이 한 블록으로 잡아 IDFT해서 신호를 전송한다.

예를 들어 총 128개(1 1 1 -1 -1 1 -1 ...)의 데이

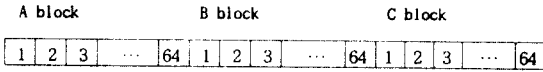
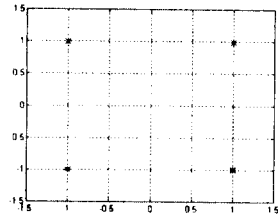


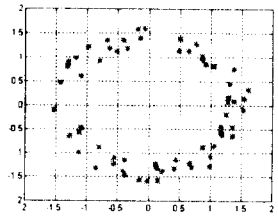
그림 3. OFDM의 전송신호 블록

터열을 전송하고자 한다면 첫번째와 두번째 데이터를 묶어  $1+j$ , 세번째와 네번째 데이터를 묶어  $1-j$ , ...,의 64개의 복소수 쌍을 만든 후 순서대로 A 블록의 1, 2, 3, ...64까지의 메모리에 넣어준다. 보내고자 하는 다음 데이터열들을 A 블록과 같은 방법으로 복소수 쌍을 만든 후 B 블록의 각각의 메모리에 넣어준 후 A 블록의 1번 메모리부터 64번 메모리까지, B 블록의 1번 메모리부터 64번 메모리까지, C 블록의 1번 메모리부터 64번 메모리까지 각각 IDFT해서 송신한다. 만약 수신측에서 정확하게 동기를 잡아 A 블록의 1번 메모리부터 64번 메모리까지, B 블록의 1번 메모리부터 64번 메모리까지, C 블록의 1번 메모리부터 64번 메모리까지 각각 DFT를 한다면 원래의 신호 (1 1 1 -1 -1 1 1 -1 ...)를 복원해 낼 수 있다. 그러나 수신측에서는 어느 메모리가 각 블록의 첫번째 메모리인지 알 수 없으므로 한개의 메모리를 벗어나 A 블록의 두번째 메모리부터 B 블록의 첫번째 메모리까지, B 블록의 두번째 메모리부터 C 블록의 첫번째 메모리까지 64개의 메모리를 DFT할 수도 있다. 이런 경우에는 원래의 데이터가 아닌 다른 값들이 복원된다. 그림 4는 동기가 맞았을 때와 동기가 맞지 않았을 때 복원해낸 값들의 분포를 컴퓨터 시뮬레이션을 통해 그려보았다.

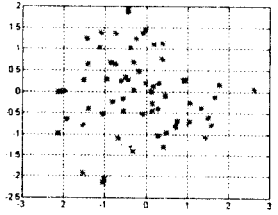
그림 4의 (a)에서 보는 바와 같이 동기가 정확히 맞았을 때는 DFT된 값들은  $\pm 1 \pm j$ 의 네 값으로 복원이 되고 동기가 맞지 않았을 때는  $\pm 1 \pm j$  외의 다른 값들로 변하여 복원이 됨을 알 수 있다. 동기가 벗어나는 정도가 커질수록 DFT하여 복원한 값들은 점점 더 퍼져서 분포함을 알 수 있다. 위의 예에서는 32개의 메모리를 벗어났을 때 가장 많이 퍼져서 분포함을 알 수 있다. 이억은 A 블록의 32개의 메모리와 B 블록의 32개의 메모리로 DFT함으로써 복원하고자 하는 원래신호의 IDFT한 값들을 가장 적게 넣어서 DFT한 결과이다. 만약 그 이상의 메모리가 벗어난다면 DFT할때 A 블록의 메모리는 줄어들지만 B 블록의 메모리의 개수가 늘어나므로 B 블록에 동기를 맞춰가게



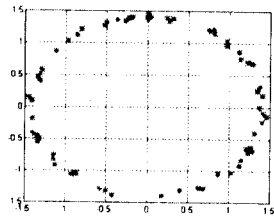
(a) 동기가 정확히 맞았을 때



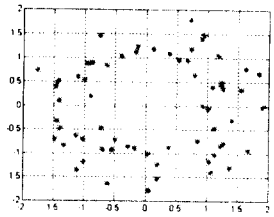
(b) 1 메모리 벗어났을 때



(c) 2 메모리 벗어났을 때



(d) 3 메모리 벗어났을 때



(e) 32 메모리 벗어났을 때

그림 4. 동기가 맞았을 때와 맞지 않았을 때의 복원 데이터의 신호점

되므로 퍼지는 정도가 다시 줄어들고 B 블록에 동기가 맞았을 때  $\pm 1 \pm j$ 의 값들로 복조가 되므로 그림 4의 (a)와 같은 분포를 갖게 된다. 만약 A 블록의 동기가 벗어난다면 B 블록의 동기도 A 블록의 동기가 벗어나 만큼 벗어나게 되고 마찬가지로 벗어난 메모리에 비례하여 DFT한 값의 분포가 점점 퍼지게 된다. 그러나 분포하는 점들은 송신하는 데이터열들이 다르다면 일치하지는 않는다. 만약 수신측에서 동기를 정확히 맞춰 DFT했을 때는 A 블록의 값들과 B 블록의 값들이  $\pm 1 \pm j$ 로만 복원이 되므로 각 메모리의 복원된 값들의 실수부와 허수부 각각에 제곱을 해서 메모리의 번호가 일치하는 것의 실수부는 실수부끼리 허수부는 허수부끼리 빼서 모든 값을 더한다면 그 결과는 "0"이 된다. 그러나 동기가 맞지 않았을 경우 결과는 "0"이 되지 않는다. 메모리 한개를 벗어났을 경우 그림 4의 (b)에서 보는 바와 같이  $\pm 1 \pm j$ 는 아니지만 점들이 크게 퍼지지 않고 원형으로 뭉쳐 있는 것을 알 수 있다. 앞에서처럼 실수부와 허수부 각각의 값을 제공한다면 모든 값들은 1사분면에 분포한 값들을 제공한 것과 비슷하게 1사분면에 분포한다고 볼 수 있다. B block의 값들도 마찬가지이다. 이렇게 뭉쳐있는 값끼리(메모리의 번호가 일치하는 값의 실수부는 실수부의 제곱끼리 허수부는 허수부의 제곱끼리) 빼준다면 0이 아닌 값이 나오게 된다. 메모리를 두개 벗어나게 된다면 그림 4의 (c)에서 보는 것과 같이 DFT를 통해 복원한 점들은 메모리 한개를 벗어났을 때 복원한 점보다 더 퍼져서 분포하는 것을 알 수 있다. 앞에서 계산한 것같이 계산을 한다면 결과 값이 메모리 한개를 벗어났을 때의 계산보다 더 큰 값이 나오게 된다. 마찬가지로 메모리가 세개 벗어났을 때의 결과 값은 두개 벗어났을 때 보다 더 커지고 32개의 메모리를 벗어났을 때 퍼진 정도가 가장 크므로 가장 큰 값이 나오게 된다. 이상의 과정을 식으로 간단히 정리해 보면

$$R = \sum_p |(Re_{B,p})^2 + (Im_{B,p})^2 - (Re_{A,p})^2 - (Im_{A,p})^2| \quad (14)$$

이다. 절대값을 위한 것은 퍼진 점들의 상대적인 거리를 구하는 개념으로 해석했기 때문이다. 이 식을 일반화하기 위해 A block을 1번 block으로, B block을 2번 block으로, C block을 3번 block으로 고친 후,

이를 정규화 해주기 위해  $\sum_p [(Re_{i,p})^2 + (Im_{i,p})^2]$ 로 나눠주고 오차에 의한 변화폭을 줄이기 위해 여러 블록을 잡아 평균을 내면 다음과 같다.

$$S = \frac{\sum_i \left\{ \frac{(\sum_p |(Re_{i,p})^2 + (Im_{i,p})^2 - (Re_{i-1,p})^2 - (Im_{i-1,p})^2|)}{\sum_p [(Re_{i,p})^2 + (Im_{i,p})^2]} \right\}}{i-1} \quad (15)$$

여기서 i는 잡아주는 블록의 수이고,  $Re_{i,p}$ ,  $Im_{i,p}$ 는 각각 i번째 블록의 p번째 신호의 실수부와 허수부를 나타낸다.

식 (15)의 결과 값 S는 식 (14)의 결과값 R을 정규화한 후 잡아준 블록의 각 R값들을 평균낸 값이다. 메모리가 벗어남에 따른 S값의 분포를 그려보면 그림 5와 같다.

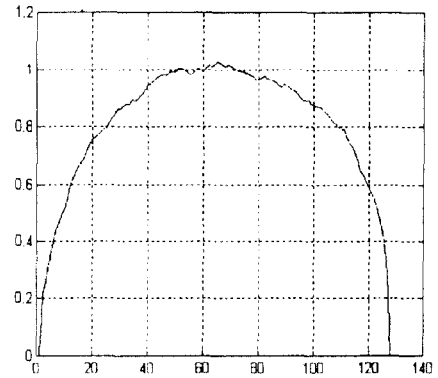


그림 5. N = 128일때 S 곡선

(2) S곡선의 선형화

그림 5의 곡선은 반원처럼 보이지만 실제로는 반타원이다.

타원의 공식은

$$\frac{(x_1 - a)^2}{a^2} + \frac{y_1}{b^2} = 1 \quad (16)$$

이므로 여기서 a(=N/2)는 잡아 준 block의 메모리의 중간값, b는 S곡선중 x축이 a일 때 y값을 나타낸다.

$$x_1 = a \pm a \sqrt{1 - \frac{y_1^2}{b^2}} \quad (17)$$

0에서 a까지의 직선의 방정식은

$$y = \frac{b}{a} x \text{ 이고} \quad (18)$$

a부터 블록의 끝까지의 직선의 방정식은

$$y = -\frac{b}{a} x + 2b \quad (19)$$

이므로  $x_1$ 의 값을 식 (18)의  $x$ 값에 넣어주면

$$y = b(1 - \sqrt{1 - \frac{y_1^2}{b^2}}) \quad (20)$$

이 되고,

$x_1$ 의 값을 식 (19)의  $x$ 에 넣어주면

$$y = -b \sqrt{1 - \frac{y_1^2}{b^2}} + 2b \quad (21)$$

가 된다.

식 (21)로부터 곡선의  $y_1$ 값을 알면 직선의  $y$ 값을 알 수 있으므로 선형화 할 수 있다. 다음 곡선은 위 방식을 이용하여 S 곡선을 선형화한 것이다.

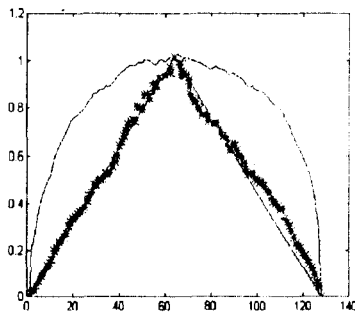


그림 6. S(N = 128) 곡선의 선형화

### Ⅲ. 설계 및 제작

본 장에서는 동기용 정보를 별도로 전송하지 않는 OFDM 시스템에서 수신기의 블록동기 추적기를 설계하고 기저대역에서의 송신된 데이터를 복원하는

기본적인 기능을 가지는 복조기를 설계하고 하드웨어로 구현하였다.

#### 3.1 시스템 블록도 및 파라미터 선정

그림 7은 본 연구에서 구현된 OFDM 시스템 블록도이다. OFDM 변조부를 보면 랜덤 신호 바깥기에서 1200bps로 직렬 데이터를 만들어 직렬/병렬 변환부에서 병렬 데이터를 만들고 전처리부에서 널(NULL) 캐리어에 해당하는 데이터에 “0”을 삽입한 후 128차 복소수 IFFT를 처리하며, 128의 1/4에 해당하는 신호를 보호구간으로 삽입하고 실수부는 실수부 D/A 변환기, 허수부는 허수부 D/A 변환기로 보내어 아날로그 신호로 만들어 채널로 전송한다. 본 논문에서는 IFFT 후의 데이터를 보면 실수부와 허수부 데이터 모두 있는데, 그림 2(b)의 BPSK 방식과 같이 실수부만 나오도록 전처리과정에서 처리할 수 있다. 이 경우 2N(=256)차 복소수 IFFT를 처리해야 하고, 더군다나 수신기의 블록동기시 A/D 변환기의 매 샘플 간격동안 2N점 복소수 IFFT를 2회 처리해야 함으로 초고속의 DSP 칩이 요구된다. 실수부, 허수부가 있는 QPSK 방식은 간단한 아날로그회로 즉, 2개의 믹서(mixer)와 한개의 90도 위상 변환기만 있으면 되는데 이는 각각 모듈이 상용화되므로 BPSK 방식보다 간단하다고 볼 수 있다.

다음은 시스템의 파라미터를 결정하는 과정이다.

OFDM 수신기의 입력 데이터의 비트율이 1200bps 이고 240bits를 하나의 블록으로 하여 전송하던 블록주기(OFDM 심볼주기)는

$$T_s = 240 \text{ bits} \times \frac{1}{1200 \text{ bps}} = 200 \text{ ms} \quad (22)$$

이다.

전처리과정에서 앞, 뒤로 각 4개 심볼에 “0”을 삽입하여 128심볼로 만들고 128점 IFFT를 하고 보호구간을 추가하면 160심볼이 되어  $T_s$  동안 160심볼을 전송해야 하므로 심볼간격은

$$T'_s = \frac{T_s}{160} = 1.25 \text{ ms} \quad (23)$$

이다.

따라서 1.25ms마다 데이터를 채널로 D/A 변환하

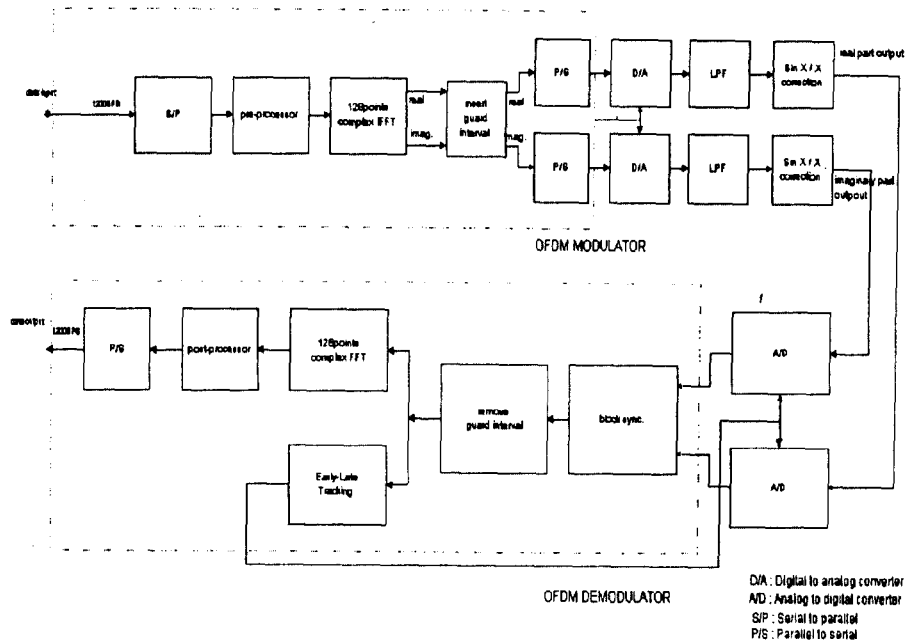


그림 7. DFT로 구현한 OFDM 시스템의 구성도

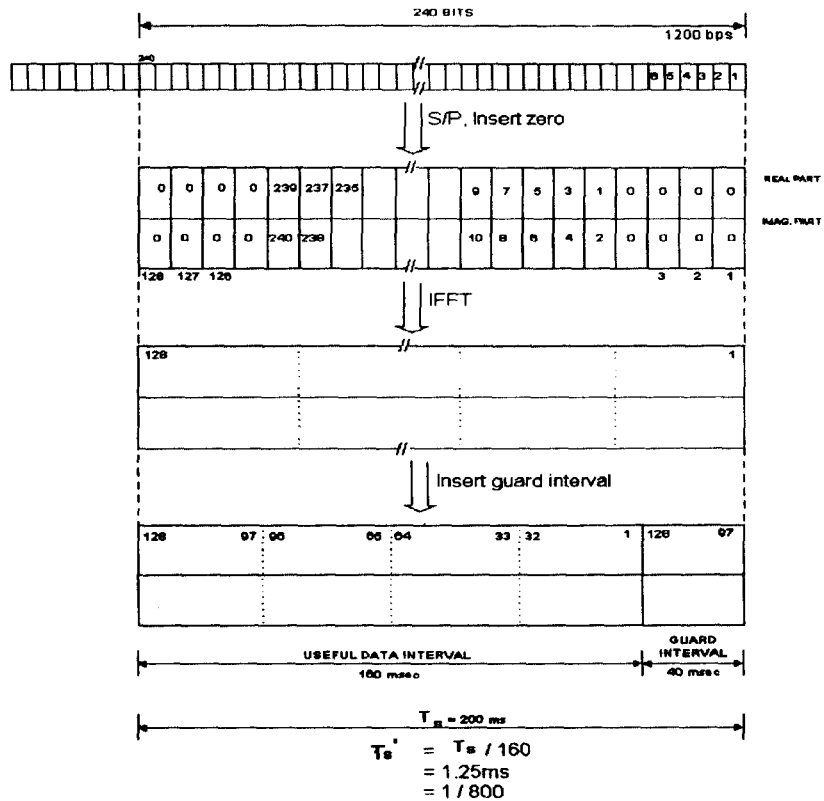


그림 8. OFDM 데이터 구조 및 심볼전송시간 구하는 방법



며 전송한다.

그림 8에 위 과정을 나타내었다.

### 3.2 OFDM 변조기

그림 9는 OFDM 송신기 H/W 구성도이다. 텍사스 인스트루먼트사의 DSP 칩 TMS320C30을 사용하였다. TMS320C30은 직렬포트가 2개 있으므로 각각을 실수부 데이터 출력과 허수부 데이터 출력용으로 사용하였고, D/A 변환기는 텍사스 인스트루먼트사의 TLC32044로 저역통과 필터와  $\frac{\sin x}{x}$  교정회로가 내장되어 있어 전체 하드웨어를 간단히 하였다.[10][11] [12] 프로그램 로딩용의 EPROM은 따로 사용하지 않고 퍼스널 컴퓨터로 TMS320C30으로 프로그램을 로딩하였다.

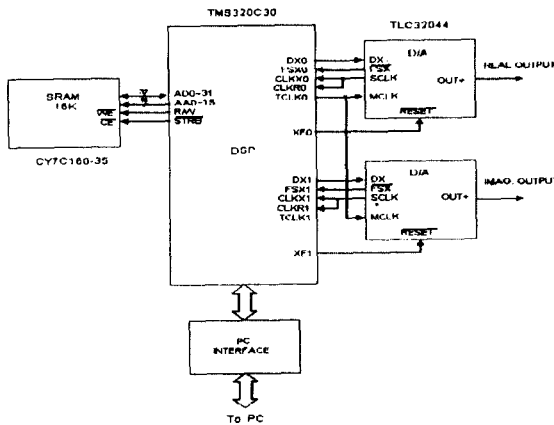


그림 9. OFDM 변조기의 하드웨어 구성도

그림 10은 OFDM 송신부의 소프트웨어 흐름도로 처리된 데이터를 매 심볼 주기마다 D/A로 내보내지며 점선으로 표시된 부분은 퍼스널 컴퓨터로 미리 데이터를 만들어 PC 인터페이스를 통하여 SRAM에 저장하여 4개 블록 주기로 데이터를 내보내도록 하였다.

### 3.3 OFDM 복조기

그림 11은 OFDM 수신기의 하드웨어 구성도이다. 구성도는 크게 A/D 변환부, 신호처리부, 데이터출력부, PC인터페이스부로 나눌 수 있다. 거의 대부분을 소프트웨어로 처리하여 하드웨어를 간단히 하였다.

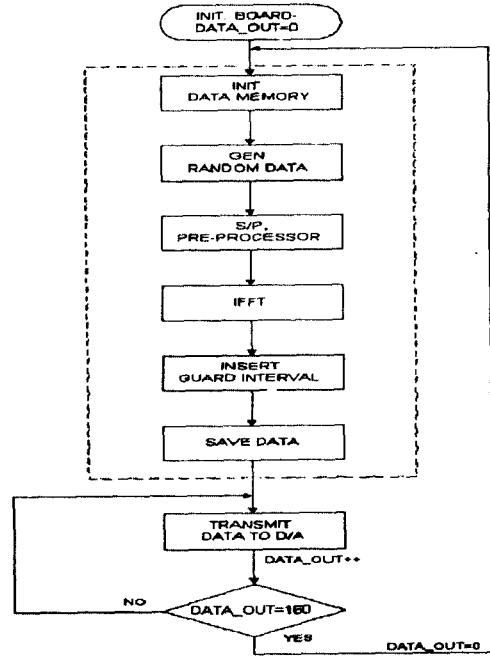


그림 10. OFDM 변조부 s/w 흐름도

PC인터페이스부는 프로그램을 DSP 칩으로 다운로드하는 역할만 한다. 두개의 A/D 변환기(TLC32044)는 각각 송신기에서 보내온 아날로그 신호를 디지털 신호로 변환하여 DSP 칩(TMS320C30)의 타이머에서 보낸 마스터 클럭으로 만들어진 쉬프트 클럭(=마스터 클럭/4)에 의해 직렬로 DSP 칩의 각각의 직렬포트로 보내진다. DSP 칩은 실수부 데이터, 허수부 데이터를 받아서 블록 동기, 동기 추적을 하는데 클럭동기는 A/D 변환기의 표본주기를 송신기의 D/A 변환기의 변환주기와 일치하도록 A/D 변환기의 내부 레지스터의 레지스터 값을 변화시켜 A/D 변환기의 표본 주기를 변화시킨다. 데이터출력은 동기가 이루어진 후에 매 블록마다 FFT를 수행한다. 데이터 출력포트는 DSP 칩의 직렬포트의 "DX1" 단자가 되도록 하고 타이머 신호 "TCLK1"을 데이터 출력클럭으로 사용하였다.

그림 12는 OFDM 복조기의 소프트웨어 흐름도이다. 블록 옵셋동기는 FFT 구간을 찾는 것으로 보호구간 제거도 같이하게 된다. 동기 동기시에는 한 블록의 160 샘플에 의하여 모두 스프레드 계산을 하

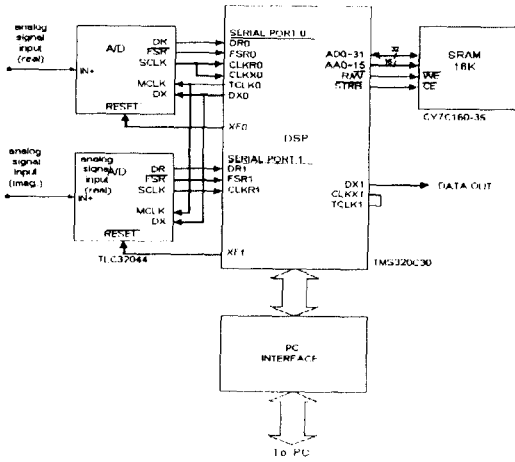


그림 11. OFDM 수신기 하드웨어 구성도

지만 동기가 이루어진 후에는 20 블록마다 64 샘플에 의하여 스프레드 계산을 수행한다. 그러나 매 샘플마다 2회의 128점 복소수 FFT 계산과 1회의 스프레드 계산을 해야하므로 처리 속도를 고려해야 하는 부분이다. 동기 추적은 매 블록마다 early-late의 에러값으로 A/D 변환기의 타이밍을 변화시킨다.

그림 13은 블록 읍셋 초기 동기를 위한 소프트웨어 흐름도이다. A/D 변환기에서 디지털로 변환된 데이터를 SRAM에 저장하는 것, 매 샘플마다 2회의 128점 복소수 FFT와 FFT 결과 값으로부터 스프레드 계산하여, 160 샘플에 해당하는 스프레드 값을 저장하는 것과, 이들 값으로부터 블록의 위치를 계산하는 크게 3부분을 나눌 수 있다.

샘플 데이터가 저장되는 메모리의 크기(메모리 맵)는 블록 읍셋 초기 동기뿐만 아니라 early-late 동기 추적을 위해서도 필요하므로 메모리 크기를 적절하게 선정할 필요가 있다.

그림 14는 최소 메모리 크기를 정하는 방법을 나타낸 것으로 블록 읍셋 초기 동기를 위하여 2개의 블록이 필요하고 early-late 동기 추적을 위하여 같이 사용된다면 실수부, 허수부 각각 608 샘플을 저장할 수 있는 메모리가 필요하다.

#### IV. 결과 및 고찰

그림 15는 본 연구에서 설계되고, 하드웨어로 구현

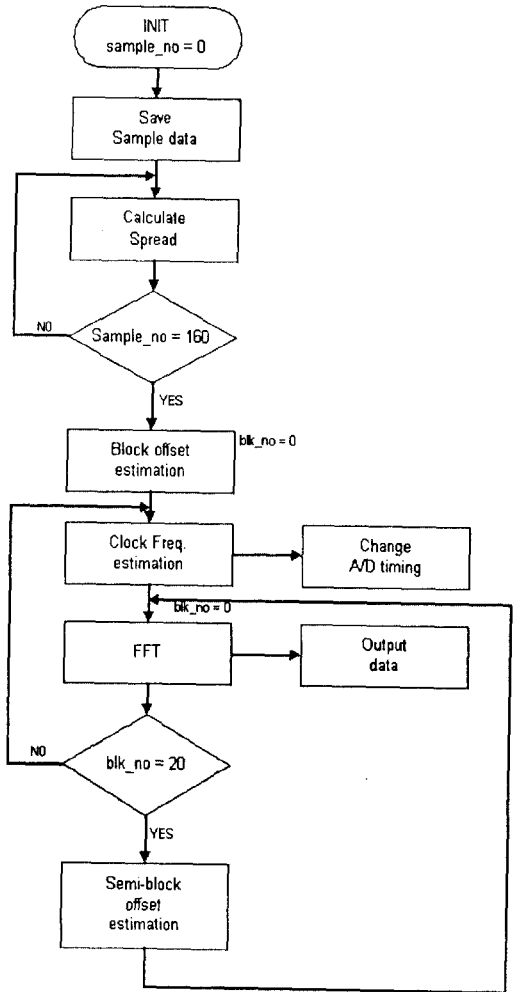


그림 12. OFDM 복조기 소프트웨어 흐름도

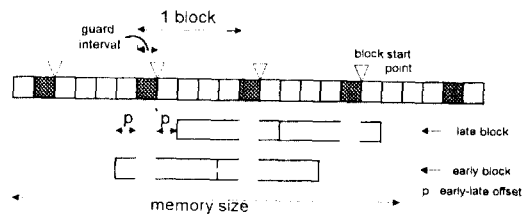


그림 13. 초기동기 소프트웨어 흐름도

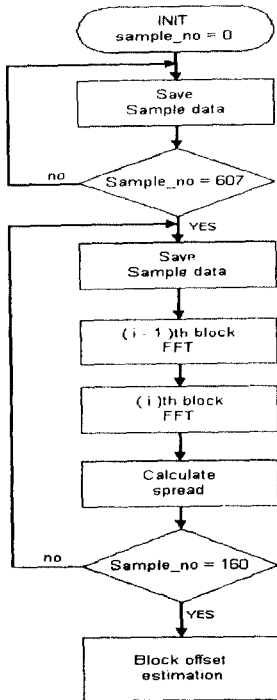
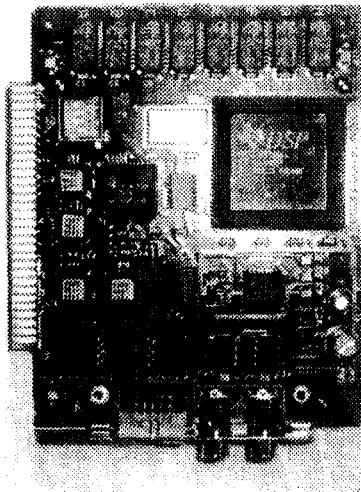
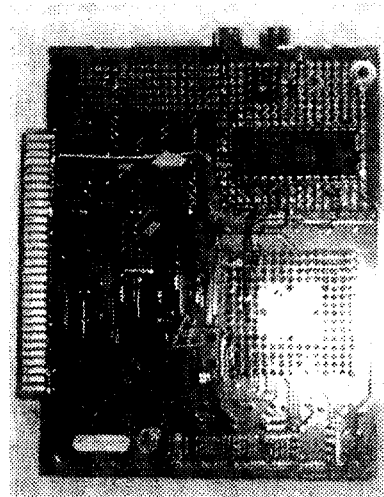


그림 14. 메모리 크기 정하는 방법



a) 앞면



b) 뒷면

그림 15. 하드웨어로 구현된 기저대역의 OFDM 복조기

된 기저대역의 OFDM 복조기 보드의 앞면과 뒷면 사진이다.

DSP 칩의 처리속도를 보면 128차 복소수 FFT는 0.23ms 스프레드 계산(early-late)에는 0.57ms가 소요되어 샘플간격 시간 1.25ms내에 모든 계산을 할 수 있었다. 그림 16은 초기동기가 이루어지고 오염된 보호구간이 제거된 경우의 블록의 벗어남정도에 따른 곡선을 나타낸것으로 블록이 많이 벗어남에 따라 값이 커지고 블록이 일치하면 "0"이 됨을 알 수 있다. 그림 17은 early-late 동기추적곡선을 나타낸 것으로 본 연구의 수신기에서는 early와 late의 간격은 32샘플로 두었다.

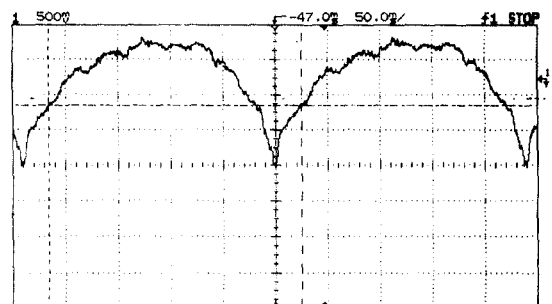


그림 16. 보호구간이 제거된 S 곡선

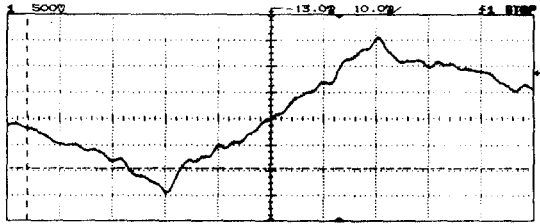


그림 17. 시험 결과의 추적 곡선

본 연구는 전송되어온 OFDM 신호에 동기정보가 없이 순수 데이터로 동기를 이루므로 수신측에서는 동기를 위한 정보를 만들기 위하여 매 샘플마다 2회의 128점 복소수 FFT를 수행하는등 많은 계산량을 필요로 한다. 즉 초기동기 과정에서 많은 시간을 요구하기 때문에 DSP 칩 한개로 1200bps 데이터를 동기 및 복조를 수행한다. 만약 더 빠른 DSP 칩을 사용한다면 고속의 수신기를 개발하는데 기여할 수 있을 것으로 사료된다.

### V. 결 론

본 연구에서는 동기를 위한 별도의 정보를 송신하지 않는 OFDM 시스템에서 순수데이터만으로 동기를 취하는 알고리즘을 제안하고, DSP 칩을 사용하여 기저대역의 OFDM 복조기를 설계, 하드웨어로 구현하였다.

DFT 구간의 불일치가 DFT 한 후에 잡음에 의한 신호점의 퍼짐과 같이 신호점의 퍼짐으로 나타남에 따라 퍼짐의 정도로 블록의 초기동기를 이루고 이 정보로부터 보호구간을 제거한 데이터를 이용 early-late 회로를 구성하여 블록과 A/D 변환기의 표본주파수의 동기 추적을 하도록 하였고, 텍사스 인스트루먼트사의 DSP 칩 TMS320C30을 사용하여 1200bps 데이터를 복원하는 수신기를 제작하여 알고리즘의 타당성을 입증하였다. 제작된 DSP 보드의 클럭은 30MHz로 한개의 샘플 주기동안 2회의 128차 복소수 FFT 수행과 매 샘플마다 신호점의 퍼짐정도를 산출하는데 가능하였다. 이를 통하여 별도의 동기용 신호의 전송없이도 동기를 이룰 수 있음을 입증하였다.

본 연구를 통하여 처리속도가 더 빠른 DSP 칩을 사용한다면 고속의 데이터를 수신할 수 있는 수신기

의 제작이 가능한 것이며, 방송시스템 뿐만 아니라 RF 모뎀을 개발하는데 기본 설계자료로 활용될 수 있을 것으로 사료된다.

### 참 고 문 헌

1. D. Kopit, "New broadcast services studied within the european broadcasting union(EBU)", Spectrum 20/20 A symposium on spectrum usage future directions in Canada. pp.11/3/1-4, May 1987.
2. M. Alard, R. Halbert, B. Le Floch, and D. Pommier, "A new system of sound broadcasting to mobile receivers", Eurocan 88' 8th European conference on electrotechnics. pp. 416-20, June 1988.
3. D. Pommier, P. A. Ratliff, "New prospects for high-quality digital sound broadcasting to mobile, portable, and fixed radio receivers", IBC 1988' International broadcasting convention pp. 349-53, Sept. 1988.
4. P.A. Ratliff, "EBU/DAB studies for a new digital sound radio broadcasting system quality for mobiles", 1st world, electronic media symposium. speakers papers. Technical symposium. pp. 377-84, Oct. 1989.
5. W.C. Jake, Microwave Mobile Communications, Wiley and Sons, 1974.
6. S.B. Weinstein, P.M. Ebert, "Data transmission by frequency-division multiplexing using the DFT", IEEE Trans. on Commun. Technol., vol. COM-19, no.6, pp. 628-634, Oct. 1971.
7. M. Alard, R. Lassalle, "Principles of modulation and channel coding for digital broadcasting for mobile receivers", EBU review, Tec. No. 224, August 1987.
8. A. Ruiz, J.M. Cioffi, and S. Kasturia, "Discrete multiple tone modulation with coset coding for the spectrally shaped channel", IEEE Trans. Commun, vol 40, No.6, pp. 1012-1029, June 1992.
9. 한영열, 김종한, 김치환, 유상선, "OFDM 수신기의 동기에 관한 연구", 한국통신학회, 하계학술대회, pp.551-555, July 1994.

10. Texas Instruments, TMS320C3x User's Guide, 1994.
11. R. Chassaing, Digital Signal Processing with C and the TMS320C30, Tohn Wiley & Sons, Inc, 1992.
12. P. Papamichalis, Digital Signal Processing Applications with the TMS320 Family, vol3, Texas Instruments, 1994.



南宇春(Nam U Chun) 정회원

1961년 3월 5일생

1984년 2월: 한양대학교 전자통신공학과 공학사

1994년 2월: 한양대학교 전자통신공학과 공학석사

1995년 9월~현재: 한양대학교 전자통신공학과 박사과정

1984년 1월~1990년 8월: 금성전기(주) 기술연구소 주임연구원

1990년 9월~1994년 2월: 생산기술연구원 선임연구원

1994년 3월~현재: 주성전문대학 전자통신학과 조교수

韓榮烈(Han Young Yearl) 정회원

1938년 6월 10일생

1960년 2월: 서울대학교 전자공학과 공학사

1976년 5월: 미주리 주립대학교 공학석사

1979년 5월: 미주리 주립대학교 공학박사

1980년~현재: 한양대학교 전자통신공학과 교수