

# 확장된 시간 영역 유한 차분법을 이용한 초고주파 능동 회로의 해석

正會員 박 재 석\*, 남 상 식\*\*, 장 상 건\*, 이 혁 재\*\*, 진 년 강\*

## An Analysis of Microwave Active Circuit using the Extended FDTD Method

Jae-Seok Park\*, Sang-Sig Nam\*\*, Sang-Gun Jang\*, Hyuck-Jae Lee\*\*,  
Youn-Kang Chin\* *Regular Members*

※이 논문은 단국대학교 연구비 지원에 의하여 연구되었음

### 요 약

본 논문에서는 확장된 시간 영역 유한 차분 알고리즘을 적용해서 초고주파 증폭기를 전파 해석하였다. 증폭기에 포함된 능동 소자는 등가 전류원을 이용해서 모델링하였다. 등가 전류원은 전자기파와 능동 소자와의 상호 작용을 특징지어 주고 시간 영역 유한 차분 알고리즘에 적용할 수 있게 해준다. 이를 확인하기 위하여 실제로 증폭기를 제작하고, 측정된 결과와 시간 영역 유한 차분법으로 해석한 결과가 잘 일치함을 보였다.

### ABSTRACT

In this paper, the extended finite difference time domain(FDTD) algorithm is applied to carry out full-wave analysis of a microwave amplifier circuit. The active device included in the amplifier is modeled by equivalent current sources. Equivalent current sources are characterizing interaction between electromagnetic waves and active devices and can be directly incorporated into the FDTD algorithm. To confirm this analysis, an amplifier is implemented. The FDTD simulation shows good agreement with measured results.

### I. 서 론

최근 초고주파 회로는 불연속 구조, 수동 소자, 그

리고 능동 소자를 포함하고 있는 MMIC(Monolithic Microwave Integrated Circuit)와 같이 고밀도로 집적화되어 가는 추세이다. 이렇게 복잡한 회로를 높은 주파수 범위에서 설계할 경우 접속 선로의 불연속에 의한 신호의 반사, 인접한 선로와 교차된 선로 사이의 누화(crosstalk), 전송 선로의 전파 지연과 분산, 그리고 서로 다른 회로 요소들 사이에서 발생하는 결합

\*단국대학교 전자공학과  
\*\*한국전자통신연구소  
論文番號: 97325-0911  
接受日字: 1997年 9月 11日

과 복사 등과 같은 전자기 현상을 고려해야 하는 어려운 문제에 직면하게 된다. 지금까지 초고주파 회로를 해석하는 데에 많이 사용되고 있는 주파수 영역 해석법은 이러한 전자기 현상들을 무시하거나 근사화시킨다는 단점이 있다.

전자기 현상을 고려해서 회로를 설계하기 위해서는 전파(full wave) 해석법이 필요하다. 전파 해석은 맥스웰 방정식의 해를 구하고 전자파와 회로 요소들 사이의 상호 작용을 포괄적으로 고려함으로써 대상 회로 내에서 발생하는 전자기 현상들을 설명할 수 있다.

전파 해석법들 중에서 시간 영역 유한 차분 방법은 시간 영역에서 맥스웰 방정식의 해를 직접 구하는 것으로써 대상 회로에 펄스를 인가하면 한 번의 계산으로 광대역의 주파수 특성을 얻을 수 있고 복잡한 구조의 해석이 용이한 장점이 있다. K.S.Yee[1]는 처음으로 등방성 매질에서의 전자파 산란 문제를 해석하기 위하여 시간 영역 유한 차분법을 적용한 이후로 최근 컴퓨터의 발달과 함께 활발히 연구되고 있다. 지금까지 발표된 많은 논문들은 시간 영역 유한 차분법을 이용해서 마이크로스트립 형태로 구성된 다양한 수동 회로들을 해석하였다[2~4]. 그러나 실제적인 초고주파 집적 회로는 증폭기, 혼합기 등과 같이 마이크로스트립 형태의 수동 회로 뿐만 아니라 집중 소자(lumped element)와 능동 소자가 함께 구성되는 경우도 많이 있다. 이러한 초고주파 능동 회로를 해석할 경우 집중 소자나 능동 소자는 확장된 시간 영역 유한 차분(extended FDTD) 알고리즘[5]을 적용하여 용이하게 모델링할 수 있다. Toland[6]는 확장된 시간 영역 유한 차분법을 이용해서 능동 안테나를 해석하였고 Kuo[7]는 증폭기를 해석하였다. Kuo는 능동 소자의 등가 회로에 대한 상태 방정식을 이산화시키기 위해 후심 차분(backward difference) 근사법을 적용하였다. 그러나 후심 차분 근사법은 중심 차분 근사법보다 이산화에 의한 오차가 크다고 알려져 있다[8].

본 논문에서 GaAs FET는 소신호 등가 회로의 전압-전류 관계식을 중심 차분 근사법으로 이산화시킨 다음 등가 전류원으로 모델링하였다. 이 등가 전류원을 확장된 시간 영역 유한 차분식에 적용하여 GaAs FET뿐만 아니라 마이크로스트립 형태의 입·출력 정합회로 및 바이어스 회로, 그리고 칩 커패시터가 포함되어 있는 초고주파 증폭기를 해석하였다. 전원은

마이크로스트립 구조에 적합하도록 전류원을 사용하여 여기(excitation)하였고 흡수 경계 조건은 진행파와 소멸파(evanescent wave)를 모두 잘 흡수할 수 있는 경계 조건[9]을 사용하였다. 그리고 실제로 제작해서 측정된 결과와 상용 초고주파 회로 해석 프로그램인 LIBRA[10]로 해석한 결과, 그리고 시간 영역 유한 차분법으로 해석한 결과들을 도식적으로 비교하였다.

## II. 시간 영역 유한 차분법

맥스웰의 회전 방정식은 해석하려는 구조 내에서 전자파의 전파 특성을 지배하는 방정식이다. 전파하는 매질이 균일성, 등방성, 균질성이고 무손실이라고 가정하면 맥스웰의 회전 방정식은 다음과 같이 쓸 수 있다.

$$\nabla \times \mathbf{E} = -\mu \frac{\partial \mathbf{H}}{\partial t} \quad (2-1a)$$

$$\nabla \times \mathbf{H} = -\epsilon \frac{\partial \mathbf{E}}{\partial t} \quad (2-1b)$$

시간 영역 유한 차분법은 식 (2-1)을 직각좌표계에서 6개의 스케일러 방정식으로 나타낸 다음 중심 차분근사법으로 이산화시켜서 전계와 자계를 시간과 공간에 대해서 모두 구하는 방법이다[1]. 시간 영역 유한 차분법은 3 차원 해석이기 때문에 해석하려는 회로에 펄스를 여기시키면 전자파가 전송선로를 따라 전파하는 것을 확인할 수 있고 전송선로의 어느 위치에서나 순시 전류와 전압을 구할 수 있다. 순시 전압과 전류를 푸리에(Fourier) 변환해서 전송선로의 특성 임피던스와 실효 유전율 뿐만 아니라 산란 파라미터를 얻을 수 있다.

### 2.1 전원 신호의 선택과 여기 방법

시간 영역 유한 차분법은 시간 영역 해석법이기에 때문에 광대역의 펄스를 인가하면 광대역의 주파수 특성을 얻을 수 있다. 가우스형(Gaussian) 펄스는 시간에 따른 변화가 완만하며 푸리에 변환을 하여도 가우스형이기 때문에 여기 신호로 적합하다. 가우스형 펄스는 다음과 같은 식으로 표현된다.

$$f(t) = \exp \left\{ -\frac{(t-t_0)^2}{\tau^2} \right\} \quad (2-2)$$

여기서  $\tau$ 는 가우스형 펄스의 폭이고,  $t_0$ 은 펄스가 최대값에 도달하는 시간이다. 펄스 폭은 약 20~100 개의 공간 간격(space step)을 차지하도록 설정하고  $t_0$ 은  $f(0)=10^{-5} \sim 10^{-7}$ 이 되도록 설정해야 한다[2].

일반적으로 가우스형 펄스는 그림 2. 1(a)에 보인 바와 같이 앞면의 전원 평면에 존재하는 수직 전기 ( $E_x$ )에 의해서 여기된다. 이 방법은 앞면에서 전원 평면을 제외한 나머지 영역에 인위적으로 전기벽 조건(electric wall condition)을 적용하기 때문에 전원 평면 근처에서 DC의 접선 자계 성분이 발생된다. DC의 접선 자계가 사라지고 전기와 자계가 안정된 상태에 이르려면 전원 평면으로부터 일정한 거리를 확보해야 한다. 또한 신호의 여기가 끝나면 앞면에는 전기벽 조건 대신에 불연속 구조로부터 반사되어 되돌아 오는 파에 대해서 흡수 경계 조건을 적용해야 한다.

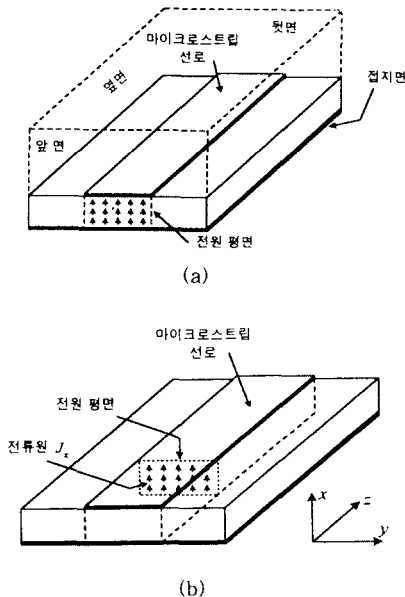


그림 2.1 전원의 여기 방법. (a)전기벽 조건, (b)전류원.  
Fig 2.1. The source excitation technique. (a)electric wall condition, (b)current source.

본 논문에서는 이러한 전원 여기 방법보다 더 효율적으로 전원을 여기할 수 있는 전류원에 의한 전원 여기법을 사용하였다. 이 경우에 가우스형 펄스는 그림 2.1(b)에 보인 바와 같이 앞면으로부터 어느 정도

떨어진 위치에서 전원 평면에 있는 전류원에 의해 여기된다. 전류원을 식 (2-1b)에 부가하면 다음과 같은 스케일러 방정식을 얻는다.

$$\frac{\partial E_x}{\partial t} = \frac{1}{\epsilon} \left( \frac{\partial H_z}{\partial y} - \frac{\partial H_y}{\partial z} \right) - \frac{1}{\epsilon} J_x \quad (2-3)$$

여기서 전류원  $J_x$ 는 가우스형 펄스이다. 전류원에 의하여 전원을 여기하는 방법은 전원 평면에 아무런 조건도 부여하지 않기 때문에 전원 평면 근처에서 DC의 접선 자계 성분을 발생시키지 않는다. 따라서 전원 평면을 불연속 구조와 가까이 위치시킬 수 있다.

### 2.2 흡수 경계 조건

마이크로스트립 선로와 같은 개방된 구조를 해석하는 경우 계산 영역을 유한한 거리로 제한하여야 하고, 경계면에 입사하는 파가 반사되지 않고 개방 구조와 같이 외부로 전파하는 것과 동일한 결과를 갖는 흡수 경계 조건을 적용하여야 한다. 흡수 경계 조건을 불완전하게 처리하면 경계면에서는 원하지 않는 반사파가 발생한다. 이러한 반사파에 의한 오차는 시간 영역에서 구한 전압·전류 파형에 눈에 떨 정도로 크게 나타나지는 않지만 해석한 시간 영역의 결과를 푸리에 변환하여 주파수 영역에서 보면 큰 오차가 발생한다. 따라서 경계면에 성능이 좋은 흡수 경계 조건을 적용하면 더욱 정확한 결과를 얻을 수 있을 뿐만 아니라 계산을 하기 위하여 필요한 컴퓨터 메모리를 줄일 수 있으므로 계산 소요 시간을 단축시킬 수 있다.

마이크로스트립 구조는 6개의 경계면이 존재하는데 이 중에서 파의 진행 방향에 수직인 경계면에 대한 흡수 경계 조건[11]은 많이 연구가 되었고 성능도 매우 우수하다. 그러나 이러한 흡수 경계 조건은 파의 진행 방향과 평행한 경계면에 입사하는 파에는 적합하지 않다. 왜냐하면 이러한 경계면으로 입사하는 파는 거리에 대해서 지수적으로 감소하는 소멸파이기 때문이다. 진행파와 소멸파를 모두 잘 흡수할 수 있는 경계 조건 식은 다음과 같다[9].

$$\prod_{i=1}^N \left( -\frac{\partial}{\partial z} + \frac{\beta_i}{c} \frac{\partial}{\partial t} + \alpha_i \right) E = 0 \quad (2-4)$$

여기서  $\beta_i$ 는 파의 전파 속도와 경계면에 입사하는 파

의 각도에 의해서 결정되는 파라미터이고,  $\alpha_z$ 는 경계면에서 전자계의 감쇠 비율로써 결정되는 파라미터이며,  $c$ 는 자유 공간에서 빛의 속도이다. 그림 2.2에 보인 단일 마이크로스트립 선로에 가우스형 펄스를 인가했을 때  $z$  방향의 근단(near end)과 원단(far end)에 대한 흡수 경계 조건은 식 (2-4)에서  $\alpha_i$ 가 영이고,  $\beta_i$ 는  $\beta_z/k = \sqrt{\epsilon_{eff}}$ 이다. 마이크로스트립 선로의 경계 조건을 구하기 위한 초기 조건으로 실효 유전율  $\epsilon_{eff}(f)$ 는 참고 문헌[12]로부터 구할 수 있다. 근단과 원단을 제외한 경계면에 식 (2-4)를 적용하려면  $\beta_i$ 를 영으로 놓고, 감쇠 상수  $\alpha_i$ 를 구해야만 한다.  $\alpha_i$ 의 초기값  $\alpha$ 는 실제로 계산하려고 하는 영역보다 상대적으로 넓은 계산 영역에서 전자계를 구한 다음 실제로 흡수 경계 조건을 적용하는 위치에서 다음 식으로부터 구한다.

$$\alpha = \frac{1}{dy} \ln \frac{E_x(x, y_0, z_0)}{E_x(x, y_0 + dy, z_0)} \quad (2-5)$$

여기서  $z_0$ 는 펄스의 크기가 최대인 지점이고,  $y_0 + dy$ 는 그림 2.2에 보인 바와 같이  $z_0$  위치에서  $+y$  방향으로 경계면이 위치한 곳이다.

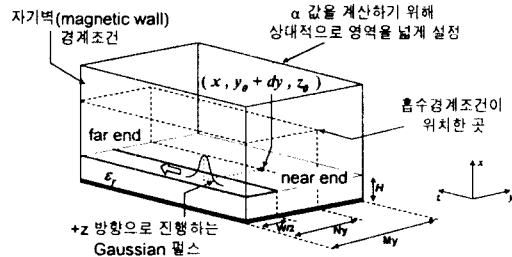


그림 2.2. 감쇠 상수  $\alpha$ 를 구하기 위한 계산 영역.  
Fig 2.2. The computation domain for determining attenuation constant  $\alpha$ .

### III. 능동 소자의 모델링

중폭기 등과 같은 초고주파 능동 회로는 집중 소자와 능동 소자가 포함되어 있기 때문에 일반적인 시간 영역 유한 차분 알고리즘을 직접 적용할 수 없다. R, L, C와 같은 집중 소자와 FET와 같은 능동 소자는 전압과 전류의 관계에 의해서 소자의 특성을 나타낼 수 있다. 이러한 전압-전류 관계를 암페어의 전류 법

칙에 적용함으로써 집중 소자나 능동 소자를 모델링할 수 있다. 암페어의 전류 법칙은 집중 소자 또는 능동 소자에 흐르는 전류 밀도  $\mathbf{J}_i$ 를 포함하여 다음과 같이 표현할 수 있다.

$$\nabla \times \mathbf{H} = \mathbf{J}_c + \epsilon \frac{\partial \mathbf{E}}{\partial t} + \mathbf{J}_i \quad (3-1)$$

여기서 집중 소자 또는 능동 소자가 자유 공간에 존재한다고 가정하면  $\mathbf{J}_c = 0$ 이다. 소자에 흐르는 전체 전류 밀도는  $\mathbf{J}_i = I_i / \Delta x \Delta y$ 이다. 전류  $I_i$ 은 전위  $V$ 의 시간 미분(커패시터), 시간 적분(인덕터), 스케일러 곱(저항)이거나 비선형(다이오드, 트랜지스터) 함수이다. 따라서 유한 차분 셀에 집중 소자 또는 능동 소자를 포함하고 있는 확장된 시간 영역 유한 차분 식은 다음과 같다.

$$E_z^{n+1}(i, j, k) = E_z^n(i, j, k) + \frac{\Delta t}{\epsilon_0} \nabla \times \mathbf{H}^{n+1/2}(i, j, k) - \frac{\Delta t}{\epsilon_0 \Delta x \Delta y} I_i^{n+1/2} \quad (3-2)$$

여기서 집중 소자나 능동 소자에 흐르는 전류  $I_i$ 의 시간 간격(time step)은  $n + \frac{1}{2}$ 이다.  $I_i$ 은 소자가 위치한 셀의 전계  $E_z$ 의 함수이고, 전계  $E_z$ 는 다음 식과 같이 수치적으로 안정한 시간 평균을 사용한다.

$$E_z^{n+1/2} = \frac{E_z^{n+1} + E_z^n}{2} \quad (3-3)$$

능동 회로를 시간 영역 유한 차분법으로 해석하는 경우에 GaAs FET의 게이트와 드레인 단자는 그림 3.1에 보인 바와 같이 각각 등가 전류원으로 대체된다. 이러한 전류원은 능동 소자의 각 단자에서 전압-전류 관계 뿐만 아니라 산란 특성을 나타낸다.

FET에 흐르는 전류의 방향은 그림 3.1에 보인 등가 전류원과 같으며, 이 구조에서 전류원의 한 쪽 끝은 마이크로스트립 선로와 연결되어 있고 다른 쪽 끝은 접지되어 있다. 이렇게 전류원을 마이크로스트립과 연결하는 경우에는 부가적인 불연속성이 발생할 수 있으므로 이를 줄이기 위해 전류원을 그림에 보인 바와 같이 마이크로스트립 폭에 대해서 균일하게 분포시킨다. 이러한 전류원은 시변(time-varying)이고

마디 전압에 따른다. 전류값은 그림 3.2(a)에 보인 바와 같은 소신호 등가 회로로부터 구한다.

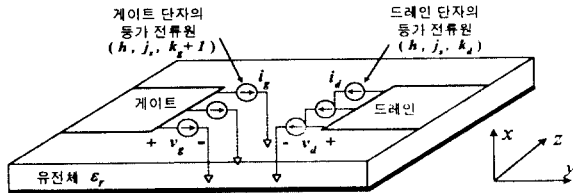
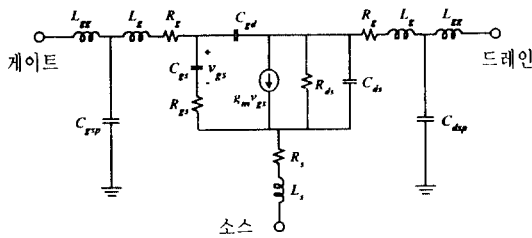
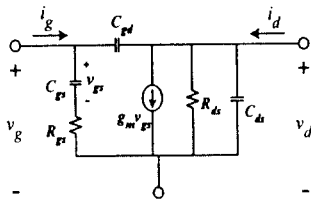


그림 3.1. 등가 전류원으로 대체된 능동 소자.  
Fig 3.1. The replacement of the active device by equivalent current sources.



(a)



(b)

그림 3.2. GaAs FET의 소신호 등가회로.  
(a) 패키지 성분을 포함한 등가회로,  
(b) 순수 FET의 등가회로.

Fig 3.2. The small signal equivalent circuit of the GaAs FET.

- (a) Equivalent circuit including package elements,
- (b) Equivalent circuit for the intrinsic GaAs FET.

소신호 등가 회로의 상태 방정식(state equation)은 일반적으로 다음과 같은 행렬 형태로 표현된다.

$$A \cdot \frac{dX(t)}{dt} = B \cdot X(t) + I(t) \quad (3-4)$$

여기서 벡터 X는 상태 변수이고 A와 B는 회로 소자 값으로 정의된다. 그리고 I는 전체 전류이다. 본 논문에서는 패키지를 포함한 FET의 등가 회로인 그림 3.2(a)를 식 (3-4)에 적용하였다. 그러나 수식 계산의 복잡성을 피하기 위해 순수한 FET만의 등가 회로인 그림 3.2(b)를 식 (3-4)에 적용하면 다음과 같다. 먼저 그림 3.2(b)에 보인 등가 회로의 마디 전압 방정식을 구하고 중심 차분 근사법을 사용하여 이산화시키면 다음과 같다.

$$i_g^{n+1/2} = \frac{C_{gs}}{\Delta t} (v_{gs}^{n+1} - v_{gs}^n) + \frac{C_{gd}}{\Delta t} (v_g^{n+1} - v_d^{n+1} - v_g^n + v_d^n) \quad (3-5a)$$

$$i_d^{n+1/2} = g_m i_{gs}^{n+1/2} + \frac{C_{gd}}{\Delta t} (v_d^{n+1} - v_g^{n+1} - v_d^n + v_g^n) \quad (3-5b)$$

$$+ \frac{v_d^{n+1/2}}{R_{ds}} + \frac{C_{ds}}{\Delta t} (v_g^{n+1} - v_d^n)$$

$$\frac{C_{ds}}{\Delta t} (v_{gs}^{n+1} - v_{gs}^n) + \frac{1}{R_{gs}} (v_{gs}^{n+1/2} - v_g^{n+1/2}) = 0 \quad (3-5c)$$

여기서  $v_g^{n+1/2}$  과  $v_d^{n+1/2}$  은 식 (3-3)에서 구한 시간 평균을 적용하고, 게이트 전압  $v_g^{n+1}$ 와 드레인 전압  $v_d^{n+1}$ 는 그림 3.1에서 등가 전류원이 위치한 점의 전계값이다. 즉

$$v_g^{n+1} = \Delta z E_z^{n+1}(h, j_s, k_g + 1) \quad (3-6a)$$

$$v_d^{n+1} = -\Delta z E_z^{n+1}(h, j_s, k_d) \quad (3-6b)$$

이다. 식 (3-6)을 식 (3-5)에 대입하고 게이트에 흐르는 전류  $i_g^{n+1}$ 와 드레인에 흐르는 전류  $i_d^{n+1}$ 를 확장된 유한 차분 식 (3-2)에 각각 대입함으로써 FET를 시간 영역 유한 차분 알고리즘에 결합시킬 수 있다.

#### IV. 수치 해석 및 측정

본 논문에서는 비유전율이 2.33이고 높이가 0.787 [mm]인 듀로이드 기판에 능동 소자로서 HP사의 ATF-21186을 사용하여 중심 주파수 4 [GHz]에서 9 [dB]의 이득을 갖는 증폭기를 그림 4.1에 보인 바와 같이 설계하고 제작하였다. ATF-21186의 바이어스 조건은

$V_{DS}=2[V]$ ,  $I_{DS}=15 [mA]$ 이다. DC 전원이 RF 신호에 영향을 주지 않고 게이트와 드레인에 효과적으로 공급되기 위해서는 RF 개방 회로에 DC 전원을 인가해야 한다. 이러한 RF 개방 회로는 길이가  $\lambda/4$ 이고 폭이 매우 좁은 마이크로스트립 선로에 바이패스용 칩 캐패시터를 이용해서 구현했다. 증폭기의 정합 회로는 마이크로스트립 선로의 특성임피던스가  $Z_{01}$ 인  $\lambda/8$  또는  $3\lambda/8$ 의 병렬 개방 스타브와 특성임피던스가  $Z_{02}$ 인 직렬  $\lambda/4$  변환기를 이용했다.

그림 4.1에 보인 마이크로파 증폭기를 시간 영역 유한 차분법으로 해석하기 위해서 공간 간격은 각각  $\Delta x=0.196[mm]$ ,  $\Delta y=0.29 [mm]$ ,  $\Delta z=0.29 [mm]$ 로 하였으며, 시간 간격은 Courant 안정 조건[2]을 만족하도록  $\Delta t=0.4098[ps]$ 로 설정하였다. 전체 계산 영역의 크기는  $10 \Delta x \times 100 \Delta y \times 138 \Delta z$ 이다. 증폭기의 입력단과 출력단에는 식 (2-4)의 3 차 흡수 경계 조건을 적용했다. 3차 흡수 경계 조건식에 사용한 파라미터는  $p_1=1.94$ ,  $p_2=1.97$ ,  $p_3=2.12$ 이고  $\alpha_i=0$ 이다. 나머지 경계면에는 식 (2-4)의 2 차 흡수 경계 조건을 적용했다. 이 경계 조건식에 사용한 파라미터는  $p_1=0$ ,  $\alpha_1=300$ ,  $p_2=1.95$ ,  $\alpha_2=0$ 이다. 능동 소자 ATF-21186은 그림 3.2(a)에 보인 패키지 효과를 고려한 소신호 등가 회로를 사용하여 모델링했으며, 등가 회로 파라미터들은 ATF-21186의 측정된 산란 파라미터를 만족하도록 최적화하여 구하였다[13].

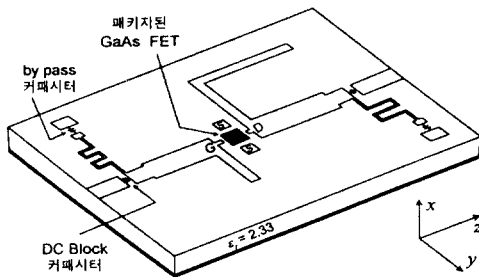


그림 4.1. 설계한 증폭기의 구조.  
Fig 4.1. The structure of the designed amplifier.

가우스형 펄스가 그림 4. 1에 보인 증폭기 회로에 여기된 후 시간이  $700 \Delta t$ ,  $1100 \Delta t$  만큼 경과했을 때 마이크로스트립 도체 바로 아래의 수직 전기 분포는

그림 4. 2에 보인 바와 같다.

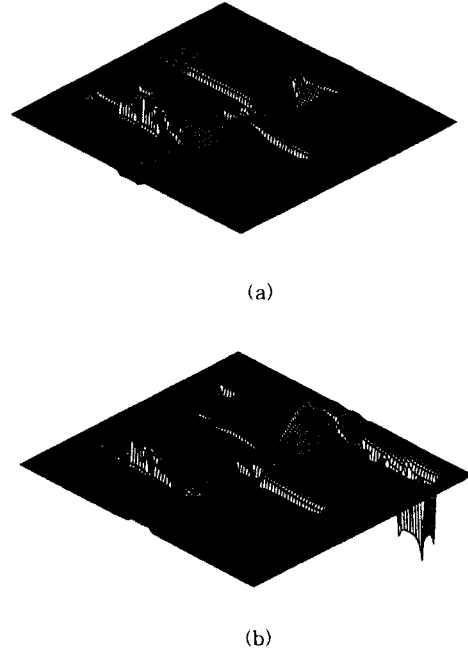
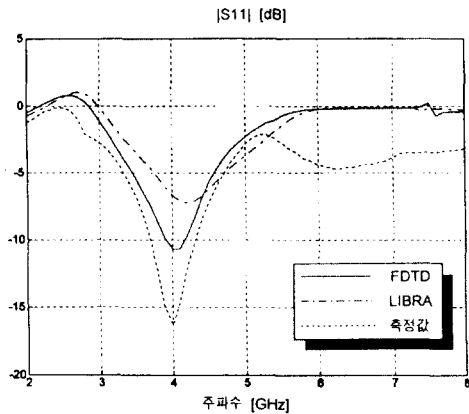


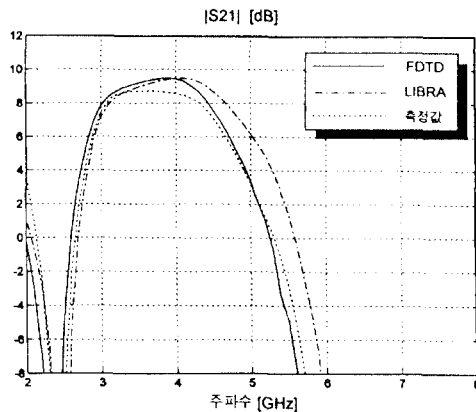
그림 4. 2. 마이크로스트립 도체 바로 아래의 수직 전기 분포.  
(a)  $700 \Delta t$ , (b)  $1100 \Delta t$ .  
Fig 4.2. Field distribution of the vertical electric component beneath metal strip.  
(a) at 700 time step, (b) at 1100 time step.

시간 영역 유한 차분법을 사용하여 구한 포트 1과 포트 2의 순시 전압을 푸리에 변환하여 증폭기의 산란 파라미터를 구하였다. 시간 영역 유한 차분법과 LIBRA로부터 구한 반사 손실(return loss)과 이득(gain), 그리고 실제로 제작하여 측정된 결과를 그림 4.3에 보였다. 4 [GHz]에서 LIBRA와 시간 영역 유한 차분법을 이용해서 구한 반사 손실은 각각 6.6 [dB], 10.8 [dB]이고 측정값은 16.0 [dB]이다. 이득은 LIBRA, 시간 영역 유한 차분법, 그리고 측정값에서 각각 9.48 [dB], 9.48 [dB], 8.46 [dB]이다. 시간 영역 유한 차분법으로 해석한 결과가 높은 주파수 부분에서 LIBRA의 결과보다 측정값에 더 근접하다는 사실을 알 수 있으며, 측정값과 시간 영역 차분법으로 구한 결과 사이의 오차는 증폭기를 제작하는 과정에서 발생한

구조적인 오차와 측정했을 때 발생한 손실 때문이라고 생각된다.



(a)



(b)

그림 4.3. 증폭기의 산란 파라미터. (a)  $|S_{11}|$ , (b)  $|S_{21}|$ .  
Fig 4.3. The S parameters of amplifier. (a)  $|S_{11}|$ , (b)  $|S_{21}|$ .

### V. 결 론

본 논문에서는 능동 회로를 시간 영역 유한 차분법으로 해석하는 과정을 보였다. 능동 소자는 등가 전류원으로 모델링하여 확장된 시간 영역 유한 차분법에 적용하였다. 능동 소자를 등가 전류원으로 모델링하는 과정에서 능동 소자의 등가 회로에 대한 전압-전류 관계식을 이산화시키기 위해 후심 차분 근사법

보다 이산화에 위한 오차가 적은 중심 차분 근사법을 적용하여 정확하게 모델링하였다. 확장된 시간 영역 유한 차분법을 사용해서 증폭기를 해석한 결과값이 상용 LIBRA 프로그램의 결과값 보다 실제로 증폭기를 제작하여 측정한 결과와 더 접근함을 보였다. 그러므로 이러한 해석 과정을 따른다면 어떠한 형태의 초고주파 회로의 해석도 시간 영역 유한 차분법을 적용하여 그 특성을 구할 수 있다.

### 참 고 문 헌

1. K. S. Yee, "Numerical Solution of Initial Boundary Value Problems Involving Maxwell's Equations in Isotropic Media," *IEEE Trans. Antennas Propagat.*, vol. AP-14, pp. 302~307, May 1966.
2. X. Zhang and K. K. Mei, "Time Domain Finite Difference Approach to the Calculation of the Frequency-Dependent Characteristics of Microstrip Discontinuities," *IEEE Trans. Microwave Theory Tech.*, vol. 36, no. 12, pp. 1775~1787, Dec. 1988.
3. D. M. Sheen, et al., "Application of the Three Dimensional Finite-Difference Time-Domain Method to the Analysis of Planar Microstrip Circuits," *IEEE Trans. Microwave Theory Tech.*, vol. 38, no. 7, pp. 849~857, July 1990.
4. 오 장환, 장 상건, 박 제석, 이 병선, 방 성일, 진 년 강, "Prony 방법을 이용한 시간 영역 유한 차분법 계산 효율 개선," 1996년도 추계 마이크로파 및 전파 학술발표회 논문집, pp. 218~222, Sep. 1996.
5. W. Sui, et al., "Extending the Two-Dimensional FDTD Method to Hybrid Electromagnetic Systems with Active and Passive Lumped Elements," *IEEE Trans. Microwave Theory Tech.*, vol. 40, no. 4, pp. 724~730, April 1992.
6. B. Toland, et al., "FDTD Analysis of an Active Antenna," *IEEE Microwave and Guided Wave Letters*, vol. 3, no. 11, pp. 423~425, Nov. 1993.
7. C. -N. Kuo, et al., "FDTD Simulation of a Microwave Amplifier," in *1995 IEEE MTT-S Int. Microwave Symp. Dig.*, Orlando, Florida, pp. 357~360, May 1995.

8. M. N. O. Sadiku, *Numerical Techniques in Electromagnetics*, CRC Press, Inc., pp. 135~153, 1992.
9. J. Fang, "Absorbing Boundary Conditions Applied to Model Wave Propagation in Microwave Integrated-Circuits," *IEEE Trans. Microwave Theory Tech.*, vol. 42, pp. 1506~1513, Aug. 1994.
10. LIBRA, Eesof, Inc., Westlake Village, CA, 1991.
11. J. Litva, "A Dispersive Boundary Condition for Microstrip Component Analysis using the FDTD Method," *IEEE Trans. Microwave Theory Tech.*, vol. 40, no. 4, pp. 774~777, April 1992.
12. K. C. Gupta, R. Garg and R. Chadha, *Computer-Aided Design of Microwave Circuits*, Norwood, MA: Artech House, pp. 60~63, 1981.
13. 강 상기, "L 밴드용 저잡음 증폭기의 설계에 관한 연구," 석사학위논문, 단국대학교 전자공학과, 1994.



박 재 석(Jae-Seok Park) 정회원  
1996년 2월: 단국대학교 전자공  
학과 졸업(공학사)  
1996년 3월~현재: 단국대학교 전  
자공학과 석사과정  
※주관심분야: 초고주파 회로 설  
계 및 전자파 해석

남 상 식(Sang-Sig Nam) 정회원  
한국통신학회 논문지 제22권 제1호  
현재: 한국전자통신연구소 교환기술연구단 선임연구원

장 상 건(Sang-Gun Jang) 정회원  
한국통신학회 논문지 제20권 제5호  
현재: 단국대학교 대학원 전자공학과 박사과정

이 혁 재(Hyuck-Jae Lee) 정회원  
한국통신학회 논문지 제19권 제1호

진 년 강(Youn-Kang Chin) 정회원  
한국통신학회 논문지 제20권 제5호  
현재: 단국대학교 공과대학 전자 및 컴퓨터공학부 교수