

광섬유 지연선로 정합여파기를 광 패킷 어드레스 처리기로 사용한 완전 광 패킷 교환 노드의 패킷 오류

正會員 辛 宗 德*, 白 承 煥**

Node Using a Fiber-Optic Delay-Line Matched Filter as an Optical Packet Address Processor

Jong-Dug Shin*, Seung-Hwan Paek** *Regular Members*

※본 논문은 96년도 한국과학재단(과제번호: 961-0923-126-1)의 연구비 지원에 의한 결과임

요 약

광섬유 지연선로 정합여파기, EDFA, 광 여파기, PIN 다이오드, 그리고 문턱값 감지기로 구성된 광 패킷 어드레스 처리기를 사용하는 완전 광 패킷 교환 노드의 패킷 오류 모델을 제안하여 어드레스 코드, EDFA의 이득, 광 여파기의 대역폭, 그리고 전송속도가 패킷 오류에 미치는 영향을 전산 모의 실험을 통하여 비교 평가하였다. 16 비트 어드레스 필드에 4개의 "1" 비트가 포함된 어드레스 코드를 사용한 결과, MSB와 LSB를 "1"로 고정시킨 어드레스 코드 셋이 MSB와 LSB를 "1"로 고정시키지 않은 어드레스 코드 셋과 비교할 때 10^{-9} 의 패킷 오류에서 약 0.77 dB의 파워 페널티를 발생하였다. 광 패킷 어드레스 처리기에 사용한 EDFA의 이득을 증가시켰을 때는 ASE 잡음도 증가하게 되어 패킷 오류의 변화가 거의 없었으며, 통과 대역폭이 패킷 전송 속도의 약 10배 이하인 광 여파기를 사용한 경우에도 노드의 패킷 오류 변화를 무시할 수 있었다. 전송속도와 입력 평균 광 전력은 산탄 잡음 제한 시스템에서 나타나는 선형적인 비례 관계를 보였다.

ABSTRACT

A packet error probability model for an all-optical packet switching node using an optical packet address processor composed of a fiber-optic delay-line matched filter, an EDFA, an optical filter, a PIN diode, and a threshold detector has been proposed. Effects of address codes, gain of the EDFA, bandwidth of the optical filter,

*충실대학교 정보통신공학과

**충실대학교 전기공학과

論文番號: 97288-0818

接受日字: 1997年 8月 18日

and data rates on the packet error have been evaluated using the proposed model with a computer simulation. Two sets of address codes with four "1" bits in an address field were used for the simulation. One address code set, in which both MSB and LSB of the address codes are "1" bits, showed a power penalty of about 0.77 dB at a packet error probability of 10^{-9} compared with the other address code set, in which both MSB and LSB of the address codes are not fixed as "1". The EDFA's gain shows a negligible effect on the packet error probability since the ASE noise of EDFA increases with gain. If the bandwidth of the optical filter is below 10 times of the data rate, there is no appreciable effect on the error probability. Also, the average optical power at the input of the optical packet address processor for a fixed packet error probability is linearly proportional to the data rate, which is a characteristic of a shot-noise limited system.

I. 서 론

광 통신망의 각 노드에서 초고속, 광대역 광신호를 광/전(optical-to-electrical) 또는 전/광(electrical-to-optical) 신호 변환없이 직접 교환 또는 라우팅할 수 있는 완전 광 패킷 통신망(all-optical packet switching network)에 관한 연구가 활발히 진행되고 있다¹⁻³. 광 패킷 통신망의 각 노드는 패킷의 페이로드에 부착된 헤더의 정보에 따라 패킷을 목적지로 라우팅하기 때문에, 헤더 처리 시간을 감소시켜 통신망의 용량을 증가시키기 위해서 패킷 어드레스를 광학적인 방법으로 처리할 수 있는 기술이 요구되고 있다⁴⁻⁶. 또한, 패킷 통신망에 수용할 수 있는 노드의 수는 사용하는 어드레스 코드에 의해 결정되는 데, 정해진 길이의 어드레스 필드로부터 보다 많은 수의 어드레스 조합을 얻게 되면, 보다 효율적으로 대규모 통신망의 구축이 용이해진다⁶.

최근에 제안된 완전 광 패킷 교환 노드는 단면에 금속 박막이 증착된 광섬유 지연선로 정합여파기(fiber-optic delay-line matched filter)를 광 패킷 어드레스 처리기(optical packet address processor)로 사용하여 노드에 입력되는 패킷의 어드레스를 광학적으로 처리할 수 있으며, 광섬유 정합여파기의 지연선로 수를 증가시키게 되면 보다 많은 노드의 수용이 가능하다¹⁰. 광섬유 지연선로 정합여파기는 광섬유 지연선로에 의해 결정된 노드 어드레스가 저장되어 있어, 입력되는 패킷 어드레스 신호와 노드 어드레스의 광 상관(optical correlation) 작용으로 발생하는 상관 펄스 열의 문턱값 검출(threshold detection)로 입력 패킷이 노드의 어드레스와 일치하는지를 판단한다. 즉,

노드의 어드레스와 입력 패킷 어드레스가 일치하면, 정합여파기의 출력에는 자기 상관 펄스 열(auto-correlation pulse sequence)의 중앙에 패킷 어드레스 필드에 존재하는 "1"비트들의 합에 해당하는 레벨을 갖는 펄스가 발생된다. 어드레스가 서로 다를 경우에는 정합여파기 출력에 교차 상관 펄스 열(cross-correlation pulse sequence)이 발생하게 되며, 이는 자기 상관 중앙 펄스의 레벨보다 항상 작은 값을 갖게 된다. 따라서, 자기 상관 중앙 펄스 레벨과 교차 상관 중앙 펄스의 최대 레벨 사이에 설정된 문턱값을 사용하여, 정합여파기 출력 레벨이 문턱값보다 크면 패킷을 수신하고, 반면에 낮으면 패킷을 다음 노드로 전송함으로써 패킷을 라우팅할 수 있다. 노드에서의 패킷 오류(packet error probability)은 통신망에 사용된 어드레스 코드 셋에 의해 정합여파기 출력에 나타나는 자기 상관 중앙 펄스와 교차 상관 중앙 펄스들과의 레벨 차이와 각 레벨의 발생 확률에 의해 결정된다.

본 논문에서는 광섬유 지연선로 정합여파기, EDFA, 광 여파기, PIN 다이오드, 그리고 문턱값 검지기(threshold detector)로 구성된 광 패킷 어드레스 처리기를 사용한 완전 광 패킷 교환 노드를 위한 패킷 오류 모델을 제안하였다. 어드레스 코드에 의해 광섬유 지연선로 정합여파기 출력에 나타나는 자기 상관 중앙 펄스와 교차 상관 중앙 펄스 레벨들의 발생 확률을 전산 모의 실험으로 구하였고, 제안된 패킷 오류 모델을 적용하여 EDFA의 이득, 광 여파기의 통과 대역폭, 그리고 광 패킷 전송 속도가 광 패킷 교환 노드의 패킷 오류에 미치는 영향을 평가하였다. 제 II 장에서는 제안된 광 패킷 교환 노드로 구성된 광 링크의 구조 및 동작에 관하여 간단히 설명하였으며, 제

III 장에서는 본 논문에서 제안된 패킷 오류 모델에 대하여 설명하였다. 제 IV 장에서는 16비트 어드레스 필드에 4개의 "1" 비트가 존재하는 2종류의 어드레스 코드 셋과 EDFA의 이득이 20, 30 dB, 광 여파기의 대역폭이 0.1, 1.0, 10nm, 그리고 패킷의 전송 속도가 10, 40, 100 Gbps인 경우 광 패킷 교환 노드의 패킷 오류 계산 결과를 비교 분석하였다. 마지막으로 제 V 장에서는 본 연구의 결과를 요약하였다.

II. 완전 광 패킷 교환 노드의 구조 및 동작

광 패킷 교환 노드 2개와 광섬유 링크로 구성되는 광 패킷 교환 노드 링크의 구조는 그림 1과 같다. 각 노드는 광 송신기, 광 수신기, 광 스위치, 광섬유 지연선로, 편광 조절기(Polarization controller), 광 패킷 어드레스 처리기, 게이트 펄스 발생기, 광 증폭기, 그리고 두개의 광섬유 결합기로 구성된다.

각 노드에서의 패킷 교환은 다음과 같이 이루어진다. 노드에 입력되는 광 패킷 신호는 입력 단의 광섬유 결합기 1에서 패킷의 어드레스 처리 경로와 패킷 신호 경로로 분기된다. 패킷 어드레스 처리 경로에서는 입력 패킷의 어드레스와 광 패킷 어드레스 처리기에 저장되어 있는 노드 어드레스의 광 상관에 의해 어드레스 일치 여부가 결정된다.

어드레스 필드에 4개의 "1" 비트를 포함하는 어드레스 코드를 검출하기 위한 어드레스 처리기의 구조는 그림 2와 같이 광섬유 지연선로 정합여파기, EDFA, 광 여파기, PIN 다이오드, 그리고 문턱값 감지기로 구성된다. 광섬유 지연선로 정합여파기에 입력되는

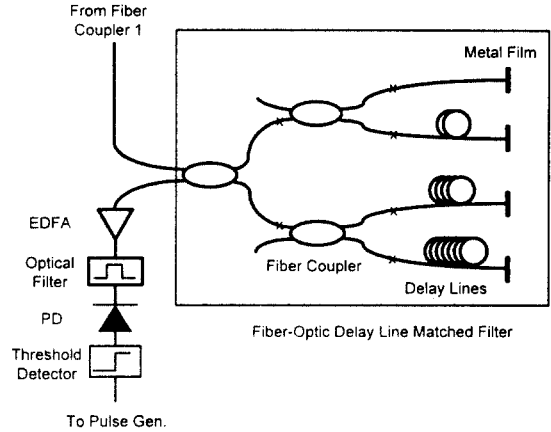


그림 2. 제안된 광 패킷 어드레스 처리기.

Fig. 2. Schematic of the proposed optical packet address processor.

광 패킷은 3개의 2x2, 3 dB 광섬유 결합기들에 의해 4개의 동일한 패킷으로 분리되고, 각 패킷은 서로 다른 광섬유 지연선로를 통과한다. 이들 시간 지연된 패킷들은 광섬유 지연선로 단면에 증착된 금속박막에 의해 반사되어 광섬유 지연선로를 다시 통과한 후, 광섬유 결합기들에 의해 결합되어 정합여파기 출력으로 상관 펄스 열을 발생시킨다. 입력 패킷의 어드레스와 광섬유 정합여파기에 저장되어 있는 노드 어드레스가 서로 일치하게 되면, 어드레스 필드의 "1" 비트들의 합인 레벨 4에 해당하는 펄스가 자기 상관 펄스 열의 중앙에 나타난다. 어드레스가 서로 다를 경우에는 4보다 작은 레벨들을 갖는 교차 상관

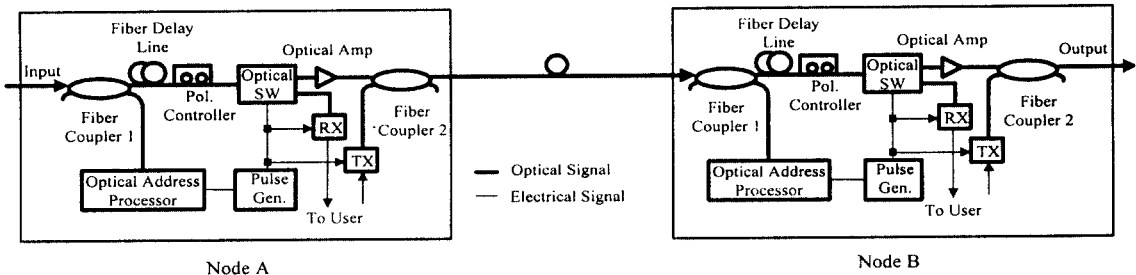


그림 1. 완전 광 패킷 교환 노드 링크.

Fig. 1. Schematic diagram of the all-optical packet switching node link.

펄스 열이 출력된다. 광섬유 지연선로 정합여파기의 광섬유 결합기들에서 패킷의 분리 및 결합시 발생하는 손실 12 dB는 EDFA에 의해 보상되며, EDFA에서 발생하는 ASE(Amplified Spontaneous Emission) 잡음은 광 여파기로 감소시킨다. PIN 다이오드에 의해서 전기신호로 변환된 상관 펄스 열은 자기 상관 펄스 열의 중앙 펄스 레벨 4와 교차 상관 펄스 열의 중앙 펄스들의 최대 레벨인 3 사이에 설정된 문턱값을 갖는 문턱값 감지기에 입력된다.

광 패킷 어드레스 처리기 출력에 연결된 펄스 발생기는 어드레스가 일치할 경우에는 페이로드의 길이에 해당하는 폭을 갖는 펄스를 발생하여 광 스위치를 구동시켜 페이로드를 수신한다. 이 때 채널은 휴지 상태에 있게 되므로 송신 버퍼에 저장되어 있는 데이터를 광섬유 결합기 2를 통해 전송할 수 있다. 입력 패킷의 어드레스가 노드의 어드레스와 일치하지 않을 경우에는, 어드레스 처리기 출력에 연결된 펄스 발생기로부터 펄스가 발생되지 않으므로, 입력 패킷은 광섬유 결합기 2를 통해 다음 노드로 바이패스된다. 광 패킷 신호의 경로에 위치한 광섬유 지연선로는 패킷의 페이로드가 광 스위치의 입력에 도착하기 전에 광 스위치 상태를 변환시킬 수 있도록 어드레스 처리 경로에서 발생하는 시간 지연을 보상한다.

Ⅲ. 광 패킷 교환 노드의 패킷 오율 모델

N개의 노드로 구성된 슬라티드(slotted) 광 링 통신망에서 각 노드가 통신망의 다른 모든 노드들에 패킷을 전송할 확률이 같다고 가정하면, 각 노드에서의 패킷 오율은 다음과 같이 구할 수 있다.

그림 1과 같이 노드 A와 B로 구성된 광 링크에서, 노드 A로부터 노드 B의 어드레스를 갖는 패킷이 전송될 경우, 노드 B의 광섬유 정합여파기 출력에서 발생하는 자기 상관 중앙 펄스 레벨이 잡음으로 인해 설정된 문턱값보다 낮게 되면, 패킷은 노드 B를 바이패스하여 다음 노드로 전송되어 에러가 발생하게 된다. 또한, 노드 A에서 노드 B가 아닌 다른 노드의 어드레스를 갖는 패킷들이 전송되는 경우에는, 노드 B의 광섬유 정합여파기 출력에 교차 상관 펄스 열이 나타나게 되는 데, 부가 잡음에 의해 문턱값보다 높은 레벨의 펄스가 발생되면, 패킷이 노드 B에서 수신

된다. 따라서, 노드 B의 패킷 오율은 위의 두 가지 경우에 발생하는 오율의 합이 되며, 다음의 식 (1)과 같이 표현할 수 있다.

$$\begin{aligned}
 P_e &= P_c P(\text{error}|\text{correct addr.}) + P_w \sum_{j=0}^{p-1} P(j) \\
 P(\text{error}|\text{cross-correlation center pulse amp } j) &= \frac{1}{N} \int_{-a}^{I_n} \frac{1}{\sqrt{2\pi\sigma_p^2}} e^{-\frac{(I-I_p)^2}{2\sigma_p^2}} dI + \frac{N-1}{N} \\
 [P(0) \int_{I_n}^{\infty} \frac{1}{\sqrt{2\pi\sigma_0^2}} e^{-\frac{(I-I_0)^2}{2\sigma_0^2}} dI &+ P(1) \int_{I_n}^{\infty} \frac{1}{\sqrt{2\pi\sigma_1^2}} e^{-\frac{(I-I_1)^2}{2\sigma_1^2}} dI + \dots + P(p-1) \\
 \int_{I_n}^{\infty} \frac{1}{\sqrt{2\pi\sigma_{p-1}^2}} e^{-\frac{(I-I_{p-1})^2}{2\sigma_{p-1}^2}} dI] & \quad (1)
 \end{aligned}$$

여기서, P_c 는 노드 B에서 자신의 어드레스를 갖는 패킷을 수신할 확률이고($= 1/N$), $P(\text{error}|\text{correct addr.})$ 는 노드 B의 어드레스를 갖는 패킷이 수신되는 경우에 어드레스 처리기 출력인 자기 상관 펄스 열의 중앙 펄스 레벨이 문턱값보다 낮을 확률을 나타낸다. P_w 는 다른 노드의 어드레스를 갖는 패킷이 노드 B에서 수신될 확률이다($= (N-1)/N$). $P(j)$ 는 노드 A에서 다른 노드의 어드레스를 갖는 패킷이 노드 B로 수신되어 어드레스 처리기 출력에 발생하는 교차 상관 중앙 펄스 레벨이 j 인 확률이며, $P(\text{error}|\text{cross-correlation center pulse amp } j)$ 는 노드 A에서 노드 B가 아닌 다른 노드들로 전송될 패킷이 수신되어, 노드 B의 어드레스 처리기 출력에서 발생하는 교차 상관 중앙 펄스 레벨이 문턱값보다 높게될 확률을 의미한다. p 는 어드레스 필드에 존재하는 "1"비트들의 합이다. I_n 는 패킷 오율이 최소가 되는 최적 문턱값 전류이다.

시스템의 잡음 전력은 열잡음과 산탄잡음 뿐만 아니라, EDFA에서 발생하는 ASE 잡음을 고려하여야 한다. ASE 잡음은 EDFA의 이득 포화와 신호 감쇠의 원인이 되며, ASE 잡음의 양은 EDFA 이득에 비례한다^[11]. 따라서, 중앙 상관 펄스 레벨이 j 인 신호에 부가되는 총 잡음 전력은 식 (2)와 같이 표현된다.

$$\sigma_j^2 = \sigma_T^2 + \sigma_{s_j}^2 + \sigma_{sp-sp}^2 + \sigma_{sigj-sp}^2 + \sigma_{s-sp}^2 \quad (2)$$

여기서, σ_T^2 은 열잡음, $\sigma_{s_j}^2$ 은 레벨 j 인 광신호의 산탄 잡음, σ_{sp-sp}^2 는 EDFA의 자려 방출간의 비트 잡음, $\sigma_{sigj-sp}^2$ 는 레벨 j 인 신호와 자려 방출의 비트잡음, σ_{s-sp}^2 는 산탄 잡음과 자려 방출의 비트 잡음을 나타낸다. 이들 부가 잡음은 가우시안 분포를 갖는다고 가정한다. 식 (2)의 잡음 성분들은 각각 다음과 같이 주어진다^[12, 13].

$$\sigma_T^2 = NEP^2 \Delta f R^2 \quad (3)$$

$$\sigma_{s_j}^2 = 2qRGP_j \Delta f \quad (4)$$

$$\sigma_{sp-sp}^2 = (q\eta GF_n)^2 \Delta\nu_{opt} \Delta f \quad (5)$$

$$\sigma_{sigj-sp}^2 = 2R\eta qG^2 F_n P_j \Delta f \quad (6)$$

$$\sigma_{s-sp}^2 = 2q^2 \eta GF_n \Delta\nu_{opt} \Delta f \quad (7)$$

여기서, NEP 는 PIN 다이오드의 잡음 등가 전력, Δf 는 광 수신기의 대역폭, R 은 PIN 다이오드의 응답도 (responsivity), P_j 는 레벨이 j 인 상관 펄스의 광 전력, η 는 다이오드의 양자화 효율, G 는 EDFA의 이득, F_n 은 EDFA의 잡음 지수, $\Delta\nu_{opt}$ 는 광 여파기의 대역폭이다. 전산 모의 실험에서 NEP 는 $2 \times 10^{-12} \text{ W}/\sqrt{\text{Hz}}$, R 과 η 는 1, I_d 는 0, G 는 20과 30 dB, F_n 은 5 dB, Δf 는 전송속도, B 의 1/2, $\Delta\nu_{opt}$ 는 0.1, 1, 그리고 10 nm로 가정하였다.

어드레스 필드의 길이를 n , 어드레스 필드에 존재하는 "1"비트의 수를 광섬유 정합여파기 내의 광섬유 지연선로 탭의 수와 같은 p 라고 하면, 통신망이 수용할 수 있는 최대 노드의 수 N 은 다음과 같이 구할 수 있다. 어드레스 필드의 MSB(Most Significant Bit)와 LSB(Least Significant Bit)를 "1"로 고정시키고 나머지 $p-2$ 개의 "1"비트를 $(n-2)$ 개의 어드레스 비트 위치들에 삽입시킨 어드레스 코드 셋의 경우에 N 은 $(n-2)C_{(p-2)}$ 가 된다. 또한, MSB와 LSB를 "1"로 고정시키지 않은 어드레스 코드 셋의 경우에는 N 이 $n!/p!(n-p)!$ 가 된다. n 이 16 비트, p 는 4인 경우에 계산된 총 어드레스 코드의 수와 모든 어드레스 코드들을 전산 모의 실험으로 서로 상관시켜 구한 교차 상관 중앙 펄스 레벨의 발생 빈도는 표 1과 같다.

표 1로 부터, MSB와 LSB를 "1"로 고정시킨 16비

표 1. MSB와 LSB를 "1"로 고정된 어드레스 코드 셋과 고정하지 않은 어드레스 코드 셋의 총 어드레스 코드비 수 N 과 교차 상관 중앙 펄스 레벨의 발생 빈도.

Table 1. Total number of address codes, N , and the occurrence frequency of the cross-correlation center pulses at each level for both address code sets.

	총 어드레스 코드 수 N	교차 상관 중앙 펄스 레벨의 발생빈도			
		0	1	2	3
MSB와 LSB가 "1"로 고정된 어드레스 코드 셋	91	0	0	66	24
MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋	1820	495	880	396	48

트 어드레스 코드 셋의 경우, N 은 91이므로 P_c 와 P_w 는 1/91, 90/91이다. 교차 상관 중앙 펄스들의 레벨이 2인 경우는 66개, 3은 24개 발생하였다. 따라서 교차 상관에 의한 각 레벨의 발생 확률은 $P(0)=P(1)=0$, $P(2)=66/90$, $P(3)=24/90$ 이다. 또한, MSB와 LSB를 "1"로 고정시키지 않은 16비트 어드레스 코드의 경우에는, 총 어드레스 코드의 수가 1820개이며, P_c 와 P_w 는 각각 1/1820, 1819/1820이 된다. 교차 상관 중앙 펄스들의 레벨이 0인 경우는 495개, 1은 880개, 2는 396개, 3은 48개가 발생하였으므로, 교차 상관 중앙 펄스 레벨들의 발생 확률은 각각 $P(0)=495/1819$, $P(1)=880/1819$, $P(2)=396/1819$, $P(3)=48/1819$ 가 된다.

IV. 패킷 오율의 전산 모의 실험 결과 및 분석

광섬유 지연선로 정합여파기, EDFA, 광 여파기, PIN다이오드, 그리고 문턱값 감지기로 구성된 광 패킷 어드레스 처리기를 사용하는 광 패킷 교환 노드의 패킷 오율을 계산하기 위하여 III장의 패킷 오율 모델을 적용하였다. 광섬유 지연선로 정합여파기 출력에 발생하는 자기 상관 중앙 펄스와 교차 상관 중앙 펄스의 레벨들과 EDFA에서 발생하는 ASE 잡음, 그리고 광섬유 지연선로 정합여파기 손실이 고려되었다. 16비트 어드레스 필드에 4개의 "1"비트가 포함된 어드레스 코드를 사용하여, MSB와 LSB를 모두 "1"로 고정시킨 경우와 MSB와 LSB를 "1"로 고정시키지

않은 경우의 패킷 오류율을 비교하여, 어드레스 코드가 광 패킷 교환 노드의 성능에 미치는 영향을 살펴보았다. 또한, 전송속도, 광 여파기의 통과 대역폭, 그리고 EDFA의 이득과 패킷 오류율의 관계를 비교 고찰하였다. 본 논문에서 평균 광 전력은 어드레스 필드에 존재하는 4개의 "1" 비트들의 전력의 합을 16비트 길이의 어드레스 필드로 나눈 전력을 의미한다.

4.1 최적 문턱값

최적 문턱값은 입력 광신호 전력을 일정 범위 내의 값으로 고정시킨 다음, 문턱값을 교차 상관 중앙 펄스의 최대 레벨로부터 자기 상관 중앙 펄스 레벨까지 미세하게 가변시키면서 각 문턱값에서 패킷 오류율을 계산한 후, 다시 입력 광 전력을 변화시킨 다음 위의 과정을 반복하면서 패킷 오류율이 최소가 되는 값을 최적 문턱값으로 결정하였다. 전송속도가 10 Gbps일 때, 이득과 잡음지수가 각각 20 dB와 5 dB인 EDFA와 통과 대역폭 $\Delta\lambda$ 가 1 nm인 광 여파기를 사용한 광 패킷 어드레스 처리기가 있는 광 패킷 교환 노드의 문턱값과 패킷 오류율은 그림 3과 같다. MSB와 LSB가 "1"로 고정된 어드레스 코드 셋을 사용한 경우의 패킷 오류율은 실선으로 나타내었다. 광 패킷 어드레스

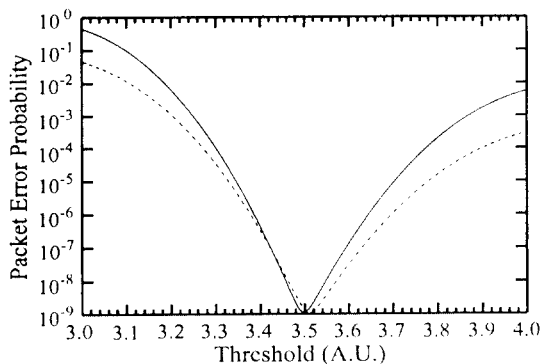


그림 3. 10 Gbps에서, $G = 20$ dB, $F_n = 5$ dB인 EDFA와 $\Delta\lambda = 1$ nm인 광 여파기가 있는 광 패킷 어드레스 처리기를 사용한 광 패킷 교환 노드의 최적 문턱값.

Fig. 3. Optimum threshold of the optical packet switching node with the optical packet processor using an EDFA with $G = 20$ dB and $F_n = 5$ dB, and an optical filter with $\Delta\lambda = 1$ nm at a data rate of 10 Gbps.

처리의 입력 평균 광 전력이 -20.387 dBm일 때, 교차 상관 중앙 펄스의 최대 레벨인 3과 자기 상관 중앙 펄스 레벨인 4 사이의 3.499에서 최적 문턱값이 발생하였다. MSB와 LSB를 "1"로 고정시키지 않은 어드레스 코드 셋을 사용하였을 때의 패킷 오류율은 점선으로 나타내었다. 광 패킷 어드레스 처리기 입력 평균 광 전력이 -21.158 dBm일 때, 3.512의 문턱값에서 패킷 오류율이 최소가 되었다. MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋이 고정된 코드 셋 보다 문턱값이 0.013 정도 높게 설정되었는 데, MSB와 LSB를 "1"로 고정된 경우는 자기 상관 중앙 펄스 레벨 4가 발생할 확률이 1.10% ($=1/91$)인 반면, MSB와 LSB를 "1"로 고정하지 않은 경우에는 0.05% ($=1/1820$)로써 상대적으로 발생 확률이 낮기 때문인 것으로 풀이된다.

4.2 어드레스 코드에 따른 패킷 오율

동일 길이의 16비트 어드레스 필드에 4개의 "1"비트를 조합시켜 만들 수 있는 2종류의 어드레스 코드 셋을 사용하여 각각의 경우에 패킷 오류율을 구하여 어드레스 코드가 패킷 오류율에 미치는 영향을 살펴보았다.

그림 4는 전송 속도가 각각 10, 40, 100 Gbps일 때, 이득과 잡음지수가 각각 20 dB와 5 dB인 EDFA와 통과 대역폭이 1 nm인 광 여파기를 사용한 광 패킷 어드레스 처리기의 입력 평균 광 전력에 대한 패킷 오류율 곡선이며, 표 2에는 각 어드레스 코드 셋에 대해 10^{-9} 의 패킷 오류율을 얻기 위한 어드레스 처리기 입력 평균 광 전력을 나타내었다. 그림 4에서 $P = 4(f)$ 는 MSB와 LSB를 "1"로 고정된 어드레스 코드 셋의 경우이며, $P = 4(n)$ 는 MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋의 경우이다.

MSB와 LSB를 "1"로 고정된 어드레스 코드 셋의 경우에는 전송속도가 각각 10, 40, 100 Gbps에서, 평균 광 전력이 각각 -20.387 , -14.380 , -10.402 dBm일 때 10^{-9} 의 패킷 오류율을 얻은 반면, MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋의 경우에는 평균 광 전력이 각각 -21.158 , -15.153 , -11.176 dBm이었다. MSB와 LSB를 "1"로 고정된 어드레스 코드 셋이 고정하지 않은 어드레스 코드 셋과 비교하여 전송 속도 10, 40, 100 Gbps에서, 각각 0.771, 0.773, 0.774 dB의 파워 페널티가 발생하였다.

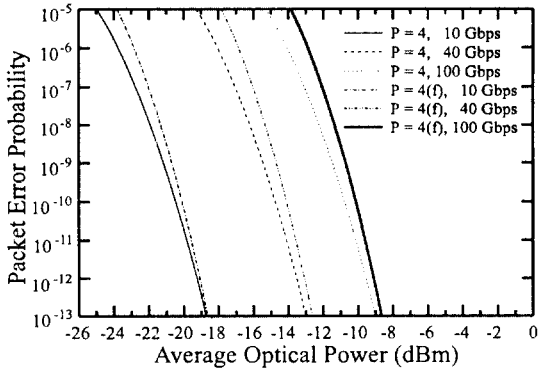


그림 4. 10, 40, 그리고 100 Gbps의 전송속도에서, $G=20$ dB, $F_n=5$ dB인 EDFA와 $\Delta\lambda=1$ nm인 광 여파기가 있는 광 패킷 어드레스 처리기를 사용한 광 패킷 교환 노드의 패킷 오류 곡선.

Fig. 4. Packet error probability curve of the optical packet switching node with the optical packet processor using an EDFA with $G=20$ dB and $F_n=5$ dB, and an optical filter with $\Delta\lambda=1$ nm at 10, 40, and 100 Gbps.

표 2. 10^{-9} 의 패킷 오류율에서, $G=20$ dB, $F_n=5$ dB인 EDFA와 $\Delta\lambda=1$ nm인 광 여파기를 사용한 어드레스 처리기의 입력 평균 광 전력.

Table 2. The average input optical power of the optical packet processor using an EDFA with $G=20$ dB and $F_n=5$ dB, and an optical filter with $\Delta\lambda=1$ nm at a packet error rate of 10^{-9} .

전송속도(Gbps)	10	40	100
평균 광 전력(dBm)			
MSB와 LSB가 "1"로 고정된 어드레스 코드 셋	-20.387	-14.380	-10.402
MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋	-21.158	-15.153	-11.176

그림 5와 표 3은 EDFA의 이득을 30 dB로 증가시킨 경우의 패킷 오류 곡선과 10^{-9} 의 패킷 오류율 얻기 위한 평균 광 전력을 나타내고 있다. MSB와 LSB를 "1"로 고정한 어드레스 코드 셋의 경우($p=4(f)$)에는 전송속도가 각각 10, 40, 100 Gbps에서, 광 패킷 어드레스 처리기 입력의 평균 광 전력이 각각 -20.400,

-14.392, -10.415 dBm일 때 10^{-9} 의 패킷 오류율을 얻은 반면, MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋의 경우($p=4$)에는 평균 광 전력이 각각 -21.170, -15.166, -11.189 dBm이었다. MSB와 LSB를 "1"로 고정한 어드레스 코드 셋과 고정하지 않은 어드레스 코드 셋을 비교하여 보면 전송속도 10, 40, 100 Gbps에서, 이득이 20 dB인 EDFA를 사용한 경우와 거의 마찬가지로 각각 0.770, 0.774, 0.774 dB의 파워 페널티가 발생한다.

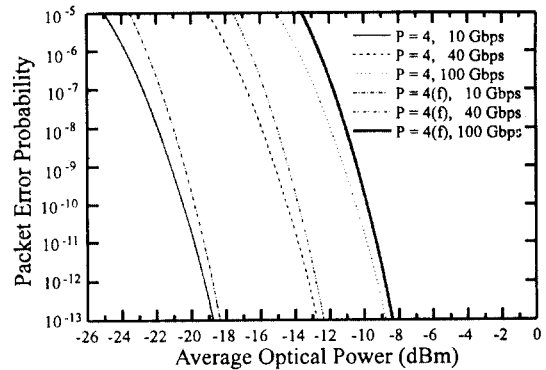


그림 5. 10, 40, 그리고 100 Gbps의 전송속도에서, $G=30$ dB, $F_n=5$ dB인 EDFA와 $\Delta\lambda=1$ nm인 광 여파기가 있는 광 패킷 어드레스 처리기를 사용한 광 패킷 교환 노드의 패킷 오류 곡선.

Fig. 5. Packet error probability curve of the optical packet switching node with the optical packet processor using an EDFA with $G=30$ dB and $F_n=5$ dB, and an optical filter with $\Delta\lambda=1$ nm at 10, 40, and 100 Gbps.

표 3. 10^{-9} 의 패킷 오류율에서, $G=30$ dB, $F_n=5$ dB인 EDFA와 $\Delta\lambda=1$ nm인 광 여파기를 사용한 어드레스 처리기의 입력 평균 광 전력.

Table 3. The average input optical power of the optical packet processor using an EDFA with $G=30$ dB and $F_n=5$ dB, and an optical filter with $\Delta\lambda=1$ nm at a packet error rate of 10^{-9} .

전송속도(Gbps)	10	40	100
평균 광 전력(dBm)			
MSB와 LSB가 "1"로 고정된 어드레스 코드 셋	-20.400	-14.392	-10.415
MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋	-21.170	-15.166	-11.189

MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋이, MSB와 LSB를 "1"로 고정한 어드레스 코드 셋보다 20배의 노드를 수용할 수 있음에도 불구하고, 교차 상관 중앙 펄스의 발생 확률 평균이 0.998, 표준 편차가 0.772로써, MSB와 LSB를 "1"로 고정한 어드레스 코드 셋의 확률 평균 2.267, 표준 편차 0.442와 비교할 때, 하위 레벨에서 교차 상관 중앙 펄스의 발생 확률이 높아 오히려 동일 패킷 오율을 얻기 위한 평균 광 전력이 낮게 됨을 알 수 있다. 결론적으로, 교차 상관 중앙 펄스의 레벨이 낮은 어드레스 코드들을 선택 또는 설계함으로써 통신망의 성능을 보다 향상시킬 수 있다.

4.3 패킷 전송 속도에 따른 패킷 오율

패킷의 전송속도가 증가하면 수신기의 대역폭이 늘어나야 신호를 왜곡없이 복원할 수 있다. 대역폭의 증가는 잡음의 증가를 초래하게 되므로 정해진 패킷 오율을 유지하기 위해서는 광신호 전력도 증가해야 한다. 따라서, 본 절에서는 제안된 광 패킷 교환 노드의 패킷 전송속도에 따른 오율 변화에 대해 살펴보았다.

그림 4와 표 2로부터, MSB와 LSB를 "1"로 고정한 어드레스 코드 셋의 경우에 10, 40, 그리고 100 Gbps의 전송속도에서, 광 패킷 어드레스 처리기 입력의 평균 광 전력이 각각 -20.387, -14.380, -10.402 dBm일 때 패킷 오율이 10^{-9} 가 되었다. 즉, 전송속도가 10Gbps에서 40Gbps로 4배 증가했을 때, 10^{-9} 의 패킷 오율을 얻기 위해서 평균 광 전력은 6.007 dB가 더 요구되며, 10배로 증가하게 되면 9.985 dB가 더 필요하다. 또한, 그림 5와 표 3으로부터, MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋의 경우에는 전송속도가 10, 40, 100 Gbps 일 때, 10^{-9} 의 패킷 오율에서 광 패킷 어드레스 처리기 입력 평균 광 전력이 각각 -21.158, -15.153, -11.176 dBm 이다. 전송속도가 4배 증가하면 평균 광 전력은 6.005 dB, 10배 증가하면 9.982 dB가 더 필요하게 된다. 이상의 결과로부터 광 패킷 어드레스 처리기에 EDFA를 사용한 광 패킷 교환 노드는 산탄 잡음 제한 수신 시스템의 특성인 입력 평균 광 전력이 패킷의 전송속도에 선형적 비례 관계를 갖는다는 것을 알 수 있다.

4.4 EDFA의 이득에 따른 패킷 오율

ON-OFF 이진 광신호의 수신기 앞단에 EDFA를 사용하면 OFF레벨의 잡음에 의한 영향을 무시할 수 있게 되고, ON 레벨 신호는 증폭이 되므로, EDFA의 이득에 비례하여 수신 감도를 높일 수 있다. 그러나, 제안된 광 패킷 교환 노드의 광 패킷 어드레스 처리기에 사용된 광섬유 지연선로 정합여파기 출력에는 다중 레벨 신호가 발생하게 되므로, EDFA가 교차 상관 펄스들과 자기 상관 펄스를 함께 증폭시켜 ON-OFF 이진 시스템과는 다른 특성을 보이게 된다. 따라서, EDFA의 이득이 20 dB와 30 dB인 경우에 대한 패킷 오율 계산 결과를 이용하여, EDFA의 이득이 패킷 오율에 미치는 영향을 살펴보았다.

그림 4와 5, 그리고 표 2와 3으로부터, MSB와 LSB를 "1"로 고정한 어드레스 코드 셋을 사용한 경우, 전송속도가 10 Gbps, EDFA의 이득이 20 dB일 때, 10^{-9} 의 패킷 오율에서 평균 광 전력은 -20.387 dBm이며, EDFA의 이득이 30 dB로 증가되었을 때는 -20.400 dBm으로써, 단지 0.013 dB의 전력 차이가 발생하였다. 전송속도가 40 Gbps일 때는 0.012 dB, 100 Gbps일 때는 0.013 dB의 전력 차이가 발생하였다. 또한, MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋을 사용한 경우, 10 Gbps이고, EDFA의 이득이 20 dB일 때, 10^{-9} 의 패킷 오율에서 광 패킷 어드레스 처리기의 입력 평균 광 전력은 -21.158 dBm이며, EDFA의 이득이 30 dB로 증가되었을 때는 -21.170 dBm으로써, 단지 0.012 dB의 전력 차이가 발생하였고, 전송속도가 40 Gbps일 때는 0.013 dB, 100 Gbps일 때는 0.013 dB의 전력 차이가 발생하여, 모든 어드레스 코드 셋과 전송 속도에서 EDFA 이득에 의한 패킷 오율의 변화가 거의 없었다.

이와 같은 결과는, EDFA의 이득이 증가하면 상관 펄스들의 신호 레벨의 증폭과 더불어, 상관 펄스의 평균 신호 레벨에 부가되는 ASE 관련 잡음도 증가되기 때문에, ON-OFF 이진 시스템처럼 EDFA 전치 증폭기의 이득 증가에 의한 수신 감도 향상이 일어나지 않았음을 보여준다.

4.5 광 여파기의 대역폭에 따른 패킷 오율

광 패킷 어드레스 처리기에 사용한 EDFA에서 발생하는 ASE 잡음을 감소시켜 수신 감도를 향상시키기 위해 삽입한 광 여파기의 통과 대역폭이 패킷 오

율에 미치는 영향을 평가하기 위하여 광 여파기의 대역폭을 0.1(=12.5 GHz), 1(=125 GHz), 10 nm(=1,250 GHz)로 변화시키며, 광 패킷 어드레스 처리기 입력 평균 광 전력에 대한 패킷 오류율을 측정하였다.

MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋의 경우, 이득과 잡음지수가 각각 20 dB와 5 dB인 EDFA와 통과 대역폭이 0.1, 1, 그리고 10 nm인 광 여파기를 사용한 광 패킷 교환 노드의 패킷 오류 곡선은 그림 6과 같다. 표 4에는 10^{-9} 의 패킷 오류율에서 전송속도와 여파기 대역폭 별로 측정된 평균 광 전력

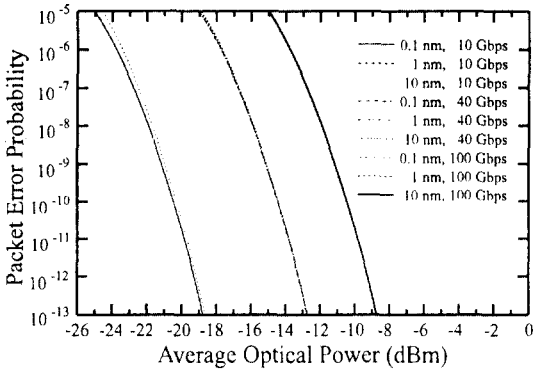


그림 6. $G = 20$ dB, $F_n = 5$ dB인 EDFA와 $\Delta\lambda = 0.1, 1$, 그리고 10 nm인 광 여파기가 있는 광 패킷 어드레스 처리기를 사용한 광 패킷 교환 노드의 패킷 오류 곡선.

Fig. 6. Packet error probability curve of the optical packet switching node with the optical packet processor using an EDFA with $G = 20$ dB and $F_n = 5$ dB, and an optical filter with $\Delta\lambda = 0.1, 1$, and 10 nm.

을 정리하였다.

그림 6과 표 4에서, 전송속도가 10 Gbps일 때, 10^{-9} 의 패킷 오류율을 얻기 위해 요구되는 평균 광 전력은 광 여파기의 대역폭을 1 nm에서 0.1 nm로 줄이면 -21.158 dBm에서 -21.176 dBm으로 약 0.018 dB 감소하나, 1 nm에서 10 nm로 늘리면 -21.158 dBm에서 -20.982 dBm으로 약 0.176 dB가 증가한다. 전송속도가 4배 증가된 40 Gbps인 경우에는, 광 여파기의 대역폭을 1 nm에서 0.1 nm로 줄이면, 평균 광 전력이 약 0.005 dB 감소하며, 10 nm로 늘리면 약 0.047 dB 증가한다. 마지막으로 100 Gbps의 경우에는, 광 여파기의 대역폭을 1 nm에서 0.1 nm로 줄이면, 평균 광 전력이 약 0.003 dB 감소하며, 10 nm로 늘리면 약 0.018 dB 증가하게 된다. 따라서, 10 Gbps의 전송속도에서 광 여파기의 통과 대역폭을 1 nm에서 10 nm로 변화시켰을 때, 성능 열화가 가장 크다는 것을 알 수 있다.

그림 7과 표 5는 EDFA의 이득을 30 dB로 바꾸고, 다른 파라미터는 위와 동일한 조건에서 측정한 패킷 오류 데이터이다. 10 Gbps의 전송속도에서, 10^{-9} 의 패킷 오류율을 얻기 위한 평균 광 전력은, 광 여파기의 대역폭을 1 nm에서 0.1 nm로 줄인 경우에는 약 0.020 dB 감소하며, 1 nm에서 10 nm로 증가시켰을 때는 약 0.176 dB가 증가한다. 40 Gbps인 경우에는, 1 nm에서 0.1 nm로 줄인 경우에 약 0.005 dB 감소하며, 10 nm로 늘린 경우에 약 0.048 dB 증가하고, 100 Gbps인 경우에는, 1 nm에서 0.1 nm로 줄인 경우에 약 0.003 dB 감소하였고, 10 nm로 늘린 경우에 0.019 dB 증가하였다.

표 4. MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋의 경우, 10^{-9} 패킷 오류율에서, $G = 20$ dB, $F_n = 5$ dB인 EDFA와 $\Delta\lambda = 0.1, 1$, 그리고 10 nm인 광 여파기를 사용한 광 패킷 어드레스 처리기 입력의 평균 광 전력.

Table 4. The average input optical power of the optical packet processor using an EDFA with $G = 20$ dB and $F_n = 5$ dB, and an optical filter with $\Delta\lambda = 0.1, 1$, and 10 nm for the address code set in which both MSB and LSB are not fixed as "1" and at a packet error rate of 10^{-9} .

전송속도 (Gbps)	10			40			100		
광 여파기 대역폭(nm)	0.1	1	10	0.1	1	10	0.1	1	10
평균 광 전력 (dBm)	-21.176	-21.158	-20.982	-15.158	-15.153	-15.106	-11.179	-11.176	-11.158

표 5. MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋의 경우, 10^{-9} 패킷 오류에서, $G=30$ dB, $F_n=5$ dB인 EDFA와 $\Delta\lambda=0.1, 1$, 그리고 10 nm인 광 여파기를 사용한 광 패킷 어드레스 처리기 입력의 평균 광 전력.

Table 5. The average input optical power of the optical packet processor using an EDFA with $G=30$ dB and $F_n=5$ dB, and an optical filter with $\Delta\lambda=0.1, 1$, and 10 nm for the address code set in which both MSB and LSB are not fixed as "1" and at a packet error rate of 10^{-9} .

전송속도 (Gbps)	10			40			100		
	0.1	1	10	0.1	1	10	0.1	1	10
평균 광 전력 (dBm)	-21.190	-21.170	-20.994	-15.171	-15.166	-15.118	-11.192	-11.189	-11.170

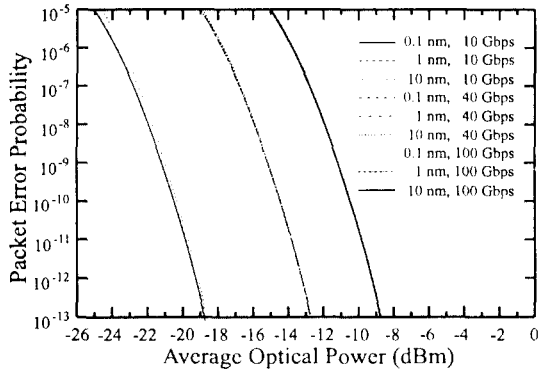


그림 7. $G=30$ dB, $F_n=5$ dB인 EDFA와 $\Delta\lambda=0.1, 1, 1$, 그리고 10 nm인 광 여파기가 있는 광 패킷 어드레스 처리기를 사용한 광 패킷 교환 노드의 패킷 오류 곡선.

Fig. 7. Packet error probability curve of the optical packet switching node with the optical packet processor using an EDFA with $G=30$ dB and $F_n=5$ dB, and an optical filter with $\Delta\lambda=0.1, 1$, and 10 nm.

결과적으로, 광 여파기의 대역폭이 전송속도의 약 10배 보다 좁은 경우에는 여파기 대역폭에 따른 광 패킷 교환 노드의 패킷 오류 변화는 거의 무시할 수 있었다.

IV. 결 론

광섬유 지연선로 정합여파기, EDFA, 광 여파기, PIN 다이오드, 그리고 문턱값 감지기로 구성된 광 패

킷 어드레스 처리기를 사용하는 완전 광 패킷 교환 노드의 패킷 오류 모델을 제안하여 패킷의 어드레스 코드, EDFA의 이득, 광 여파기의 대역폭, 그리고 패킷의 전송속도가 패킷 오류에 미치는 영향을 전산 모의 실험을 통하여 비교 평가하였다. 16 비트 어드레스 필드에 4개의 "1" 비트가 포함된 어드레스 코드에 대하여, MSB와 LSB를 "1"로 고정하지 않은 어드레스 코드 셋이 "1"로 고정된 어드레스 코드 셋보다 20 배의 노드를 수용할 수 있음에도 불구하고, 하위 레벨에서 교차 상관 중앙 펄스의 발생 확률이 높아 10^{-9} 의 패킷 오류를 얻기 위한 평균 광 전력이 약 0.77 dB 낮았다.

광 패킷 어드레스 처리기에 EDFA를 사용하였기 때문에, 제안된 광 패킷 교환 노드는 산탄 잡음 제한 수신 시스템의 특성인 입력 평균 광 전력이 패킷의 전송속도에 선형적 비례 관계를 보였으며, EDFA의 이득이 증가하면 상관 펄스들의 신호 레벨 증폭과 더불어 상관 펄스의 평균 신호 레벨에 추가되는 ASE 관련 잡음도 증가되기 때문에, EDFA의 이득은 패킷 오류에 영향을 거의 미치지 않는다. 또한 통과 대역폭이 패킷 전송속도의 약 10배 이하인 광 여파기를 사용하여야만 광 패킷 교환 노드의 성능의 열화를 막을 수 있다.

참 고 문 헌

1. Paul E. Green, "Optical Networking Update," *IEEE J. Select. Areas in Commun.*, vol 14, no. 5,

pp. 764-779, June 1996.

2. I. P. Kaminow *et al.*, "A Wideband All-Optical WDM Network," *IEEE J. Select. Areas in Commun.*, vol 14, no. 5, pp. 780-799, June 1996.
3. F. Masetti *et al.*, "High Speed, High Capacity ATM Optical Switches for Future Telecommunication Transport Networks," *IEEE J. Select. Areas in Commun.*, vol 14, no. 5, pp. 979-998, June 1996.
4. Richard A. Barry *et al.*, "All-Optical Network Consortium-Ultrafast TDM Networks," *IEEE J. Select. Areas in Commun.*, vol 14, no. 5, pp. 999-1013, June 1996.
5. Seung-Woo Seo, Keren Bergman, and Paul R. Prucnal, "Transparent Optical Networks with Time-Division Multiplexing," *IEEE J. Select. Areas in Commun.*, vol 14, no. 5, pp. 1039-1051, June 1996.
6. I. Glesk, J. P. Sokoloff, and P. R. Prucnal, "All-optical address recognition and self-routing in a 250 Gbit/s packet-switched network," *Electron Lett.*, vol. 30, no. 8, pp. 1322-1323, Aug. 1994.
7. M. Eiselt, W. Pieper, and H. G. Weber, "SLALOM: Semiconductor laser amplifier in a loop mirror," *J. Lightwave Technol.*, vol. 13, no. 10, pp. 2099-2112, Oct. 1995.
8. K. -L. Deng, I. Glesk, K. I. Kang, and P. R. Prucnal, "Unbalanced TOAD for Optical Data and Clock Separation in Self-Clocked Transparent OTDM Networks," vol. 9, no. 6, pp. 830-832, June. 1997.
9. Cheoul-Shin Kang, Byung-Seok Park, Jong-Dug Shin, and Je-Myung Jeong, "A Broadband Ring Network: Multichannel Optical Slotted Ring," *Computer Networks and ISDN Systems*, vol. 27, pp. 1387-1398, 1995.
10. Jong-Dug Shin, Min-Yong Jeon, and Cheoul-Shin Kang, "Fiber-optic matched filters with metal films deposited on fiber delay-line ends for optical packet address detection," *IEEE Photon. Technol. Lett.*, vol. 8, pp. 941-943, 1996.
11. Oliver C. Graydon, Michael Nickolaos Zervas,

and Richard I. Laming, "Erbium-Doped-Fiber Optical Limiting Amplifiers," *J. Lightwave Technol.*, vol. 13, no. 5, pp. 732-739, May 1995.

12. G. P. Agrawal, *Fiber-optic communication systems*, John & Wiley Sons, New York, 1992.
13. R. C. Steele, G. R. Walker, and N. G. Walker, "Sensitivity of Optically Preamplified Receivers with Optical Filtering," *IEEE Photon. Technol. Lett.*, vol. 3, no. 6, pp. 545-547, June 1991.



辛宗德(Jong-Dug Shin) 正會員
 1976년~1981년: 연세대학교, 전자공학과(학사)
 1984년~1988년: University of Texas at Austin, 전기 및 컴퓨터공학과(석사)
 1988년~1991년: Texas A&M University, 전기공학과(박사)

1980년~1983년: 대영전자공업(주) 개발부, 계장
 1991년~1995년: 한국전자통신연구소, 선임연구원
 1995년~현재: 숭실대학교, 정보통신공학과 조교수
 ※주관심분야: 완전광통신망, 광교환, 광신호처리, 광섬유 소자



白承煥(Seung-Hwan Paek) 學生會員
 1973년 7월 11일생
 1996년 2월: 숭실대학교 정보통신공학과 공학사
 1998년 2월: 숭실대학교 전기공학과 공학석사
 ※주관심분야: 완전광통신망, 광교환, 광신호처리