DBpia

2B1Q 코딩 방식의 고속 디지털 가입자 선로(HDSL) 시스템 연구

양 충 열*, 김 환 우**, 이 형 호***

A Study on a High Bit Rate Digital Subscriber Line(HDSL) System

Choong Reul Yang*, Whan Woo Kim**, Hyoung Ho Lee*** *Regular Members*

요 약

HDSL(High-rate Digital Subscriber Line)의 가장 핵심적인 관건은 전송 시스템 단말과 망 구축 비용이 경제적이어야 하고 서비스 요금이 저렴하여야 하며 가능한 긴 전송 거리의 구현에 있다. 본 논문에서는 앞으로 우리나라에서 전화 가입자 동 선로를 이용하여 본격화될 될 HDSL 서비스를 위한 대표적인 선로 모델을 선정하고, 근단 누화와 AWGN(Additive White Gaussian Noise)이 존재하는 선로의 잡음 전력 스펙트럼을 계산하여 채널 데이터를 구하였다. 이 채널 데이터를 이용한 컴퓨터 시뮬레이션을 통하여 하드웨어 설계의 수행에 비용 효과적이고 0.4 mm, 4.2 km 긴 전송거리에 대해 1.6 Mbps 데이터 전송 속도로 양호한 성능을 제공하는 4 선식 2B1Q(4-level quaternary PAM) HDSL 시스템을 구현하였다.

ABSTRACT

In this paper, we investigate the HDSL(High bit rate Digital Subscriber Line) service attempts to provide 1.6Mbps data transmission over a dual twisted pair copper loop for distances up to 4.2 km using 0.4 mm wire as one of the various twisted pair copper loop models in Korea. Economical realization of terminated equipments and cost-effective network has been considered as one of the most crucial issues in the area of HDSL.

In the case that the NEXT(Near-end Cross Talk), which is a major impairment for UTP(Unshielded Twisted wire Pair) cable unit, the HDSL technologies is in a large tolerance in loop, a long reach can be made. The HDSL system designed on low complexity makes possible a realization of low-cost and large-scale interface technology. In this paper we first choose a loop model, among some typical UTP loop models, for the HDSL service which is highly expected to be provided to the public in Korea in the near future. We then designed dual duplex 2B1Q HDSL system. The use of fractionally-spaced equalization and noise prediction as mean, of improving SNR, and reducing the hardware complexity are investigated for such a system. It is shown that 15 T/2-spaced feedforward equalizer(FFF) taps, 15 decision feedback equalizer(DFE) taps, and 2 noise predictor(NP) taps, the proposed 2B1Q HDSL system can achieves performance of the long reach and hardware of the low complexity. The baseband PAM with 400 kbps and 4-level PAM(2B1Q) code yields a performance which is approximately 4 dB superior to that of the simulated 1.6Mbps QAM across the tested loop.

*한국전자통신연구원 광스위치팀 선임연구원(E-mail : cryang@etri.re.kr) 정회원, **충남대학교 전자공학과 교수 정회원,
***한국전자통신연구원 교환시스템연구부장(책임연구원) 충남대 겸임교수 정회원
논문접수번호 : 98190-0427, 접수일자 : 1998년 4월27일

www.dbpia.co.kr

I. 서 론

HDSL은 ISDN-BRI(Integrated Subscriber Digital Network-Basic Rate Interface: 2B+D)에서 사용된 방식으로 미국의 벨코아와 AT&T를 중심으로 1988년부터 본격적인 연구가 시작되었으며 국내 통신 시장의 개방과 HDTV 회사와의 경쟁에 따라 경제적인 방법으로 기존 가입자 선로 상에 영상 서비스를 제공해야 하는 기술적인 도전에 직면한 오늘날 기존 전화가입자 동 선로 케이블(Unshielded twisted pair, UTP)을 이용하여 4.5km 까지의 먼 거리에 전이중(dual duplex) 방식으로 T1또는 E1의 전송속도를 구현하기 위한 가장 적합한 대안으로 꼽히는 중 저속 디지털 전송 기술이다. HDSL은 SDSL(Symmetric Digital Subscriber Line), ADSL(Asymmetric DSL), RADSL(Rate adaptive DSL), VDSL(Very High-bit rate DSL) 등의 xDSL과 함께 그 동안 동 분야의 기술 선진국인 미국, 유럽 등에서 많은 연구가 이루어져 왔으며 국내에는 HDSL 시스템 구현 및 핵심 칩 셋 개발 기술이 미흡하여 이들 선진 기술 시스템을 도입하여 서울 등 일부 지역에 국부적인 시범서비스를 해왔으며 본격적인 DSL 서비스가 곧 시작될 전망이다.

관련 표준화 동향[1]-[3]을 살펴보면, ETSI(European Technology Standard Institute)/ITU-T, ANSI(American National Standard Institute), T1E1.4, DAVIC(Digital Audio/VIsual Conference), ATM(Asynchronous Transfer Mode) Forum, ADSL Forum, TIA 등이 주도하고 있으며 ATM over ADSL/VDSL 표준화는 ATM Forum에서, HDSL, SDSL, ADSL, RADSL, VDSL 표준화는 ANSI T1E1에서 각각 다루고 있다. 그리고 DAVIC 표준에서 ATM을 기반으로 하는 HDSL/ADSL ATM 접속 규격을 포함시키는 작업을 하고 있다. ANSI는 1994. 2월 기술보고서(TR-28)에 T1 HDSL을, ETSI는 ETR-152에 E1 HDSL 적용성과 적절성에 대한 조사 결과를 정리하였으며 2B1Q의 전이중 구조와 선로 길이에 따라 2선식, 4선식 또는 6선식 시스템을 선택적으로 사용할 수 있도록 제안되었다. HDSL 기술의 상호 호환성 및 운용성을 포함하는 통합 멀티미디어 표준안이 최근 ATM 포럼과 DAVIC에 의해 제정되고 있어 앞으로 상용 칩 들의 개발이 국내외적으로 본격화될 전망이다. 미국의 ANSI 표준은 2 쌍의 HDSL 전송 시스템을 사용하여 T1 전송을 하고 있고, 유럽의 ETSI 표준은 2~3쌍의 HDSL 전송 시스템을 이용하여 E1 전송하고 있다. HDSL은 VOD(Video on demand) 서비스, 고속 인터넷 접속, 영상회의 등의 멀티미디어 서비스 뿐만 아니라 remote LAN, T1/E1 expander, repeater, 음성 선로 이득 송수신 시스템, PCS, 무선 제어 시스템, DCS(Digital Cross-connect System), SMDS(Switched Multi-megabit Data Service), 프레임릴레이, Switched E1/fractional E1 등에 폭 넓게 응용된다.

이러한 HDSL 서비스의 관건은 서비스 망 구축 비용이 경제적이어야 하고, 전송 시스템 단말 가격이 저렴하여야 하며, 가능한 먼 거리에 있는 가입자에게까지 데이터 전송이 가능하여야 한다. 그러기 위해서는 가입자 동 선로에 존재하는 강력한 전송 손실 요소가운데 하나인 NEXT 잡음에 대한 여유를 가지면 매우 긴 전송 거리를 구현할 수 있고, 송수신 시스템이 낮은 복잡도로 설계되면 수렴 속도가 향상되고 저가의 대용량의 정합회로 기술의 구현이 가능해 진다는 점에 주안점을 두고 전송 설계의 최적화, 전치 정합필터(Front-end matched filter) 및 디지털 채널 등화기로 구성되는 최적 송수신 시스템 설계에 관한 연구를 수행하였다.

본 논문의 구성은 II장에서 HDSL을 위한 국내 가입자 동선로의 전송 특성 및 선로 용량을 평가하고 시뮬레이션한 결과를 고찰한다. III장에서는 경제성과 긴 전송거리 성능을 제공하는 2B1Q 코딩 방식을 기반으로 하는 HDSL 시스템을 설계하고, IV장에서는 앞에서 구한 국내 대표적인 가입자 선로에 대하여 분석한 동선로 특성 파라미터를 이용하여 제안된 2B1Q HDSL 시스템 구조에서 성능을 시뮬레이션하고 최적 성능을 갖는 시스템 구조를 고찰하며, 끝으로 V장에서 결론을 맺는다.

II. HDSL 서비스를 위한 동 선로 특성 분석

본 논문을 위한 선행 연구[4]에서는 우리나라 전화

www.dbpia.co.kr

가입자 선로를 모델링하고, UTP 케이블 선로를 매체로 HDSL 서비스를 할 때 주요 전송 손실 요소를 모델링하였으며, 대표적인 우리나라 UTP 가입자 전송 선로 모델에 대해 6dB 성능 여유를 갖는 self-NEXT HDSL을 실현할 수 있는 선로 용량(Channel/loop capacity)을 평가하였다. 또한, 우리나라의 기존 전화 가입자를 수용하는 UTP 전송 선로 상에서 2B1Q HDSL 전송 기술을 이용하여 멀티미디어 서비스를 제공하기 위해 전송 선로에 NEXT, AWGN 등의 전송 손실을 고려한 환경에서 우리나라 UTP 가입자 선로 모델에 대해 2B1Q HDSL 수신 시스템 전단에 인가되어 성능 평가 시뮬레이션에 사용되기 위한 선로 특성 데이터(channel data)를 구하였다. 본 장에서는 개략적인 결과를 요약 소개한다.

2.1 HDSL 서비스를 위한 동 선로 특성

DSL 시스템에 사용되는 신호 전송 방식으로서는 2B1Q(2 Bit 1 Quaternary), QAM(Quadrature Amplitude Modulation), CAP(Carrierless AM/PM) 및 DMT(Discrete MultiTone) 방식이 있으며, 2B1Q 선로 코드는 4-level PAM(Pulse amplitude modulation) 코드로서 1981년에 벨코아에서 기본 속도 정합을 제안된 후 1986년 ISDN-BRI를 위해 북미 표준으로 채택되고 1988년에 ANSI 표준으로 채택되었다. 2B1Q 방식은 다른 방식에 비해 하드웨어 구성이 간단하여 경제적이며, 누화 및 기타 간섭에 대한 허용 범위를 가지고 누화가 존재하는 환경에서 매우 긴 거리 성능을 제공하기 위하여 HDSL을 위한 전송방식으로 2B1Q를 선정하였다[5]-[7]. 2B1Q 전송 방식은 전송 전에 비트 스트림이 비트 쌍으로 묶어지고 4변수 심볼(Quaternary symbol)로 맵핑되기 때문에 "Baseband 4-level PAM code"라고도 하며 2연속 신호 비트 블록을 하나의 4-level symbol로 변환하고 기본 대역 신호를 사용하여 전송한다. 2B1Q는 각 심볼이 2비트로 전송되기 때문에 2로 나누어 지는 결과가 되며 따라서 2쌍의 선로 속도를 나타내는 심볼 스트림은 T1의 경우 392kbaud(784kbps)가 되고, E1 HDSL의 경우 584kbaud(1,168kbps)가 된다. 적응 등화기는 선로의 위상과 진폭을 보상하여 높은 데이터 속도를 구현하기 위해서 사용되고, 전 이중은 2쌍의 동 선로를 양방향 통신에 사용하는 방법이고, T1 2B1Q 선로 코드 같은 경우는 1.544Mbps 비트 스트림을 2개의 392kbps 심볼 스트림으로 압축한다. 전이중 2B1Q HDSL에서 효과적인 최대 주파수는 baud symbol의 크기가 같고 반향은 반대일 때가 되며 400kbaud(4bits/symbol)이다. 특히 수신 시스템에 등화회로를 채용하여 신호가 전송되는 동안 계속적으로 ISI를 최소화하도록 조정되어 Decision device 입력의 잡음전력을 최소화하여야 하고, 적응 등화기로 선로의 위상과 진폭을 보상하여 가장 낮은 전송율과 가장 긴 서비스 전송거리가 구현되도록 하여야 한다.

NEXT는 동 선로에서 NEXT 손실의 영향이 심각하고 전송 전력이 증가함에 따라 증가하기 때문에 무장하(unloaded) UTP 케이블 선로 상에서 HDSL 서비스를 하기 위해서는 NEXT 영향을 갖는 HDSL 성능 즉, 서비스 거리를 평가할 필요가 있다. 동 선로의 주요 전송 손실 요소를 살펴보고 HDSL 서비스를 위한 동 선로의 전송 손실로서 ISI, NEXT및 AWGN이 존재하는 선로를 고려한다. AWGN은 채널의 시간 변화 성질 때문에 필터 파라미터가 계속적으로 변화하므로 적지만 시스템에 가산성 잡음이 발생하게 되므로 모든 수신기는 선로 특성에 정확히 부합하도록 항상 채널을 적응하여야 한다. 정형 및 전송 전의 평균 전력을 10mW(10dBm)로 가정할 때 HDSL 신호를 수신하기 위한 단 방향의 전력 스펙트럼은 140dBm/Hz의 AWGN으로 간주된다. 이는 잡음 제거 후 잔존 반향 잡음과 증폭 및 A/D, D/A 변환 과정에서 발생하는 140 ~ -170dBm/Hz 수준의 양자화 및 전자 잡음을 포함한다.

브리지 탭은 주로 선로 종단 부근에 존재하며 많은 postcursor ISI를 발생하여 임피던스 불규칙성, 전송 신호의 왜곡 및 수신 펄스의 감쇄를 초래하는데 브리지 탭의 길이가 매우 길 때 선로 전달함수에 약 3.5dB 정도 평탄한 감쇄 특성을 가져오며 브리지 탭의 위치는 전달 함수에 영향을 미치지 않는다. 0.4mm의 폴리에틸렌 절연 케이블 선로에 브리지 탭이 2개 포함되어 있을 때 5km 전송을 위한 비트 오율은 약 9×10^{-9} 정도이지만 적응 등화기에 의해 최대 2개의 브리지

www.dbpia.co.kr

탭까지 자동 등화되며 브리지 탭이 한 개 이하인 국내 선로 조건에서는 무시될 수 있다.

2.2 가입자 선로 모델 선정 및 NEXT 전력 스펙트럼 평가

HDSL은 3.2km의 CSA 구역 내에서 10^{-7} BER의 성능을 만족하는 서비스를 제공하도록 ANSI 및 ETSI 규격과 벨코아 권고에서 제시하고 있으나, 본 논문에서는 그림 2-1의 대표적인 우리나라 가입자 전송 선로 모델로서 0.4mm, 4.2km의 50쌍 케이블 선로를 선정하였다. 선로를 통하여 전송되어 온 수신 신호는 NEXT 잡음 등의 감쇄로 오염되고 가입자 선로의 상태에 따라 더욱 크게 영향을 받는다. HDSL 서비스에 주된 영향을 미치는 요소로서 고려한 전송 손실 파라미터는 NEXT 및 AWGN에 한하며, NEXT는 DSL, HDSL, T1 및 ADSL을 포함하고, 임펄스 잡음, FEXT 및 반향은 고려하지 않는다. 따라서, HDSL 서비스를 제공하기 위한 선로 손실로서 ISDN, ADSL, T1 및 HDSL NEXT와 AWGN의 잡음 영향이 동일 케이블에 존재하는 조건에서 구한 잡음 전력 스펙트럼 밀도(Power spectrum density, PSD)를 적용하였다. HDSL 서비스 점유율이 점차 증가하는 경우를 4가지 시나리오로 구분하여 시뮬레이션을 수행하였다. 첫번째 시나리오는 1 HDSL disturber를 갖는 HDSL 시스템에 대하여 시스템 성능을 시뮬레이션하는 것으로서 잡음 영향의 비교 기준으로서 필요하다. 두 번째 시나리오는 향후 10년 후의 HDSL 예상 서비스 점유율인 25%에 대한 것이고, 이 후 50%와 100%를 점유하는 최악의 경우에 대해 각각 시뮬레이션 하였다. 매 시뮬레이션마다 AWGN 140 dBm/Hz가 더해진다.

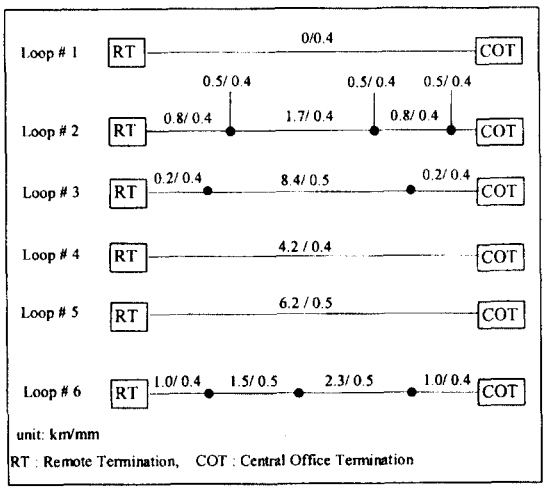

그림 2-1. 국내 가입자 동 선로 모델
Fig. 2-1. Local UTP subscriber loop models

그림 2-2는 49 HDSL NEXT를 고려한 선로 조건에서 2B1Q HDSL 서비스가 제공될 때 동일 케이블을 공유하는 24 기본 속도 DSL, 12 HDSL, 24 T1 및 12 ADSL의 NEXT PSD를 함께 나타낸다. 50쌍 케이블을 공유하는 여러 서비스의 총 잡음 수준은 필터링 후의 NEXT PSD 값이 적용되었다. HDSL 성능 시뮬레이션을 위한 시나리오에 따라 총 잡음 수준 PSD가 계산되어 HDSL 시스템 입력에 noise power factor 로서 인가된다.

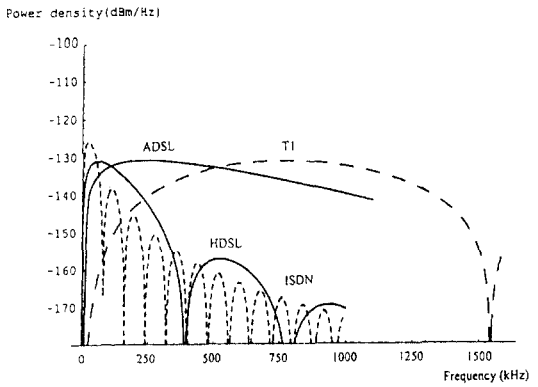

그림 2-2. 49 HDSL NEXT의 전력 스펙트럼 밀도
Fig. 2-2. Power spectrum density for 49 HDSL NEXT noise

HDSL은 3.2km의 CSA 구역 내에서 10^{-7} BER의 성능을 만족하는 서비스를 제공하도록 ANSI 및 ETSI 규격과 벨코아 권고에서 제시하고 있으나, 본 논문에서는 대표적인 우리나라 0.4mm/4.2km 전송 선로 모델을 적용하였다. 선로 케이블은 50쌍 지 절연 심선 케이블 특성을 적용하였고 HDSL 서비스를 제공하기 위한 선로 손실은 ISDN, ADSL, T1 및 HDSL NEXT와 AWGN의 잡음 영향이 동일 케이블에 존재하는 조건에서 구한 선로 전달 함수를 적용하였다. HDSL 서비스 점유율이 점차 증가하는 경우를 4가지

www.dbpia.co.kr

시나리오로 하여 각 시나리오에 대하여 총 NEXT PSD 수준을 구하였다. 첫 번째 시나리오는 1 HDSL disturber를 갖는 HDSL 시스템에 대하여 시스템 성능을 시뮬레이션하는 것으로서 잡음 영향의 비교 기준으로서 필요하다. 두 번째 시나리오는 향후 10년의 HDSL 예상 서비스 점유율인 25%에 대한 것이고, 이후 50%와 100%를 점유하는 최악의 경우에 대해 각각 시뮬레이션 하였다. HDSL 시뮬레이션을 위한 50쌍 심선 케이블의 서비스 점유율 별 총 NEXT PSD는 표 1에 나타낸 바와 같이 -74 ~ -61dBm범위에 있으며, 이 전력 수준은 CSA 루프 모델 보다 다소 양호한 수준으로 평가되며, 50쌍 심선 케이블 선로에서 여러 서비스가 제공되는 경우 6dB 여유를 포함한 데이터 속도에서 HDSL의 점유 효과는 50쌍의 심선 케이블에 대해 25% HDSL 점유가 최대의 효과를 갖는 것으로 나타났다. 즉, 25% 점유율에서 장거리 전송 능력을 갖게 되며 거리 전송 능력을 향상시키기 위해서는 최대 허용 가능한 잡음 전력 수준에서 전송 시스템 성능을 구현하는데 있다. 그것이 어려울 경우, 2B1Q는 임펄스 잡음 및 기존의 다른 서비스와 간섭 등의 영향을 받기 쉬운 단점이 있기 때문에 HDSL 점유율이 25% 이상이 되는 향후 15년 시점에는 광 케이블(Fiber to the home, FTTH)로 대체되어야 할 것이다[8].

표 1. 50 쌍 심선 케이블의 서비스 점유율별 총 NEXT 전력 스펙트럼 밀도

Table 1. Total NEXT PSD versus service occupation rate for 50pairs cable

시나리오	서비스 점유율(케이블 감쇄 수준)	PSD (dBm)
1	1 HDSL NEXT, AWGN	-74
2	NEXT(24 ISDN, 24 T1), AWGN	-65
3	NEXT(12 HDSL, 12 ISDN, 12 T1, 12 ADSL), AWGN	-70
4	NEXT(24 HDSL, 12 ISDN, 12 T1), AWGN	-61
5	49 HDSL NEXT, AWGN	-65

III. 2B1Q 전송방식을 기반으로 하는HDSL 시스템 구현

UTP 선로를 이용하여 고속의 데이터를 전송하는 디지털 전송 시스템에서 보다 높은 대역폭을 구현하는데 있어서 NEXT, ISI, 반향 및 가산성 백색 잡음 등이 선로에서 중요한 전송 장애 요소가 되는데 이를 해결하기 위한 방법 들이 모두 다수의 디지털 필터로 수행되기 때문에 복잡도를 감안하면서 장거리 전송에 있어 시스템 성능 손실이 적고 경제성을 갖는 저전력의 전송 시스템의 설계에 그 성공여부가 달려있다고 할 수 있다. HDSL 시스템이 기존 시스템 보다 더욱 비용 경제적이고 보다 먼 거리 전송 능력을 갖도록 성능을 향상하기 위해서는 시스템 설계 특성의 만족 여부를 좌우하는 필터의 탭 수가 하드웨어의 복잡도에 기인하는 칩 면적 및 계산 속도 등의 경제성을 최대한 고려하는 동시에 성능을 최적화하는 시스템 설계가 필수적으로 요구된다.

본 장에서는 우리나라의 대표적인 0.4mm/4.2km의 UTP 선로 상에서 전송 손실에 의해 교란된 디지털 신호에 대해 비용 경제적이고 보다 긴 가입자 전송 거리 성능을 제공하는 기본 대역 2B1Q HDSL 시스템을 설계하고, LMS 알고리즘을 사용하여 최적의 탭 수와 적응 계수(Step size) 및 SNR 성능을 구현한 다음 QAM과 비교된 성능을 살펴본다.

3.1 2B1Q HDSL 시스템 구조

그림 3-1은 2B1Q HDSL 시스템 구조이다. 시스템은 recursive IIR(Infinite Impulse Response)과 FIR(Finite Impulse Response) 등화기 구조로 설계할 수 있다. 전자는, HPF와 적은 차수의 순회형 IIR 필터의 조합함으로써 NEXT가 현저한 채널 전송 손실 환경에서 전송 시스템 필터 탭 수를 높여 등화기 탭 수를 높이는 것과 동일한 효과를 갖는 대신 알고리즘이 복잡하고 오류 전파가 발생하며 약간의 성능 감쇄가 따른다. IIR 필터 계수는 전송 시스템의 직류차단 특성으로부터 설계되며 반향 꼬리가 매우 서서히 감소하기 때문에 큰 시간 상수를 갖도록 설계되어야 하고 적응적으로 제어되어야 한다. 한편, 후자는, DFE 왜곡이 상대 전송 시스템의 가입자 선로 상태와 직류 차단(dc cut-off) 특성에 따라 변화하고 DFE를 통해 궤환될 때 직류 차단 왜곡이 긴 꼬리를 갖는 postcursor ISI를 갖게 되고 반향 꼬리는 단조 감소하므로 긴 탭을 필요로 한다. 따라서 채널 임펄스 응답을 재 정형하고

www.dbpia.co.kr

거의 모든 ISI가 DFE의 범위 내 들도록 탭 크기가 선택된다. IIR 필터에 비해 많은 차수가 요구되고 예리한 차단 특성을 얻기 위해서 많은 메모리와 곱셈기를 필요로 하는 대신 선형 위상 특성을 갖는다. 따라서 고속 데이터의 전송을 위해서는, 고정 등화기는 가입자 선로의 정확한 특성과 선로의 통계적 특성을 정확히 파악하여 ISI를 제거하는데 필요한 탭 계수를 결정할 수 있으나 이는 실질적으로 어렵다. 따라서 신호가 선로를 거치는 동안 크기 및 위상이 왜곡되는 선로 특성의 변화에 따라 Decision device 입력에서 지속적으로 선로의 위상과 진폭 왜곡을 보상함으로써 ISI를 조정하여 잡음 전력을 최대한 줄이고 전송 대역을 유용하게 사용하기 위하여 선로 상태에 따라 탭 계수의 값이 자동적으로 변화하도록 하는 적응 등화기를 사용한다.

적응 자동 FFF는 거의 모든 precursor ISI가 DFE에 의해 짧은 시간 범위 내에 들도록 선로 임펄스 응답을 재 정형하여 Decision device 입력에서 선로의 브리지 탭 등에 의해 발생하는 precursor ISI와 가산성 누화 잡음을 최소화한다. ISI는 샘플링할 때 타이밍 오류가 원인이 되어 발생하므로 나이퀴스트 대역폭 이상의 초과 대역폭을 제공하여야 한다. 채널에 대한 주파수 응답은 이미 결정되어 있고, 전송 시스템에서 필터링은 신호 수신 과정에서 다시 오염되므로 결국 ISI를 0으로 하기 위한 유일한 방법은 수신 시스템 LPF의 임펄스 응답에 달려있다. ISI를 0으로 하기 위해서는 임펄스 응답 신호 h(t)의 지연 형태인 $h(t-t_0)$에서 $t<0$ 인 경우에 대해 $h(t-t_0)\cong 0$이 되도록 t_0를 선택하여야 한다. 즉, 수신 펄스 정형이 h(t)와 동일한 시스템을 선택하는 결과로서 펄스가 발생되기 전에 주파수 특성이 0인 시간 응답을 가져야 한다. 이는 임펄스 응답이 $t=-\infty$에서 시작하는 비 인과적(non-causal 또는 non-reliable) 필터로 수행되는 것이며 이러한 이상적인 필터는 사실상 구현이 불가능하다. FFF는 앞 단에 아날로그 등화기와, 낮은 주파수 대역의 임펄스 잡음을 억제하기 위하여 100kHz에서 3dB 점을 갖는 2차 HPF를 포함한다.

DFE는 타이밍 위상에 덜 민감하고 기존 Linear equalizer에 비해 효율적이고 탭 수, 부하 및 집적도에서 크게 유리하며 postcursor ISI와 HDSL NEXT를 효과적으로 억제하므로 HDSL 전송 시스템에 특히 적합하다. postcursor ISI가 제거될 때 에너지를 상실하기 때문에 HDSL에서는 ISDN에서 보다 훨씬 강력한 신호처리 알고리즘이 수행되며, 2B1Q 선로 코드가 직류 차단으로 인한 왜곡이 긴 꼬리를 갖게 되므로 데이터가 전송되는 동안 지속적으로 ISI가 최소화되도록 한다. 심각한 ISI와 높은 SNR 채널을 구현하기 위해 ZF(Zero forcing) DFE보다 MMSE(Minimize Mean Square Error) DFE가 더 선호된다.

HDSL에 심각한 영향을 미치는 전송 손실로서 NEXT와 ISI 외에 선로에 반드시 존재하는 반향 잡음이 있는데 이 반향 수준이 선로를 통하여 들어오는 신호 수준에 비해 상대적으로 높으면 타이밍이 어려워 지고 이로 인해 시스템 성능에 심각하게 영향을 미치게 된다. 반향 경로는 시간 및 온도에 따라 매우 서서히 변화하며 반향 펄스 응답의 꼬리가 지수적 감쇄를 갖지만 수신 신호와 경로가 다르기 때문에 2B1Q(또는 QAM) HDSL이 만족한 성능을 얻기 위해서 자동적으로 적응되는 매우 긴 반향 등화기를 갖는 구조로 설계된다. 그러나 적응 등화기는 필터 탭 수가 너무 많으면 집적도가 증가하고 소모 전력이 그만큼 커지는 것은 물론 긴 탭 수로 인해 잡음이 도입되기 때문에 수렴 속도가 느려져 불안정해 지고 성능이 감소하게 되고, 반대로 탭 수가 너무 적으면 중요한 채널 반사 경로의 잡음을 보상하지 못하므로 역시 성능이 감쇄된다. 따라서 시스템은 공통적으로 필터 탭 수를 최적화하는 수준에서 결정하여 전송 손실에 미치는 영향을 최대한 줄여야 한다.

DFE에 의해 precursor ISI가 완전히 제거되지 않았거나 선로와 전송 시스템의 전기적 브리지가 불완전할 때 수신 시스템에 반향 잡음(echo noise)이 나타나는데, 이를 제거하기 위하여 timing recovery 방법이 사용된다. 이는 선로의 전송 거리와 HDSL 적용 범위를 결정하고 선로 반향 잡음 수준을 자동적으로 감지하여 그 반향 수준에 따라 타이밍 복구 방법을 다르게 적용하는 방법으로서 케이블 왜곡에 둔감하도록 하고 다양한 선로 모델에 유용하도록 한다. 대부분의 xDSL에서 능동 R-C 하이브리드 회로가 사용되며,

www.dbpia.co.kr

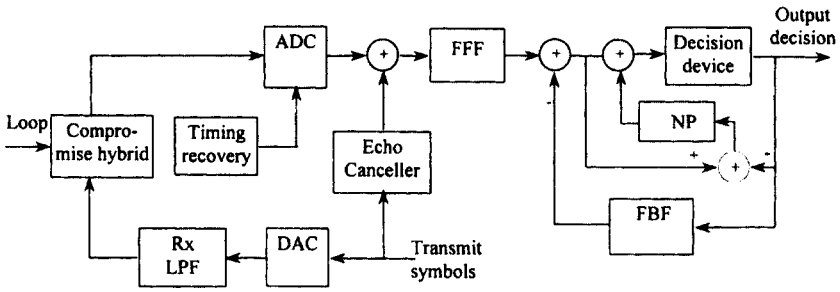

그림 3-1. 2B1Q HDSL 시스템 구조
Fig. 3-1. Structure of 2B1Q HDSL system

precursor ISI를 최소화한다. 본 논문에서는 이상적인 반향 제거 시스템과 타이밍 복구를 이용하여 SNR을 최대화하는 것으로 가정한다.

3.2 전송 시스템 구조

그림 3-2는 전송 시스템 구조이다. 전송되어온 모든 데이터 비트는 2B1Q 코딩 전에 23번째 다항식과 혼화(scramble)된다. 즉, HTU-R에서 HTU-C 방향(1,1)의 다항식은 $X^{-23} \oplus X^{-18} \oplus 1$과 같고 HTU-C에서 HTU-R 방향(1,0)의 다항식은 $X^{-23} \oplus X^{-5} \oplus 1$과 같다. 2B1Q 코드는 비트 스트림이 4-quaternary 심볼로 변환되고 비트 쌍으로 그룹화 된 다음 전송된다. 2진 데이터 스트림은 전송 시스템에 사용된 것과 같은 혼화 데이터 다항식을 적용하여 수신 시스템에서 역 혼화된다. 자동 이득 제어 회로(Automatic gain controller, AGC)는 전체 입력 신호에 대해 감쇄없이 수신 신호 레벨을 일

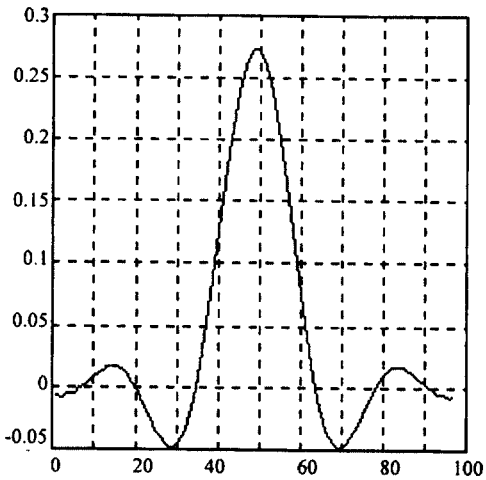

그림 3-3. Square root raised cosine roll-off filter (=0.35)
Fig. 3-3. Square root raised cosine roll-off filter (=0.35)

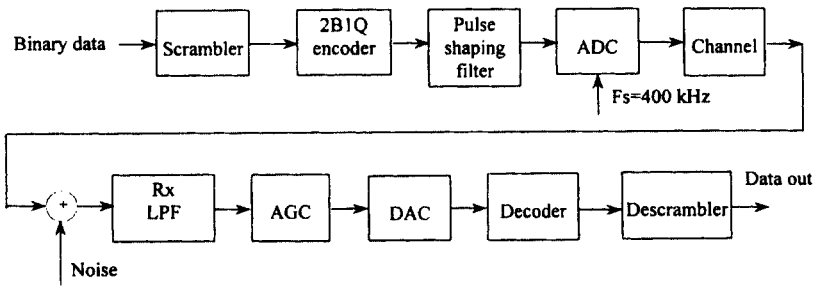

그림 3-2. 전송 시스템 구조
Fig. 3-2. Structure of transmitter

www.dbpia.co.kr

정하게 유지하기 위한 적응 시스템으로서 사용된다.

기존 연구의 1.6Mbps QAM 시스템[9]은 6차 버터워스 송신 필터와 200kHz에서 3dB 점을 갖는 4차 베셀 수신 필터를 사용하거나, 4차 송신 필터만을 사용하였다. 버터 워스 필터는 이상적인 LPF와 근사 특성을 갖는다. 2B1Q 시스템에서는 펄스의 첨두 값을 약 27dB까지 감쇄시키고 펄스 꼬리는 약 250μs(100baud 간격) 후 첨두 값의 1% 이하 까지 감쇄시키는 200kHz에서 -3dB 차단주파수를 갖는 3차 버터 워스 LPF를 적용하였다[6],[10]-[13]. 그림 3-3과 같은 4차 LPF 특성을 갖는 Square root raised cosine roll-off filter(α=0.35)[14]를 사용하였다.

3.3 수신 시스템 구조

그림 3-4는 잡음 예측 필터(Noise predictor, NP)를 갖는 수신 시스템 구조[14]-[16]이다. 등화기 구조는 디지털 통신 시스템에서 데이터를 전송할 때 전송 신호가 알려지지 않거나 시간에 따라 서서히 변화하는 선로(Time varying channel) 파라미터 특성 때문에 수신 시스템에서 채널을 등화하는 구조가 고려되었다. HDSL 시스템은 선로 코딩 등 여러 신호처리 방법을 고려할 수 있겠으나 잡음이 다양할 때에는 원하는 성능을 얻기가 어렵고 FFF와 FBF로 구성되는 기존의 DFE 구조를 사용하면 잡음이 실제로 백색화(whitening)되기 위해 많은 탭 수를 필요로 하게 되므로 최근 ADSL과 HDSL 시스템에 많이 사용되는 구조를 고려하였다. 이 구조는 기존의 FFF, FBF 및 signed LMS 알고리즘을 사용하는 방법에 비해 수신 시스템의 수렴 속도가 향상되고, 탭 수를 크게 줄임으로써 비용 경제적인 하드웨어 수행이 가능하게 하여 칩 복잡도를 크게 줄이므로 HDSL 환경에 대해 시스템 적응 능력과 전송 거리 성능을 향상시키는 효과를 갖는다. 이 구조에서 Decision device의 입력 식은 기본 DFE 구조에서 NP를 뺀 식으로 구해진다.

$$z_k = r(t)*u(kT) - g_k*[r(t)*u(kT) - x_k] - d_k*x_k \tag{3.1}$$

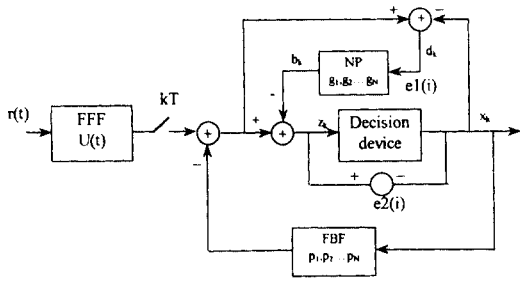

그림 3-4. NP가 결합된 수신 시스템 구조

Fig. 3-4. Structure of the receiver associated with a Noise Predictor

FFF는, 나이퀴스트 샘플 주파수, $f_N \rangle 2/T$에서 동작하며, 선로에서 발생하는 선형 왜곡을 등화하기 위하여 아날로그를 수행하는 절충된 등화기와 T/2-spaced 적응 필터 구조로 구성되고, 낮은 주파수의 임펄스 잡음을 억제하기 위하여 수신 시스템 전단에 조정 가능한 HPF를 추가한다. FFF는 유한 수의 탭까지 잡음을 근사적으로 백색화하기 위하여 인과적이고 monic(최고 차수가 1)이어야 한다. 이는 t=0 이전에는 출력이 없는 것으로 가정되고 최고 차수가 1인 계수를 이어야 함을 의미한다. 채널이 서서히 변할 때 수렴 및 추적 능력을 갖는 적응 등화기의 적응 계수는 다음과 같이 결정되며 DFE의 적응 계수가 약 5dB의 시스템 SNR 성능을 좌우한다[12].

$$step\ size \cong \frac{1}{5(2N+1)p_R} \tag{3.2}$$

여기서, N은 탭 수, P_R는 수신 신호에서 평가된 수신 신호와 잡음 전력의 합이다.

그림 3-5에 DFE의 구조를 나타내었다. FFF의 출력단에서는 decision 전 후의 심볼 들에 대한 ISI가 나타나는데 탭 공간 τ(T≥τ)의 N 탭 FFF와 T=τ의 궤환 필터(Feedback filter, FBF)로 DFE를 구성하면 유한 어장(finite length)에서 ISI가 거의 제거될 수 있다. 실제로 DFE는 후술하는 상용 칩에 사용된 linear adaptive equalizer에 비해 MSE가 타이밍 위상에 대해서도 MSE 변화가 거의 없고 정상 상태에서 3dB 이상 우수한 것으로 알려져 있다.

www.dbpia.co.kr

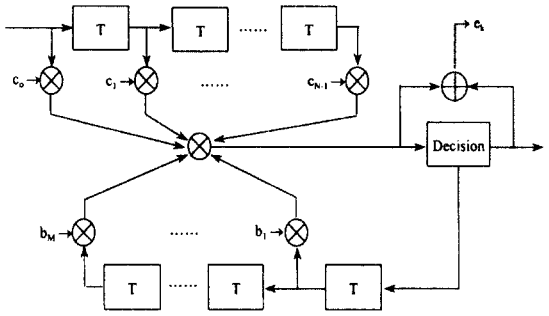

그림 3-5. DFE 구조
Fig. 3-5. Sturcture of decision feedback equalizer

NP는, 선로 상의 오류가 DFE를 통과한 후에도 완전히 제거되지 않고 남아있는 반향의 잔존 오류와 전파 지연을 제거하기 위해 사용되며, Decision device 입력에서 앞 단으로부터 전송되어온 수신 데이터 샘플로부터 수신 펄스를 검출(수신 펄스는 다시 DFE와 타이밍 복구부로 궤환된다), 앞 단의 잡음 샘플을 근거로 잡음 예측을 수행하는 방법으로 잡음의 변화를 최소화한다. NP는 시스템 파라미터가 서서히 변화하는 동안 일시적인 영향에 대한 시스템 응답 시간을 줄이고 등화 후 오류 신호로 남아 있을 수 있는 다양한 NEXT 잡음 샘플의 현재 수신 신호에서 평가 잡음을 빼서 여러 NEXT 잡음 샘플 사이의 correlation을 de-correlation하는 방법으로 과거 잡음 샘플 들을 이용하여 현재의 잡음을 평가함으로써 예측 이득이 9.7dB까지 증가하며 잡음 전력을 감소시키기 때문에 전송 거리가 크게 향상된다. NP는 적응이 수행될 때 보통 2~4탭의 짧은 탭에 의해 백색화 함으로써 하드웨어 복잡도를 크게 줄이며, 계수 결정은 다음과 같은 절차를 몇 번 반복하여 양호한 지연 특성과 필터 계수를 구하는 방법으로 수행된다. 먼저, NP 계수를 0으로 가정하고, 결정 지연을 적용하여 적응 식별 방법 MMSE 오류를 최소화하는 FFF 및 FBF의 계수를 결정한다. 결정 지연은 최소 MMSE를 갖는 값을 선택함으로써 최적화된다. 그리고 나서 결정 지연과 FFF, FBF의 계수를 고정하고 오차를 최소화하는 MMSE 선형 예측을 한다. 즉, FFF 계수와 DFE 결합으로 ZF 기준에 의해 FFF 계수를 최적화한 다음, MMSE 기준에 의해 별도로(ZF + MMSE) NP 필터를 최적화한다. 이는 FFF와 DFE를 거친 후의 잔존 ISI가 매우 커서 ZF-MMSE의 NP로 잔존 ISI를 등화하는 과정이다. NP에서 필터링 후 ISI는 매우 작아지고 이 때 잔존 NEXT가 BER 성능을 좌우하며 NP의 오류 값은 다음과 같이 구해진다.

$$e_1(\mu) = e_2(\mu) - \sum_{k=1}^{N} p(k)e2(\mu - k) \tag{3.3}$$

$$e_2(\mu) = \sum_{l=-\infty}^{\infty} a(l)g_1(\mu - l) + \sum_{k=-\infty}^{\infty} n(m)g_2(\mu - m),$$

$$where,\ g_1(k) = \sum_{i=0}^{N-1} C(i)h_1(k-i) - d(k-s),$$

$$g_2(k) = \sum_{i=0}^{N-1} C(i)h_1(k-i).$$

여기서, $e_2(\mu)$는 최적화된 계수를 갖는 FIR과 DFE의 오류 값, i<0 일 때 d(0)=1, d(i)=0, g_1은 잔존 ISI, g_2는 전체 NEXT 채널 임펄스 응답이다.

위와 같은 NP를 포함한 수신 시스템 구조를 사용한 기존의 세가지 연구[15]-[17]를 살펴보면, 하나는, 1,000kbaud 속도에서 T/2-spaced 4탭 FFF, 35탭 DFE 및 4탭 NP를 조합한 2B1Q 구조와 LMS 알고리즘을 사용하여 0.5mm, 50쌍 심선 케이블 선로에서 5.7km(4.0km/0.4mm와 동등)의 전송을 구현하였고, 다른 하나는, 400kbaud 속도에서 T/2-spaced 20탭 FFF, 20탭 DFE 및 4탭 NP를 조합한 16-QAM 구조와 Signed LMS 알고리즘을 사용하여 0.4mm, 50쌍 심선 케이블 선로에서 5.5km 전송을 구현하였으며, 또 하나는 400kbaud 속도에서 21탭 FIR 필터와 21탭 FBF 필터 및 4탭 NP를 조합한 2B1Q HDSL 수신 시스템 구조에서 0.4mm, 50쌍 심선 케이블 선로에 대해 3.6km 전송을 구현하고 있다. 이들 결과로 부터 본 논문에서 사용하는 우리나라의 대표적인 선로 모델인 0.4mm/4.2km의 50쌍 심선 케이블에 대해 6dB 선로 SNR 여유를 감안하였을 때 400kbaud 속도에서 2B1Q HDSL을 위한 수신 시스템 구조는 T/2-spaced 21탭 FFF, 35탭 DFE 및 4탭 NP를 조합한 구조가 하드웨어 복잡도와 장거리 전송을 구현하기 위한 최대로 허용 가능한 설계 수준으로 고려된다.

www.dbpia.co.kr

한편, NP를 사용하지 않고 정상 상태 성능을 구현한 경우를 살펴보면, Henry Samuel, P. mohanraj[11],[13]는 25탭 FFF와 200탭 DFE, 8탭 FFF와 128탭 DFE, 128탭 FFF와 128탭 DFE를 갖는 2B1Q HDSL을 제안하였고, Sau-Gee Chen[8],[18]은 8탭 FFF와 30탭 DFE을 갖는 2B1Q HDSL을 제안하였으며 모두 집적도가 낮고 수렴 속도가 빠르며 양호한 SNR을 구현하기 위해 많은 탭 수를 필요로 한다는 것을 알 수 있다. 따라서, NP를 사용하지 않은 구조는 non-stationary 시스템 조건을 고려한 것이고, NP를 사용한 구조는 동일한 케이블 다발에 ISDN, T1, ADSL 등 다양한 형태의 가입자 서비스가 공유할 때 잡음 과정의 2차 통계가 시간에 따라 주기적으로 서서히 변하는 조건(cyclo-stationary)과 가우스 분포조건을 고려한 것이므로 실제 서비스 환경에서 기존의 구조보다 타당한 구조라 하겠다.

3.3.1 최적 성능을 갖는 등화기 탭 계수 결정

본 논문의 수신 시스템 구조는 DFE의 출력을 최소로 하고 최소 등가 출력 SNR에 일치하는 FFF, DFE 탭 수를 결정하기 위하여 각각 다른 적응 계수를 갖는 3개의 적응 필터 즉, FFF, DFE 및 NP 등화기로 구성한다. 이들 등화기의 탭 계수 갱신은 각각 다음과 같이 수행된다.

$$FFE: h_j(n+1) = h_j(n) + \alpha_{FFE} e(n) x^*(n-j-1),\ j = 1, \cdots, N.$$
$$DFF: h_m(n+1) = h_m(n) - \mu_{DFE} e(n) y^*(n-m),\ m = 0, 1, \cdots, N.$$
$$NP: h_r(n+1) = h_r(n) + \mu_{NP} e'(n) e^*(n-r),\ r = 1, \cdots, N. \tag{3.4}$$

여기서, $h_m(n)$, $h_j(n)$, $h_r(n)$은 필터 계수, α, μ는 LMS 적응 계수, e(n)은 Decision device에서의 결정 오류, $x^*(n-m)$, $y^*(n-j-1)$ 은 2B1Q 시스템에서 수신 시스템의 Decision에 의해 2비트 신호로 알고리즘 수렴에 영향을 주지 않고 백색화하는 과정을 나타낸다. *는 샘플치 신호이다. NP 계수는 적응을 시작할 때 $h_r(0)$=0으로 리셋된다. 세 적응 필터의 정상 상태 계수 값은 시뮬레이션이 완료되는 시점에서 결정된다.

DFE의 필터 탭 계수는 NP 계수를 0으로 초기화한 다음, decision delay를 부가하는 방법으로 MSE를 최소로 하는 FFF 및 FBF 계수를 결정한다. 그 후 결정 지연은 그대로 두고 두 필터의 계수는 고정시켜 시간 평균 오류 값을 최소로 하도록 MMSE 선형 예측을 수행하는 방법으로 NP의 탭 수를 산출한다.

$$z(k) = S(k) - P(e(k) + S(k))$$
$$= (1-P)S(k) - Pe(k)$$
$$e(k) = z`(k) - z(k),\ z(k) = (1-P)S(k) - P(z`(k) - z(k)) \tag{3.5}$$

3.3.2 고속 수렴 특성을 갖는 초기화 계수 결정

적응 필터에서 탭 계수는 자주 0으로 초기화되는데 이러한 경우 등화기 필터 신호는 시작시 매우 적어지고 수렴 속도가 크게 저하한다. 따라서 이는 등화기의 일부 탭을 1로 초기화하고 다른 것은 0으로 초기화하여 해결할 수 있다. 그러나 이 방법은 수신 시스템 샘플링 위상이 자유롭게 조정되지 않을 때 단점을 갖는다. 이 경우 정상 상태 필터 계수는 다른 것보다 큰 두 값을 가질 수 있기 때문에 한 탭을 1로 초기화하지 않고 두 중간 탭을 0.5로 초기화하는 방법이 선호된다. 전자의 방법은 후자의 방법의 초기화가 최적일 때 비해 약간 느린 수렴 속도를 갖지만 그 성능은 전송 지연의 변화가 덜 민감하고 모든 탭을 0으로 초기화하는 것보다는 훨씬 빠르다.

2B1Q HDSL 시스템에서 심각한 ISI가 있는 DFE를 사용하는 경우 공통적인 문제가 시스템의 초기화 문제인데 이는 다중 레벨 방식일수록 초기화 오류는 커지고 이 오류는 순회형(recursive) DFE의 수렴에 문제가 생기기 때문에 이를 극복하기 위하여 초기화에 4레벨 대신 임의의 2레벨만 전송함으로써 초기화 오율을 크게 감소하고 신뢰할 만한 수렴을 갖도록 한다. 즉, 2B1Q에서 x(n-k)는 2비트 신호로서 1 비트에 대한 양자화 x(n-k)는 알고리즘 수렴에 영향을 미치지 않으므로 초기화 오율을 대폭 줄일 수 있다[13]. 따라서 2B1Q HDSL은 고속 수렴을 위해 처음 동작할 때 반 이중(half-duplex) 모드에서 운용하며 이 때 수렴 크기()는 다음과 같이 결정한다.

www.dbpia.co.kr

$$\mu = \frac{1}{(N+1)E[x^2(k)]} \tag{3.6}$$

3.3.3 적응 LMS 알고리즘의 적응 계수 결정

전이중 송수신 시스템의 수렴 특성 및 수렴 속도를 결정하는 중요한 파라미터가 적응 FIR 필터의 LMS 적응 계수이다. 적응 계수 값을 크게 하면 수렴 속도는 빨라지지만 오조정 오류(mis-adjustment error) 즉, 필요 MSE가 커지고, 적응 계수 값을 적게 하면 수렴 속도가 느려지므로 안정도와 빠른 수렴을 갖는 적응 계수를 결정할 필요가 있다[18]. 이는 초기 MSE(MSE(0))와 필요 MSE(MSEd)의 적응 계수에서 반복 수를 최소화하는 방법으로 해결할 수 있다. Signed LMS 알고리즘은 충분히 긴 필터 탭 수를 가정하므로 계산이 복잡하다. 따라서 필터 탭 수 N이 충분히 길지 않다는 가정에서 복잡도를 줄일 수 있는 LMS 알고리즘을 이용하여 최대 허용 가능한 적응 계수와 파라미터의 곱으로 최적의 적응 계수 K를 결정한다.

$$K = \frac{2}{N\sigma_a^2}\cdot\frac{R^2(\infty)}{1+R^2(\infty)} \approx \frac{2}{N\sigma_a^2}\cdot R^2(\infty)$$

$$R^2(\infty) = \frac{MSE_d}{2\sigma_u^2}\cdot\left\{-1n\left(\frac{MSE(0)}{MSE_d}\right)+\sqrt{1n^2\left(\frac{MSE(0)}{MSE_d}\right)+4\cdot 1n\left(\frac{MSE(0)}{MSE_d}\right)}\right\}$$

$$\approx MSE_d - 0.5dB \tag{3.7}$$

이 방법은 필터 탭 수 N과, 전송신호의 분산 값, 수신신호의 분산 값, 초기 MSE(Mean square error) 및 필요 MSE 즉, σ_a^2, σ_u^2, $MSE(0)$, MSE_d가 결정되어야 한다. 10^{-7}의 BER 목표를 만족하기 위한 σ값은 가우스 분포에 따라 다음 식에 의해 5.333이 된다[13].

$$10^{-7} = \frac{2}{\sqrt{2\pi}}\int_{\sigma}^{\infty} e^{-x^2/2}dx \tag{3.8}$$

3.4 빠른 수렴 속도와 복잡도 향상을 위한 알고리즘 결정

적응 등화기에 사용되는 알고리즘으로서 LMS(Least Mean Square) 알고리즘이 RLS(Recursive Least Square)에 비해 계산이 간단하여 수렴 속도가 빠르고 non-stationary 조건에서 추적 성능이 상대적으로 우수하므로 본 연구에서는 LMS 알고리즘을 사용하였으며, 우리나라의 선로 특성이 미국보다 좋은 조건이고 또한 전송로에 브리지 탭이 적어서 ISI 영향도 적을 것으로 예상되므로 하드웨어를 구현할 때 기존 LMS 알고리즘에 비해 복잡도가 크게 개선되고 빠른 수렴 성능을 갖도록 하기 위해 Benesty, Duhamel의 수정된 LMS 알고리즘[19]-[21]을 사용한다. 이 알고리즘의 탭 계수 갱신 방법은 기존 LMS 알고리즘과 동일하며 이 알고리즘은 기존 LMS 알고리즘에 비해 하나 이상의 파라미터가 도입되고 오류 신호가 약간 다른데에 차이가 있다. 다음의 이론적인 해석과 시뮬레이션 결과에서 이를 알 수 있다. 2B1Q HDSL을 위한 적응 필터에 사용되는 LMS 알고리즘은 MSE를 최소화하도록 탭 계수를 시간에 따라 연속적으로 갱신한다. FIR 필터의 임펄스 응답은 고속 컨벌루션 알고리즘을 근거로 하는 적응 필터의 출력으로서 다음과 같다.

$$y(n) = \sum_{k=0}^{N-1} h(k)x(n-k) \tag{3.9}$$

$$= \sum_{k=0}^{N/2-1}\{[x(n-2k)+h(2k+1)][x(n-2k-1)+h(2k)]\}$$

$$-\sum_{k=0}^{N/2-1} h(2k)h(2k+1) - \sum_{k=0}^{N/2-1} x(n-2k)x(n-2k-1).$$

$$\sum_{k=0}^{N/2-1} x(n-2k)x(n-2k-1) \equiv P(n) \tag{3.10}$$

$$= P(n-2)+x(n)x(n-1)-x(n-N)x(n-N-1).$$

$$\sum_{k=0}^{N/2-1} h(2k)h(2k+1) = const.. \tag{3.11}$$

고속 수렴 알고리즘은 블록 LMS 알고리즘과 직접 결합하므로 h(n)을 도입할 필요가 없고 한번에 c(n)을 계산하여 전체 블록을 처리하므로 낮은 복잡도를 갖

www.dbpia.co.kr

는다. 식 (3.16)에 입력 신호 x(n)과 계수h(n)을 갖는 적응 필터가 주어질 때 (3.17)과 같이 적응된다.

$$y'(n)=\sum_{k=0}^{N/2-1}\{[x(n-2k)+h_{2k+1}(n)]\cdot [x(n-2k-1)+h_{2k}(n)]\}-P(n)-h_N(n). \tag{3.12}$$

$$h_j(n+1)=h_j(n)+\mu e(n)x^*(n-j),\quad j=0,1,\cdots,N-1, h_N(n+1)=h_N(n)-\alpha e(n) \tag{3.13}$$

primary input signal과 적응 필터 출력 간의 오류 신호 e(n)은 다음과 같이 계산된다.

$$\begin{aligned} e(n)&=d(n)-y'(n).\\ &=d(n)-y(n)+\left[h_N(n)-\sum_{k=0}^{N/2-1}h_{2k}(n)h_{2k+1}(n)\right]\\ &=e(n)+\left[h_N(n)-C(n)\right]. \end{aligned} \tag{3.14}$$

$$\sum_{k=0}^{N/2-1}h_{2k}(n)h_{2k+1}(n)\equiv C(n)$$

여기서, C(n)은 slow time variant tracking 상수이고, d(k)은 필요로 하는 신호, e(n)은 백색 잡음이다.

주요 핵심은 C(n)에 대한 h(n)의 수렴에 있고, h(n)이 1에 가까울수록 C(n)의 추적 성능이 좋아진다. 적응 계수 $\alpha(0<\alpha<1)$와 μ는 2의 정수 지수 승이고, 느린 시변 추적을 잘 하기 위해서 α는 μ보다 훨씬 더 큰 값을 가져야 하며, 0.5일 때 최적의 결과를 갖는다. SRA의 경우 10^{-10}에서 최적 성능을 가지며, 이때 SNR은 10^{-7}의 BER 성능을 보장하기 위한 21.5dB를 약간 상회하는 설계 여유를 갖는 22.4dB 수준이다[19].

3.5 DFE에 의한 등가 채널 용량

DFE를 이용한 등가 채널 용량은 수신 시스템의 decision point에서 DFE 후의 잡음이 백색이기 때문에 신호 전력과 잡음 전력의 비로 평가된다.

$$C_{DFE}=\frac{1}{2T}\log_2\left[1+\frac{\sigma^2T}{MSE}\right] \tag{3.15}$$

$\frac{\sigma^2T}{MSE}\rangle\rangle 1$ 인 경우,

$$C_{DFE}=\int_0^{1/2T}\log_2\left[T+TS(e^{j\omega T})\right]df. \tag{3.16}$$

여기서, T는 전송 속도이고, S는 folded signal power spectrum이다.

전송 시스템 전력 스펙트럼과 수신 시스템 LPF로 인하여 대역폭이 1/2T 까지 사용 가능한 경우,

$$C_{DFE}=\int_0^{\frac{1}{2T}}\log_2\left[1+\frac{|H(f)|^2}{|H_{Cr}(f)|^2}\right]df=C \tag{3.17}$$

이다. 이는 S/N 비가 매우 높을 때 이상적인 DFE 수신 시스템을 사용하면 전체 채널을 구현할 수 있음을 보여주며, 이상적인 DFE는 일반적으로 10dB 까지 SNR 여유를 만족하기 때문에 누화가 강한 환경에 매우 적합하다. uncoded 4-level PAM 신호를 사용할 때 9.7dB의 SNR 여유를 갖도록 설계되어야 한다. 오율 구속 정보 속도(Error rate constrained information rate, C_r)는 를 전송 시스템 종단의 심볼 전력으로 할 때 다음 식을 이용하여 구한다.

$$C_r=\frac{1}{2T}\log_2\frac{1}{9.42}\cdot\frac{\sigma^2T}{MSE}. \tag{3.18}$$

IV. 2B1Q HDSL 성능 모델링 및 시뮬레이션 결과 고찰

4.1 2B1Q HDSL 성능 모델링

HDSL의 최적 성능은 각종 누화가 존재하는 가입자 서비스 구역에서 135Ω의 선로 루프 저항에서 직류 수준에서 300kHz 까지 대역폭을 사용하는 전송 시스템을 시뮬레이션하여 평가되며 시스템 성능 평가에 중요한 기준은 SNR이 된다. 가입자 전송 선로는 시스템 내부의 예측할 수 없는 임펄스 잡음과 구내 선로 특성 같은 예측하기 어려운 많은 성능 열화 요

www.dbpia.co.kr

인으로부터 견디어낼 수 있어야 하기 때문에 이상적인 시뮬레이션과 실제 하드웨어 사이의 차이를 감안한 10^{-7}의 비트 오율을 보증하기 위해서 일반적으로 6 ~ 12dB의 시스템 SNR 여유를 갖도록 설계되고 있다. 이와 관련하여 ANSI 규격의 DSL 시스템 성능 요구조건에서는 6dB의 NEXT 여유를 감안하도록 규정하고 있다. 실제로 HDSL 전송을 위한 300kHz 대역폭에서 6dB 여유는 0.4mm 선로의 경우 약 365m에 해당하고 0.5mm 선로의 경우 약 520m에 해당하며, SNR 여유가 2dB 향상되면 0.5mm 선로의 전송 거리가 300m 증가하고, 3dB 향상되면 0.4mm 선로의 전송 거리가 약 300m 증가하므로 SNR 성능 여유의 향상은 대단히 중요하다. 따라서 시뮬레이션을 수행할 때에는 반드시 6dB 이상의 SNR 여유를 갖도록 할 필요가 있다.

HDSL의 성능은 10^{-7}의 BER을 만족하는데 필요한 SNR과 등화기 출력에서 제공할 수 있는 SNR과의 차이를 SNR 여유로 정의하며, Decision device의 입력 및 출력에서 결정되는 주 커서의 평균 전력에 대한 평균 총 잡음 전력의 비로 평가한다. DFE의 최적 MSE는 식 (4.1)과 같이 구해지며, 교란 선로와 피 교란 선로가 동일한 스펙트럼을 갖고 잡음이 HDSL간 또는 E1간 처럼 유사 시스템에서 발생하는 순수 self-NEXT 잡음 환경에서는 식 (4.2)와 같이 구해진다. DFE가 이상적인 탭 수를 가질 때 최대로 구현할 수 있는 SNR은 식 (4.3)과 같이 근사적으로 MSE의 역으로 평가된다.

$$SNR(d,f)=\exp\left\{-\frac{1}{F}\int_n^l\left(1+\frac{|s_1(f)H(f)|^2}{|s_2(f)X(f)|^2}\right)df\right\} \quad (4.1)$$

$$SNR(d,f)=\exp\left\{-\frac{1}{F}\int_n^l\left(1+\frac{|H(f)|^2}{|X(f)|^2}\right)df\right\} \quad (4.2)$$

$$SNR(f)=\frac{1-SNR(d,f)}{SNR(d,f)}=\frac{1}{SNR(d,f)} \approx \frac{e^{-2d\alpha(f)}}{Kf^{3/2}}\approx\frac{e^{-2d\varsigma\sqrt{f}}}{Kf^{3/2}} \quad (4.3)$$

결과적으로 NEXT 환경의 선로 SNR은 UTP 선로의 전달함수를 NEXT 전달함수로 나눈 결과로 평가된다. 또한, AWGN만 고려한 잡음 환경에서 SNR은 다음과 같이 구해진다.

$$SNR(f)=\frac{2P_S}{N_O\times 1H_Z}=1\times 10^{10}e^{-2d\alpha(f)} \quad (4.4)$$

여기서, P_s는 전송 전력, N_o는 AWGN의 PSD, 그리고 1 Hz는 대역폭 잡음이다.

SNR 여유는 DFE 필터의 설계와 알고리즘 구조에 크게 의존하는데 2선식 HDSL에서는 FSE, 잡음 제거(noise cancellation), 데이터 프레임에 잉여 비트를 추가하여 오류를 검출하고 수정하는 전방향 오류 보정(Forward error correction, FEC), Trellis coding 및 다중음 전송 등의 방법을 적절히 사용하여 SNR을 향상시키고 있다.

2B1Q HDSL은 0.4mm, 2.74km 선로에서 10-7의 BER을 구현하기 위하여 수신 시스템 Decision device에서 16-QAM과 동일하게 21.5dB의 SNR을 필요로 하고 이상적인 무한장 등화기의 Decision device입력에서 최대 구현 가능한 SNR은 29.7dB이므로 충분한 초과 대역폭을 갖는 이상적인 2B1Q(또는 QAM) 시스템이 갖는 SNR 여유는 8dB이다. 이상적인 필터를 구현하는 것은 사실상 어려우므로 6dB 수준의 선로 감쇄를 보상하기 위해서 HDSL 전송 시스템의 성능에 6dB 여유를 부과하는 방법으로 한다. 2선식 T1 HDSL 방식은 6dB 여유의 2.048Mbps 데이터를 구현하기 위해서 Trellis coding과 Reed-Solomon 코딩 방법을 채용하지만, 4선식 T1 또는 E1 HDSL 방식은 전이중 방식을 사용하므로 복잡한 코딩 방식을 도입하지 않고 392kHz 또는 584kbps에서 성능을 고찰한다.

원래의 파형에 포함되는 최대 주파수 성분이 결정되어 있을 때에는 샘플 주기 T를 변화하여 한계상태를 구현할 수 있는데 이 한계상태 샘플 주파수(ω)의 동적 변동 범위와, 시스템 반송 주파수에서 등화기 동적 범위가 2B1Q HDSL 시스템에서 중요한 전송 손실 요소로서 거리를 제한하게 된다. 392kbaud HDSL 시스템 전송된 신호의 평균 PSD의 상한은 0 ~ 196kHz의 범위에서는 38dBm/Hz, 584kbaud HDSL은 0 ~ 292kHz에서 40dBm/Hz 이어야 한다[8]. 성능 평가에 사용되는 기본 파라미터는 다음과 같다.

www.dbpia.co.kr

- T/2-spaced FFF 탭 수, 적응 계수 : 15, 0.0003.
- DFE 탭 수 : 15, 0.00001.
- NP 탭 수 : 4 , 0.00001.
- 심볼 수 : 60,000.
- 심볼 주기 : 1.25μs (800kbps)
- 통신 속도 f_{baud} = 400kbaud, 샘플링 주파수 fs = 1.6Mbps.
- 전송 레벨 : 등화기 수렴 시 까지 2-level PAM 전송, 수렴 후 4-level PAM(2B1Q) 전송.
- 선로 : 0.4 mm, 4.2km.
- 성능 측정 : Decision device입력.
- 총(ISDN, T1, HDSL, ADSL) NEXT 잡음 전력 : -64dBm.
- AWGN 잡음 전력 : -140dBm/Hz (-84dBm).
- 정형 및 전송 전 평균 전송 전력 : 14.6dBm

4.2 2B1Q HDSL 시스템 성능 시뮬레이션 결과 고찰

2B1Q(4-level PAM) HDSL 시스템 구현을 위하여 국내의 대표적인 UTP 가입자 선로 모델인 0.4 mm/4.2km 선로의 임펄스 응답으로부터 해석적인 채널 데이터를 구하였다. 이 채널 데이터는 표 1의 서비스 시나리오에 의거 50쌍 케이블 선로에 HDSL 서비스 점유율이 25% 일 때 잡음이 가장 적은 양호한 선로 조건을 갖는 것으로 검토되었다. 따라서 50쌍 케이블 선로에 대해 ISDN, T1, HDSL 및 ADSL 서비스가 같은 점유율로 제공되고 향후15년의 HDSL 서비스 예상 점유율이 25%일 때를 최적 조건으로 보고 각각의 NEXT와 AWGN을 합한 총 잡음 전력을 사용하였다. HDSL 서비스를 위한 전송 시스템 구조는 앞에서 이미 최적화한 2B1Q HDSL 시스템 구조에서 수행되었다. 시뮬레이션 결과를 가지고 SNR 관점에서 QAM과 유사한 성능을 갖는지 고찰한다. 단, 2B1Q는 2개의 기본 수신 구조를 갖는 QAM과 동일한 대역폭을 사용하며 심볼 간격은 QAM에 비해 1/2이고 비트 속도도 QAM과 다르기 때문에 엄격한 비교는 되지 않는다는 것을 전제로 한다.

시스템 구조는 수신 시스템에 LPF를 채용하고 복잡도를 최소화하기 위하여 최근 ADSL 및 HDSL에서 많이 사용하는 NP를 갖는 DFE 구조를 채택하고 시스템에 사용된 알고리즘은 가장 많이 사용되는 LMS 알고리즘을 사용하였으며 하드웨어 복잡도를 더욱 향상할 수 있도록 수정된 LMS 알고리즘을 제시하였다.

그림 4-1은 심볼 수에 대한 8mV전압 크기로 구한 임펄스 응답 특성을 나타낸다. 2.5V 펄스 신호 오류를 발생하기 위해 사용되는 임펄스 잡음 수준은 8mV 수준이고, 3V 펄스 신호 오류를 발생하기 위해 사용되는 임펄스 잡음 수준 12mV 수준이다. 트랜스포머의 효과를 포함하고 1차 상수 RLCG로 부터 계산된 주파수 응답 특성이다.

그림 4-2는 1 HDSL NEXT과 AWGN이 고려된 이상적인 선로 잡음 조건에서 15 FFF, 15 FBF 및 2 NP일 때 수렴 특성을 나타내며 약 24dB의 SNR 성능을 나타낸다. FFF의 적응 계수는 밑에서부터 0.00001 부터 0.00005일 때이며 0.00005에서 최적 SNR을 갖는다. 이 때 FBF와 NP의 계수는 0.00001에서 고정하였다.

그림 4-3은 49 HDSL NEXT와 AWGN과 동일한 잡음 전력을 갖는 24 ISDN, 24 T1 NEXT 및 AWGN이 고려된 선로 잡음 조건에서 15 FFF, 15 FBF 및 2 NP일 때 수렴 특성을 나타내며 SNR은 약 20dB로 이상적인 1 HDSL NEXT 조건에 비해 약 4dB 감소한다. FFF의 적응 계수는 밑에서부터 0.00004, 0.0001, 0.00002, 0.00003일 때이며 0.00003에서 최적 성능을 갖는다. 이 때 FBF와 NP의 계수는 0.00001에서 고정하였다.

그림 4-4는 그림 4-3과 동일한 선로 잡음 조건에서 FFF 탭 수 9, 15, 17, 19 및 21에서 수렴 특성을 나타낸 것으로 탭 수15, 17, 19, 21에서 거의 같은 SNR 성능을 가지며 21 탭 이상에서 시스템 성능이 감소하는 것을 알 수 있다. 이 때 FFF 적응 계수는 최적 수렴 계수인 0.00003을 적용하였고, FBF 탭 수와 적응 계수는 각각 15탭과 0.00001을 적용하였다. 15탭 이상의 FBF와 2탭 이상의 NP에서 확보되는 이득의 증가량은 대단히 적은 수준이다.

그림 4-5는 그림 4-3과 동일한 선로 잡음 조건에서 FBF 탭 수 5, 9, 13 및 15에서 수렴 특성을 나타낸 것으로 최저와 최대 탭 수 간에 약 2dB의 SNR 차이를 가지며 15 FBF에서 약간의 이득이 더 확보된다. 이 때 FFF 적응 계수는 최적 수렴 계수인 0.00003을 적용하였고, FBF와 NP의 적응 계수는 0.00001으로 고정하

www.dbpia.co.kr

였다.

그림 4-6은 49 HDSL NEXT에서 FFF와 FBF의 탭 수를 각각 15로 고정하고 NP의 탭 수0, 2, 3, 4 및 5에 대해 각각 19.88, 20.46, 20.51, 20.54, 20.57dB의 SNR 성능을 나타내며 NP는 2 ~ 3탭 수준이 적절하다. 이 때 최적 조건인 FFF, FBF 및 NP의 최적 적응 계수로서 0.00003, 00001, 0.00001이 각각 사용되었다.

그림 4-7은 앞에서 시뮬레이션한 결과에 따라 가장 좋은 수렴 성능을 갖는 시스템 탭 구조로서 FFF, FBF 및 NP의 탭 수가 15, 15, 2이고, 최적 적응 계수가 0.00003, 00001, 0.00001인 조건에서 시뮬레이션한 결과로서 약 20dB의 SNR을 갖는다. 4-level PAM에서 10^{-7} 심볼 오류 확률을 구현하기 위한 SNR은 16dB[22] 수준인데 본 시뮬레이션에서는 49 HDSL NEXT와 AWGN이 고려된 잡음 전력이 존재하는 선로 조건에서 20dB 수준의 양호한 결과로 나타났다. 그림 4-8은 이 때 MMSE 성능을 나타낸다.

시뮬레이션 결과를 요약하면, 0.4mm/4.2km의 우리나라 대표적인 UTP 가입자 선로 모델은 49 HDSL 즉, 50쌍 심선 케이블 선로가 전부 HDSL 가입자 서비스를 제공하는 최악의 선로 잡음 조건과 AWGN이 존재하는 선로 잡음 조건에서 T1 속도의 데이터를 10^{-7}의 BER 성능을 만족하면서 전이중 방식의 HDSL 서비스를 제공하기 위해서는 15탭의 FFF와 15탭의 FBF 그리고 2 ~ 3탭의 NP가 조합된 수신 시스템 구조가 2B1Q HDSL 시스템을 구현하는데 충분한 것으로 나타났다. LMS의 적응 계수가 수렴 특성 및 수렴 속도에 중요한 영향을 주는 인자로 작용하였고 적응 계수의 변화에 따른 성능 비교를 통해 가장 적절한 적응 계수를 구하였으며, 이 때 SNR은 23dB 정도로서 10^{-7}의 BER을 보장하기 위한 SNR 21.5dB 보다 약간 높은 설계 마진을 갖는다. 이상적인 반향 제거 및 타이밍 제거 등의 6dB SNR을 감안하면 시스템에서 최대 구현 가능한 SNR은 30dB이다. 한편, 같은 시스템 구조를 사용한 1.6Mbps(800kbaud rate) 16-QAM 시스템 구현은 다음과 같다. 즉, NEXT 잡음과 AWGN을 합하여 총 76.5dBm의 부가성 잡음 전력을 갖는 0.5mm /5.5km 선로에서 T/2-spaced FFF, FBF 및 NP의 탭 수가 16-16-4일 때 10^{-7}의 BER을 만족하는 성능을 얻었고, SNR은 6dB 마진을 포함하여 이상적인 IIR 등화기의 최대 구현 가능한 수준인 29.7dB에 가까운 29dB를 얻었다. 따라서 이들을 비교할 때 2B1Q는 QAM과 동등 이상의 성능을 구현할 수 있다고 할 수 있다.

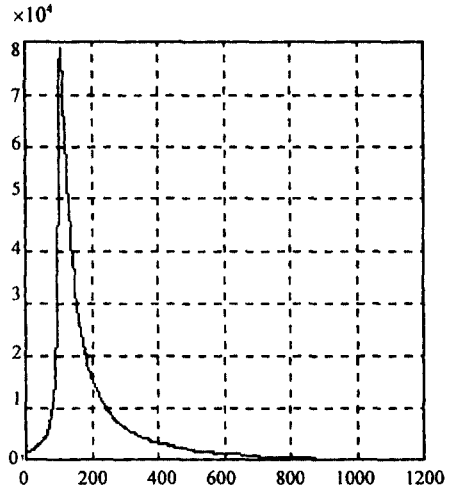

그림 4-1. 0.4 mm/4.2 km 선로의 해석적 임펄스 응답 특성
Fig. 4-1. Characteristics of analytic loop impulse of 0.4mm, 4.2km

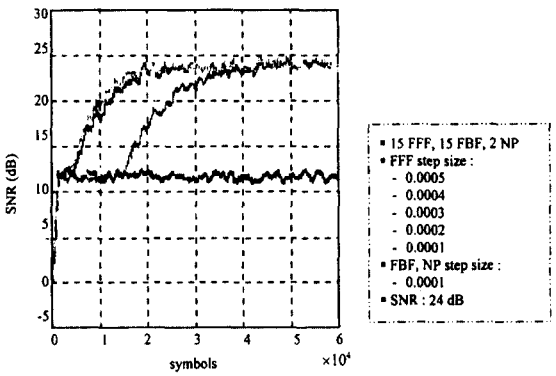

그림 4-2. 이상적인 HDSL 수신 시스템의 최적 탭 수 및 적응 계수 특성
Fig. 4.2. Performance of the receiver with optimum tap and step size at 1 HDSL disturber

www.dbpia.co.kr

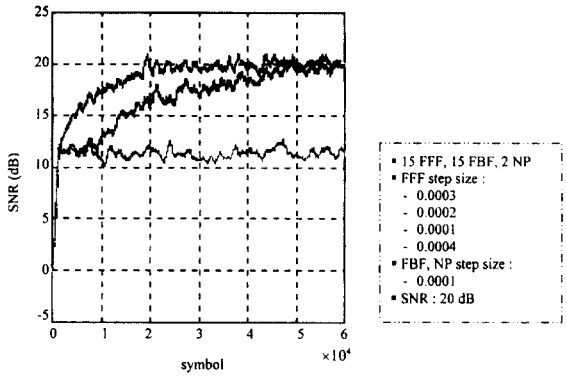

그림 4-3. 49 HDSL 잡음 조건에서 수신 시스템의 최적 탭 수 및 적응계수 특성

Fig. 4-3. Performance of the receiver with optimum tap and step size at 49 HDSL disturber

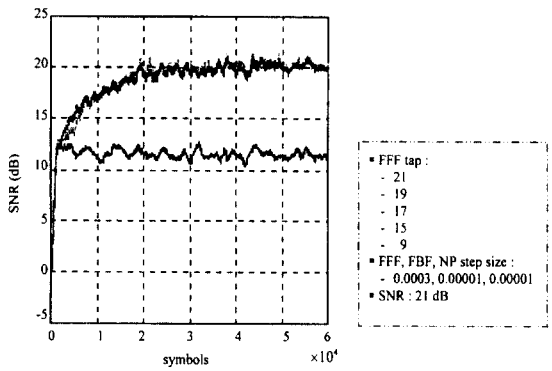

그림 4-4. FFF 탭 수 변화에 따른 성능 특성

Fig. 4-4. Performance of 2B1Q HDSL receiver vs. FFF step size

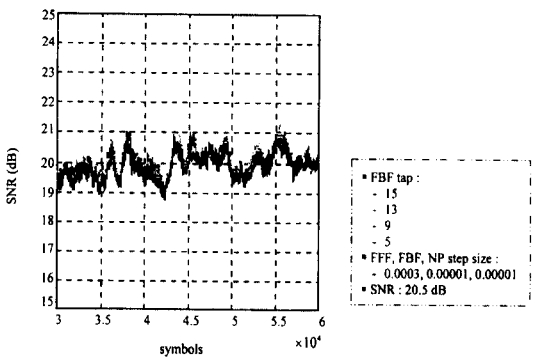

그림 4-5. FBF 탭 수 변화에 따른 성능 특성

Fig. 4-5. Performance of 2B1Q HDSL receiver vs. FBF step size

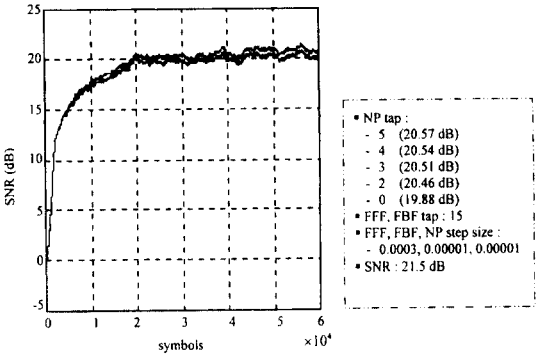

그림 4-6. NP 탭 수 변화에 따른 성능 특성

Fig. 4-6. Performance of 2B1Q HDSL receiver vs. NP step size

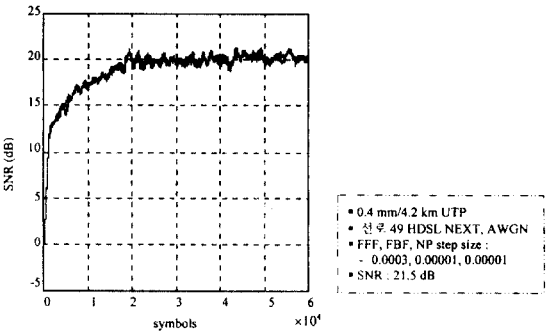

그림 4-7. 최적 탭 수 및 적응계수에서 2B1Q HDSL 수신 시스템 성능

Fig. 4-7 Performance of 2B1Q HDSL receiver with optimum taps and step sizes

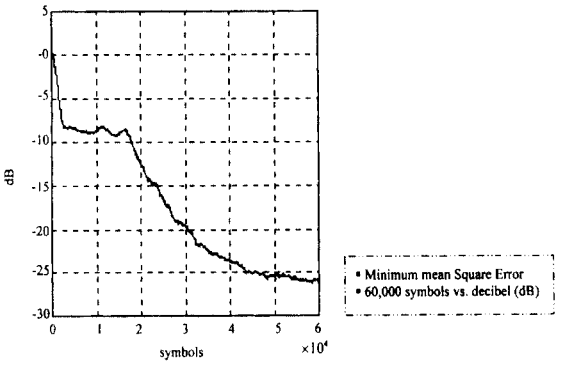

그림 4-8. 2B1Q HDSL의 MMSE 성능

Fig. 4-8. MMSE performance for 2B1Q HDSL

www.dbpia.co.kr

V. 결 론

본 논문에서는 HDSL을 위한 국내 가입자 동선로의 전송 특성 및 선로 용량을 평가하고, 경제성과 긴 전송거리 성능을 제공하는 2B1Q 코딩 방식을 기반으로 하는 HDSL 시스템을 설계하고, 각종 전송 손실이 존재하는 UTP 선로 환경에서 10^{-7}의 BER로 장거리 전송 성능과 경제성을 갖는 2B1Q HDSL 시스템 구조를 제안하였다. HDSL 시스템의 핵심적인 관건인 장거리 전송 성능과 비용 경제적인 시스템을 구현하는데 목표를 두었으며 이를 위해 하드웨어 복잡도를 개선하기 위해 최근에 HDSL/ADSL에 많이 사용되는 구조를 도입하고 기존에 잘 알려진 알고리즘을 사용하였다. 16-QAM 방식의 시스템과 동등 이상의 성능을 갖는 것으로 나타났으며 비용 측면에서 획기적인 절감을 가져올 수 있다.

시스템 시뮬레이션한 결과, 이 2B1Q HDSL 구조에 의해 수렴 속도가 향상되고, 탭 수를 크게 줄임으로써 비용 경제적인 하드웨어 수행이 가능하게 하여 칩 복잡도를 크게 줄이므로 전송 거리 성능이 향상되는 효과를 갖게 되며, 예측 이득에 의한 잡음 전력을 감소시키는 방법으로 전송 성능이 개선되었다. 우리나라 도시 지역의 지역적, 환경적 영향으로 선로 특성이 열악한 지역이나 극히 일부의 4.2km 이상의 장거리 선로를 제외하면 HDSL 서비스를 충족시킬 것으로 나타났으며, 케이블의 HDSL 가입자 점유율을 25%로 할 때 전송 거리 및 성능은 더욱 향상될 것이다.

광 케이블 망은 국간 중계의 경우에는 하나의 발광소자와 수광 소자로 수천 통화를 쉽게 처리할 수 있으나 가입자 망에서는 수천 가입자가 각각 따로 선로를 구성하므로 각 소자의 가격 및 서비스 비용이 대단히 높아지기 때문에 소요 기술이 충분히 경제성을 가질 때 까지는 아파트 단지, 동네 중심까지는 광통신 가입자를 설치하고 그곳에서 단말까지는 최근 15년 동안에 포설된 기존의 동선의 효율적인 활용성을 적극 도모하기 위하여 점진적으로 추진될 전망이어서 동 선로를 이용한 HDSL은 국가 초고속 망이 구축되는 2015년 이후에도 충분히 경제성을 가질 수 있을 것이다.

HDSL 시스템은 다수의 필터로 조합된 기능 들로 설계되는데 국내에서는 핵심 칩셋 기술이 없고 외국의 HDSL 기술 선진국에서 이미 상용화된 칩셋을 도입하여 사용하고 있다. 외국의 동 선로 심선 직경과 잡음 환경 등이 우리나라와는 다르고, 시스템 구조 또한 같은 2B1Q 전송 방식을 사용하더라도 많은 필터 탭 수를 필요로 하는 기존의 전송 시스템 설계 방식으로 설계되고 여기에 다양한 모형의 선로 구조를 수용하기 위하여 여유 탭이 추가된 것이어서 우리나라 환경에서는 시스템 성능 면에서는 필요 이상 많은 탭 수에 의해 수렴 속도가 느려지고 경제적으로는 칩셋 가격이 비싼 원인이 된다. HDSL은 ATM 기반의 국제 표준에 따라 기존 전화선로를 매체로 하여 서비스되므로 1999년부터 국가 망으로 구축되는 ATM 망에서 HDSL을 비롯한 xDSL 서비스[23],[24]가 본격화될 전망이고 FTTH 구축 이전 또는 그 후에도 최대한 경제성을 갖는 서비스가 가능하므로 외국 칩셋의 수입에 의존하는 국내 xDSL 기술은 원천 기술의 연구와 함께 핵심 칩셋의 조속한 개발이 이루어 져야 할 것이다.

참 고 문 헌

1. Jean Jacques Werner, "The HDSL Environment," IEEE JSAC, Vol. 9, No. 6, pp. 775- 800, August 1991.
2. 노장래, 김재근, "초고속 가입자 접속 기술," 제14권 5호, pp. 456-474, 1997.5, 한국통신학회지.
3. 김기호, "xDSL 표준화 동향," 제14권 12호, pp. 1513-1521, 1997.12, 한국통신학회지.
4. 양충열 외3, "HDSL 서비스를 위한 국내 동 선로의 특성 및 선로 용량에 관한 연구, 1998년 3월. 한국통신학회논문지 게재 예정.
5. Seiich Yamano, "The Range of HDSLs and ADSLs in NTT's Local Network," IEEE ICC, pp. 444-450, 1994.
6. Kaman Sistanizadeh, "Analysis And Performance Evaluation Studies of High Bit Rate Digital

www.dbpia.co.kr

Subscriber Lines(HDSL) Using QAM And PAM Schemes With Ideal Decision Feedback Equalization (DFE) With A Carrier Serving Area(CSA)," pp. 1172-1176, 1990, IEEE GLOBECOM.

7. Nobuo Inoue, et al, "Time Shared Two-Wire Digital Subscriber Transmission System and Its Application to the Digital Telephone Set," pp. 1565-1572, IEEE JSAC, Aug. 1981.
8. Jacky S. Chow et al, "A Discrete Multitone Transceiver System for HDSL Application," pp. 895-907, IEEE JSAC, Aug. 1991.
9. Bellcore TA-NWT-001210, " General Requirements for High-Bit-Rate Digital Subscriber Line," Oct. 1991.
10. Kenneth J. Kerpez, A. M. Gottlieb, "The Error Performance of Digital Subscriber Lines in the Presence of Impulse Noise," pp. 1902-1905, IEEE JSAC, 1995.
11. P. Mohanraj, David D. Falconer, "Baseband Trellis-Coded Modulation with Combined Equalization/Decoding for High Bit Rate Digital Subscriber Loops," pp. 871-875, IEEE JSAC 1991.
12. Kamran Sistanizadeh, Kenneth J. Kerpez, "A Comparison of Passband and Baseband Transmission Scheme for HDSL," pp. 885-894, IEEE JSAC, Aug. 1991.
13. Henry Samueli, "A 64-Tap CMOS Echo Canceller/Decision Feedback Equalizer for 2B1Q HDSL Transceiver," IEEE JSAC, Vol. 9, No. 6, pp. 839-847, August 1991.
14. Babak Daneshrad, Henry Samueli, "A 1.6 Mbps Digital-QAM System for DSL Transmission," pp. 1600-1610, IEEE JSAC, Aug. 1995.
15. C. M. Zhao, W. Rupprecht, "A Comparison of Different Noise Prediction Schemes For High Rate Digital Subscriber Loop Transmission," pp. 1322-1326, ICCS/ISITA '92.
16. K. P. Graf, J. Huber, "Design and Performance an All Digital Adaptive 2.048 Mb/s data Transmission System Using Noise Prediction," pp. 1808-1812, ISCAS '89, 1989.
17. David W. Lin, "High Bit Rate Digital Subscriber Line Transmission with Noise-Predictive Decision Feedback Equalization and Block Coded Modulation," pp. 531-535, IEEE GLOBECOM, 1989.
18. Walter. Y. Chen, " HDSL transceiver Performance Optimization," pp. 64-68, IEEE.
19. R. Y. Chen, C. L. Wang, "On the Optimum Step Size for the Adaptive Sign and LMS Algorithm," IEEE Trans. on Circuit and Systems, Vol. 37, No. 6, pp. 836-840, June 1990.
20. S. G. Chen, et al, "A New \Efficient LMS Adaptive Filtering Algorithm," pp. 644-648, '94 TENCON. 1994.
21. J. benesty, P. Duhamel, "Fast Exact LMS Adaptive Algorithm and Its Implementation," IEEE Trans. on SP, Vol. 40, No. 12, pp. 2904-2920, Dec. 1992.
22. Prentice Hall, John G. Proakis, Masoud Salehi, "Communication Systems Engineering," PP. 495. 1994.
23. 양충열, 김환우외3, "ATM에 HDSL 정합 기능 구현 및 성능 평가," 통신학회논문지 제22권 5호, pp. 990-1006, 1997.6.
24. 양충열, 김환우 외3, "ATM에 HDSL 정합 기능 구현 및 서비스 구현," 정보처리논문지 제4권 9호, pp. 2378-2390, 1997.9.

www.dbpia.co.kr

양 충 열(Choong Reul Yang)
1983년:건국 대학교 전자공학과 (학사)
1989년:미국 제너럴다이내믹스 (GDLS)사 파견 연구원
1986년 ~ 1992년:(주)현대정공 기술연구소
1998년 9월: 충남대학교 전자공학과 (석사)
1992년 6월~ 1998년 2월: 한국전자통신연구원 ATM 기술연구부,ATM 경보취합 장치 설계 & HDSL 연구.
현재 : 한국전자통신연구원 광스위치팀 선임연구원
<관심분야> ADSL/HDSL, 신호처리 및 제어
E-mail : cryang@etri.re.kr

김 환 우(Whan Woo Kim)
1977년 2월 : 서울 대학교 전자공학과(학사)
1979년 2월 : 한국과학기술원 전기전자공학과(석사)
1988년 6월 : University of Utah, USA(P.H)
1979년 ~ 현재 : 충남대학교 전자공학과 교수
<관심분야> 신호처리, 디지털 통신, 이동통신

이 형 호(Hyoung Ho Lee)
1977년 2월 :서울대학교 공업교육과(학사)
1979년 2월 :KAIST 전기 및 전자공학과(석사)
1983년 8월 :KAIST 전기 및 전자공학과(박사)
1994년 12월~1986년 11월 : 미국 AT&T Bell 연구소 방문연구원
1983년 9월 ~ 현재 : 한국전자통신연구원 교환시스템 연구부장(책임연구원)
충남대학교 전자공학과 겸임교수
<관심분야> 신호처리, 디지털 통신

www.dbpia.co.kr