

# ATM 스위치에서 Per-VC 패킷 폐기 알고리즘에 관한 연구

정회원 류 호 용\*, 이 재 호\*

## A Study on the Per-VC Packet Discarding Algorithms in ATM Switch

Ho Yong Ryu\*, Jae Ho Lee\* *Regular Members*

### 요 약

폭주 상태에 있는 ATM 스위치에서 패킷을 구성하는 셀이 하나라도 폐기되면 ATM 네트워크를 통한 패킷의 실효 출력률(effective throughput)은 매우 낮아지고 손상된 패킷의 셀들이 폭주상태의 링크를 통해 전송됨으로써 네트워크 자원이 낭비된다.

현재 ATM 네트워크의 각 노드에서 데이터 전송 성능을 개선하기 위해서 여러가지 패킷 폐기 방식이 제안되고 있으나 가장 많이 사용되는 방법이 PPD와 EPD 방식이다.

그러나 PPD 방식이든 EPD 방식이든 일단 버퍼 오버플로우에 의해서 셀 손실이 발생하면, 셀 손실이 발생한 패킷은 종단 사용자에게는 손상된 패킷으로 간주되고 결국 재전송이 요구된다. 그러나 손상된 패킷을 구성하는 셀 중 이미 버퍼내로 입력된 셀들은 네트워크를 통하여 사용자에게 계속적으로 전송되기 때문에 네트워크 자원의 낭비를 초래한다.

본 논문에서는 ATM 스위치로 입력되는 트래픽에 대한 공정성을 기하기 위해서 단일의 EPD입계치를 적용하고 AAL5 패킷의 마지막 셀을 추적함으로써 버퍼가 오버플로우 되었을때 버퍼내에 저장되어있는 손상된 패킷의 셀을 폐기하는 패킷 폐기 방식을 이용하여 네트워크 자원의 낭비를 개선할 수 있는 방법을 제안하였다.

버퍼 크기가 EPD 입계치를 적용할 수 있을 정도로 크다면(1000셀이상) 기존의 EPD 또는 PPD 만을 적용하는 방법에 비해서 실효 출력률이 개선된다는 것을 알 수 있었다. 또한 EPD 입계치는 3~5개의 패킷에 해당하는 셀의 크기로 설정시 가장 좋은 실효 출력률을 가지는 것으로 나타났다.

### ABSTRACT

The effective throughput of packet over ATM can be quite low if only one cell of a packet is dropped at the congested ATM switch. Also, the useless cells of a corrupted packet, which are still transmitted through the congested link, waste the network resources.

In Current, various Packet discarding scheme is proposed in order to improve packet transmission performance at each node in ATM network, but the most frequently used scheme are Partial Packet Discarding and Early Packet Discarding.

But, if cell losses are occurred by buffer overflow in PPD or EPD scheme, the packet experiencing cell loss is considered as corrupted packet in end node and the retransmission of the packet is eventually required. The cells stored in the buffer prior to buffer overflow are continuously transmitted to end-user through networks, and as a result network resources are wasted by it prior portion of corrupted packet is still transmitted to end user through networks, as a result it wastes network resources, and also increases the overflow probability of switch.

In this paper, we propose the algorithm that can improve the waste of network resources by Packet Discarding

\* 광운대학교 전자통신공학과 : 정회원  
논문번호 : 98300-0715, 접수일자 : 1998년 7월 15일

Scheme discarding the cells constituting corrupted packet stored in the buffer when buffer is overflowed, as applying only one EPD threshold and tracking the end cell of AAL 5 packet in order to provide fairness for the traf-fics incoming to ATM switches.

As a result, if buffer size is over 1000 cells, the proposed scheme shows that effective throughput is improved compared to existing schemes and also it has the best performance when EPD threshold is set to 3~5 packet size.

## I. 서 론

ATM 네트워크에서 발생하는 데이터 메시지는 여러 개의 패킷으로 구성되고, 각 패킷은 다시 셀로 분할된다. 그러나 각 패킷을 구성하는 셀의 손실을 회복하기 위한 셀 레벨의 에러 복구 제어방식이 없기 때문에 한 개 이상의 셀 손실이 발생한 패킷은 쓸모 없는 패킷(failed packet)으로 간주되며 쓸모 없는 패킷은 중단 사용자에게는 패킷손실로, 로컬(local) 노드에서는 손상되거나 손실된 패킷으로 분류된다.[1] 데이터 패킷이 손상된 경우, 쓸모없는 패킷을 구성했던 셀의 일부가 로컬 노드를 통해 전송된 것을 의미하며 이것은 버퍼 및 대역폭과 같은 네트워크 자원의 낭비를 초래한다.

현재 ATM 네트워크의 각 노드에서 폭주를 제어하여 데이터 전송성능을 개선시키기 위한 방법으로 여러가지의 데이터 패킷 폐기방식이 제안되고 있으며 그 중 PPD(Partial Packet Discarding)와 EPD(Early Packet Discarding)가 대표적이라고 할 수 있다.[2][3]

PPD 방식은 버퍼 오버플로우에 의해 입력되는 셀이 폐기되면, 도착하고 있거나 또는 이미 버퍼 내에 입력된 손상된 패킷의 나머지 모든 셀을 폐기하는 방식으로서, 한 개의 셀 손실은 한 패킷의 전송 실패와 동일하기 때문에 셀 손실이 발생한 패킷을 구성하는 나머지 셀들을 모두 폐기하는 알고리즘이다.

EPD 방식은 버퍼에 임의의 임계치를 설정하여, 버퍼 내의 셀의 수가 임계치를 초과하는 경우, 새로 도착하는 패킷의 모든 셀 스트림을 폐기하는 알고리즘으로 손상된 셀의 전송을 어느 정도 미연에 방지할 수 있으므로 데이터 전송성능을 더욱 개선할 수 있다. EPD 알고리즘에서 현재 버퍼의 셀의 상태가 EPD 임계치를 초과하더라도 이전에 버퍼에 입력되어 있던 패킷을 구성하는 셀들은 계속해서 버퍼로 입력된다. 이런 셀들에 의한 버퍼 오버플로우가 발생시 손상된 패킷의 나머지 셀은 폐기되지만 이미 버퍼안에 저장되어 있는 손상된 패킷의 셀들은 그대로 전송되어 대역폭의 낭비를 초래한다.

또한 기존의 PPD와 EPD 방식을 채택한 버퍼 메카니즘은 공유버퍼형 FIFO 큐잉(Queueing) 방식을 사용하여 버퍼에 이미 입력되어 있는 다른 셀들이 모두 전송되기를 기다려야 하기 때문에 각 VC에 대해서 공정성을 보장할 수 없고, 서로 다른 셀 스트림이 하나의 버퍼에 입력되기 때문에 패킷을 구분할 수 없으므로 EPD 또는 PPD와 같은 패킷 폐기 방식의 폭주 제어기술을 적용하는데에 문제가 있다.

본 논문에서는 손상된 패킷이 ATM 네트워크를 통해 전송되면서 버퍼 및 대역폭을 낭비하는 문제점을 개선시키기 위해 EPD/PPD 알고리즘을 적용하였으며, 각각의 VC별로 논리적으로 버퍼를 할당하는 Per-VC 버퍼할당 메카니즘을 적용하여 VC별로 손상된 패킷의 셀을 폐기하고, 각 VC에 대해서 공정성을 보장하기 위한 패킷 폐기 방식을 제안한다.

## II. 패킷 폐기 알고리즘

### 2.1 패킷 폐기 방식의 개요

ATM 네트워크에서 발생한 데이터 메시지는 여러 개의 패킷으로, 패킷은 다시 셀로 분할되어 전송된다. 그러나 각 패킷을 구성하는 셀의 손실을 회복하기 위한 셀 레벨 에러복구제어 방식이 존재하지 않기 때문에 한 개 이상의 셀 손실이 발생한 패킷은 손상된 패킷으로 간주되며 손상된 패킷은 중단 사용자에게는 패킷 손실로, 로컬(local) 노드에서는 손상되거나 손실된 패킷으로 분류된다. 네트워크에서 발생하는 데이터의 손실은 크게 두가지로 구분할 수 있다. 첫 번째는 전송로상에서 발생하는 전송오류에 의한 손실이고, 다른 하나는 스위치의 트래픽 폭주에 의한 손실로 구분할 수 있다.

그러나 전송 오류에 의한 것은 광학 기술에 의해 무시할 수 있을 정도이고, 주로 네트워크의 폭주로 인한 손실이라고 할 수 있다.[4][5] 데이터 패킷이 손상되었다는 것은 쓸모 없는 패킷을 구성했던 셀의 일부가 로컬 노드를 통해 전송되는 경우를 의미하며 이것은 곧, 대역폭 및 버퍼 같은 네트워크 자원의 낭비를

초래한다. 그러므로 손상된 패킷에 의한 네트워크 자원의 낭비를 방지하기 위해 ATM 스위치에서 손상된 패킷의 폐기방식이 요구된다.

현재 ATM 네트워크의 각 노드에서 데이터 전송성을 개선시키기 위한 방법으로 여러 가지의 데이터 패킷 폐기방식이 제안되고 있으나 그중 PPD(Partial Packet Discarding)와 EPD(Early Packet Discarding)가 대표적이라고 할 수 있다.

### 2.2 PPD 알고리즘

PPD 방식은 버퍼 오버플로우에 의해 입력되는 셀이 폐기되면, 도착하고 있거나 또는 이미 버퍼 내에 입력된 손상된 패킷의 나머지 모든 셀을 폐기하는 방식으로서, 한 개의 셀 손실은 한 패킷의 전송 실패와 동일하기 때문에 셀 손실이 발생한 패킷을 구성하는 나머지 셀들을 모두 폐기하여 버퍼용량과 대역폭의 네트워크 자원(resource)의 낭비를 최소화하고, 패킷의 전송효율을 개선할 수 있다.[6]

손상된 패킷의 수를 줄이기 위해, PPD 방식에서는 버퍼가 full이 될 경우 계속되는 폭주를 막기 위해 셀 손실이 발생한 패킷의 나머지 입력되는 셀들을 모두 폐기시킨다. 그러므로, 많은 버퍼 공간과 전송 대역폭을 확보하여 다른 패킷을 성공적으로 전송할 확률을 높여서, 다른 패킷이 손상될 확률을 감소시킬 수 있다.

그림 2-1에서는 하나의 소스에서 발생된 패킷의 셀들이 버퍼에 입력되는 경우로 PPD 알고리즘을 적용한 스위치를 나타낸 것이다. 그림 2-1에서와 같이 버퍼가 full이 되면 이미 버퍼 내로 입력된 패킷의 나머지 셀들은 폐기되며, 새로 도착하는 패킷의 셀은 버퍼가 full이 되지 않을 때만 입력되고 반대의 경우에는 패킷 전체가 폐기된다. 그림 2-1에서 버퍼가 full인 상태에서 입력되는 패킷 2의 셀은 폐기되면서 손상된 패킷으로 간주된다. 그러므로 버퍼에 도착하고 있는 패킷 2의 나머지 셀들은 버퍼에 입력되지 못하고 모두 폐기된다.

이와 같이, 버퍼 오버플로우에 의해 손상된 패킷의 나머지 셀을 폐기함으로써 버퍼 오버플로우 상태에서 신속히 벗어날 수 있는 PPD 알고리즘은 손상된 패킷의 양을 줄임으로써 네트워크 전반에 걸친 대역폭 및 버퍼 같은 자원의 낭비를 줄일 수 있을 뿐만 아니라 송신자로부터 재전송되는 패킷의 양도 감소시켜 유휴 대역폭(available bandwidth)을 증가시킬 수 있다.

### 2.3 EPD 알고리즘

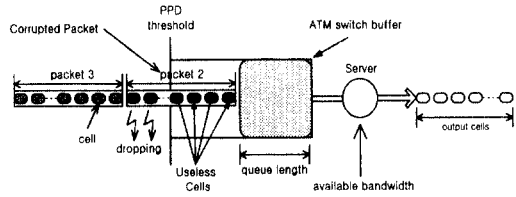


그림 2-1. ATM 스위치에서 PPD 알고리즘의 개념  
Fig. 2-1 Concept of PPD algorithm in ATM switch

1994년 Sally Floyd와 Romanow Allyn에 의해 처음 제안된 EPD는 버퍼에 임의의 임계치를 설정하여, 버퍼 내의 셀의 수가 임계치를 초과하는 경우, 새로 도착하는 패킷의 모든 셀 스트림을 폐기하는 알고리즘으로 손상된 셀의 전송을 어느 정도 미연에 방지할 수 있으므로 데이터 전송성을 개선시킬 수 있다.[7]

만약 버퍼 내의 셀의 개수가 임계치를 초과했을 때, 새로 입력되는 패킷을 구성하는 모든 셀을 폐기시키지 않는다면, 폭주로 인해 이 패킷들뿐만 아니라 이미 버퍼 내에 수신된 다른 패킷의 셀도 폐기되어서 손상되는 패킷의 수가 증가하게 된다. 그러므로, 새로 입력되는 패킷을 폐기시킴으로써 기존에 저장된 패킷들이 손상되는 것을 막을 수 있다.

EPD 알고리즘에서 버퍼의 임계치를 어떻게 설정하느냐에 따라 전송효율이 달라진다. 즉, 임계치 이상의 예약 공간이 지나치게 많을 경우 오히려 출력률이 떨어진다. 특히, 패킷 길이 분포와 입력 트래픽 발생 분포가 임계치 설정에 가장 영향을 끼치는 요소이고, 그 외에 링크의 폭주 기간, 폭주상태 동안 손상된 패킷에서 폐기된 나머지 셀이 차지하는 비율 등도 임계치 설정에 중요한 영향을 끼치는 요소이다. 그러나, 아직까지는 EPD 임계치에 대한 명확한 연구결과가 없는 실정이다.

그림 2-2는 EPD 방식을 적용한 스위치를 나타낸 것으로 현재 큐 길이가 EPD 임계치 이상이 되었을 때,

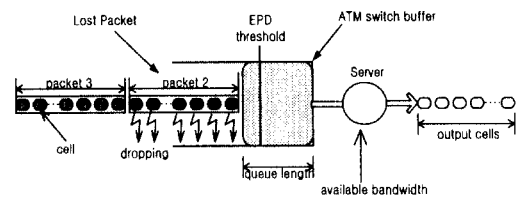


그림 2-2. ATM 스위치에서 EPD 알고리즘의 개념  
Fig. 2-2 Concept of EPD algorithm in ATM switch

즉 가상적인 폭주상태가 발생하게 되면 버퍼 오버플로우를 미연에 방지하기 위해 새로운 패킷 2의 모든 셀이 스위치에 도착할 때마다 모두 폐기된다. 그동안 서버는 계속해서 셀을 처리하기 때문에 버퍼 내의 큐 길이는 임계치 이하로 떨어지게 된다.

#### 2.4 PPD와 EPD 알고리즘의 문제점

PPD와 EPD 알고리즘을 도입하면 패킷 레벨에서의 출력률을 향상시킬 수 있고 네트워크의 손상된 패킷의 수를 줄여서 다른 패킷이 성공적으로 전송될 가능성을 높일 뿐만 아니라 버퍼의 오버플로우 상태를 줄일 수 있다. 그러나 PPD 방식이든 EPD 방식이든 일단 버퍼 오버플로우가 발생하면 손상된 패킷의 앞부분, 즉 버퍼 내로 입력된 패킷의 일부는 중단 사용자에게 전송된다.[8] 그림 2-3에서와 같이 버퍼 오버플로우가 발생하면 이미 버퍼에 입력된 손상된 패킷의 앞부분은 여러 노드들을 거침으로써 버퍼용량과 대역폭 등과 같은 네트워크 자원을 낭비하게 되며, 중단 사용자, 즉 상위 계층에서 쓸모 없는 패킷으로 간주되어 폐기된다.

기존의 PPD와 EPD 방식을 채택한 버퍼 메커니즘을 고찰해보면, 한 개의 버퍼를 공유하여 여러 소스로부터 발생된 셀들이 혼용되는 공유버퍼형 FIFO 큐잉(Queueing) 방식이 주를 이루고 있다. FIFO 큐잉에서, 스위칭 fabric으로부터 입력되는 셀들은 동일한 우선 순위 버퍼에 이미 입력되어 있는 다른 셀들이 모두 전송되기를 기다려야 하기 때문에 예측할 수 없는 지연이 발생하여 각 VC를 통하여 전송되는 트래픽에 대

해서 서비스 요구를 만족시킬 수 없고 각 서비스에 대한 공정성을 보장할 수 없다. 또한 동일한 소스에서 나온 셀 스트림을 다른 소스에서 발생한 셀 스트림과 분리할 수 없으므로 EPD 또는 PPD와 같은 패킷 폐기 방식의 폭주 제어 기술을 적절히 사용할 수 없다.[9][10]

### III. 제안한 패킷 알고리즘

#### 3.1 제안한 패킷 폐기 모델

그림 3-1은 제안한 출력 버퍼형 ATM 스위치의 구성을 나타낸 것이다. 각 VC 별로 버퍼를 논리적으로 분할하여 할당하고, 셀 서비스 스케줄러에 의해서 주기적으로 셀 슬롯을 할당하는 동적 라운드로빈(dynamic round-robin) 방식을 기반으로 셀을 서비스한다.

제안한 출력 버퍼형 ATM 스위치는 셀 분류기(Cell Discriminator), Per-VC Queue, VCLCHT(Virtual Channel Last Cell Header Tracker), TBSE(Total Buffer Status Estimator) 및 셀 스케줄러(Cell Scheduler)등으로 구성된다.

셀 분류기는 하나의 출력 포트에 입력되는 셀 스트림의 VPI/VCI를 해석하여 적절한 VC Queue로 전송하는 기능을 한다.

VCLCHT는 각 VC에 대해서 하나씩 존재하며 입력되는 셀의 수를 TBSE측으로 알려주고, 각 VC로 입력되는 셀을 감시하여 셀 헤더에서 PTI 필드의 AAL\_indicate 비트를 통해 입력되는 셀이 패킷의 마지막 셀인지를 판별한다. 그리고, 상태정보로서 현재 입력되는 셀이 패킷의 마지막 셀임을 표시하는 EPI(End Packet Indication) 비트와 현재 손상된 패킷이 입력되

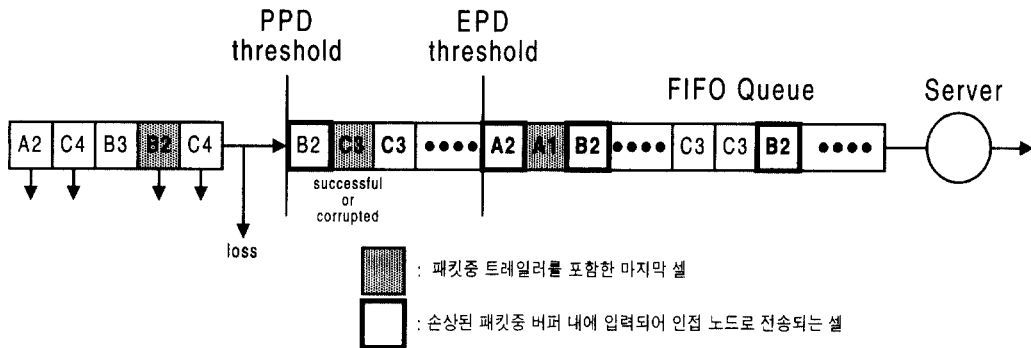


그림 2-3. EPD/PPD 알고리즘의 문제점  
 Fig. 2-3 Problem in EPD/PPD algorithms.

고 있음을 나타내는 CPI(Corrupted Packet Indication) 비트를 가진다. 또한 버퍼 오버플로우 발생시, 버퍼에 저장되어 있는 손상된 패킷의 셀을 폐기시키기 위해 해당하는 VC 큐에 가장 최근에 입력된 마지막 셀 다음으로 입력된 셀의 수를 누적하는 카운터 기능을 수행한다.

또한 VCLCHT는 0으로 리셋된 VBCI 비트를 수신하는 동안에 새로 도착하는 패킷의 셀을 저장하며, 패킷의 마지막 셀이 입력될 때마다 최근의 마지막 셀을 추적한다. 그리고 버퍼가 가상적 버퍼 폭주상태(Virtual Buffer Congestion)에 돌입했을 때, 즉 TBSE로부터 1로 세팅된 VBCI 비트를 전송 받았다면, 앞에서 설명한 EPD 방식을 활성화시킨다.

그러므로, 새로 발생된 패킷은 마지막 셀을 제외하고는 받아들이지 않는다. 또한, 1로 세팅된 BOFI 신호를 전송 받았다면, 앞에서 설명한 PPD 방식을 활성화시키고 손상된 패킷의 나머지 셀들 중 마지막 셀 이외에는 버퍼 내로 받아들이지 않는다. 또한, 손상된 패킷이 발생한 VC 큐 내의 가장 최근에 추적하고 있던 마지막 셀 다음으로 입력된 셀을 폐기시킨다.

그림 3-1에서 ATM 스위치는 출력 버퍼링 모델을 기본으로 하고 있으며, 각 VC별로 버퍼를 논리적으로 분할하여 할당하고, 셀 서비스 스케줄러에 의해서 주기적으로 셀 슬롯을 할당하는 동적인 라운드-로빈(Dynamic round-robin) 방식을 기반으로 셀을 서비스한다. 또한 ATM 스위치에서, 각 VC로 입력되는 AAL Type 5의 패킷에 대한 성능개선을 위해 앞에서 설명한 EPD와 PPD 알고리즘을 적용하며, 각 VC별 스위치 버퍼의 점유 확률과 셀 폐기 방식의 공정성(fairness)을 기하기 위해 단일의 EPD 임계치를 적용한다. 또한 한 개의 출력 포트에 전송되는 혼재된 셀 스트림을 분류하여 적절한 VC 큐로 입력시키기 위해 셀 분류기(Cell Discriminator)를 두어서 출력 포트에 입력되는 셀의 헤더 부분 중 VPI/VCI를 해석하여 해당 VC 큐로 전송한다.

TBSE는 각각의 VCLCHT에서 전달된 셀의 수에 대한 정보를 합산하여 현재 큐 상태를 파악하여 셀의 총합이 EPD 임계치를 넘게 되면 TBSE는 모든 VCLCHT에 1로 세팅된 VBCI(Virtual Buffer Congestion Indication) 비트를 전송한다. 또한 버퍼가 오버플로우되면

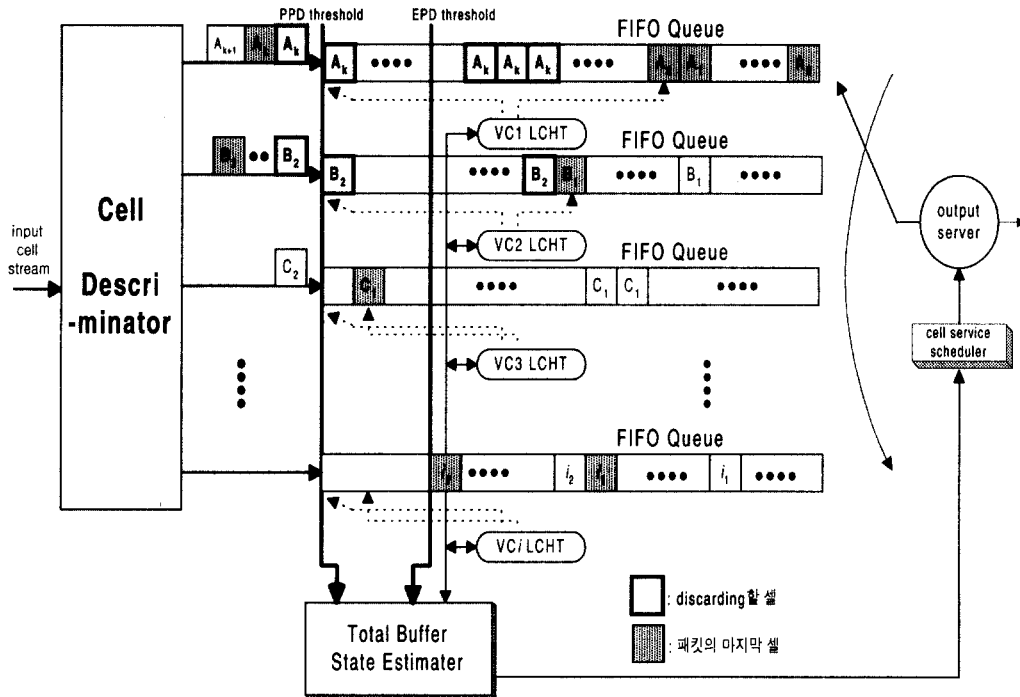


그림 3-1. 논리적인 Per-VC를 갖는 제안한 패킷 폐기 모델  
 Fig. 3-1 The proposed packet discarding model with logical Per-VC

1로 세팅된 BOFI(Buffer Overflow Indication) 비트를 모든 VCLCHT에 전송한다. 반대의 경우에는 0으로 리셋된 비트를 재전송한다.

버퍼에 저장된 셀을 서비스하는 셀 처리 스케줄러(cell service scheduler)는 각 셀에 대해 대역폭을 할당하는 것으로 각 VC에 입력되는 트래픽은 동일한 우선순위를 갖는다고 가정하고 셀 처리의 공정성을 보장하기 위해 VC마다 똑같은 비율로써 주기적으로 셀을 처리한다. 즉 각각의 VC에 대해 한 셀을 처리하고 다음 VC로 서버가 천이되고, 만약 VC에 셀이 존재하지 않으면 다음 VC의 한 셀을 처리한다.

또한 ATM 스위치에서 각 VC로 입력되는 AAL 5 패킷에 대한 성능개선을 위하여 EPD/PPD 알고리즘을 적용하고, 각 VC별 스위치 점유율과 셀 폐기에 대한 공정성을 보장하기 위해서 단일의 EPD 임계치를 적용한다.

본 논문에서 제안한 알고리즘은 중단 사용자가 아닌 스위치에서 손상된 패킷을 구성하는 셀을 미리 폐기시킴으로써 손상된 패킷이 인접노드로 전송되는 것을 효과적으로 줄일 수 있으며, 그 결과 손상된 패킷에 의한 2차적인 폭주뿐만 아니라 네트워크 자원의 낭비를 방지할 수 있다.

제안한 패킷 폐기 모델은 각각의 VC가 논리적으로 할당된 전용버퍼에 의해 다른 VC와 격리되기 때문에 각각의 우선 순위(또는 서비스 레벨)를 부여할 수 있다. 또한 버퍼가 논리적으로 분리되어 있기 때문에 각각의 VC 별로 입력되는 AAL 5 패킷의 마지막 셀을 추적함으로써 이미 버퍼내에 저장된 tdxo에서 버퍼 폭주로 인해 손상된 패킷의 셀을 용이하게 폐기할 수 있다. 그러므로, 손상된 패킷이 인접 노드로 전송되는 것을 방지할 수 있으며, 이로인한 대역폭 및 버퍼와 같은 네트워크 자원의 낭비를 줄일 수 있다.

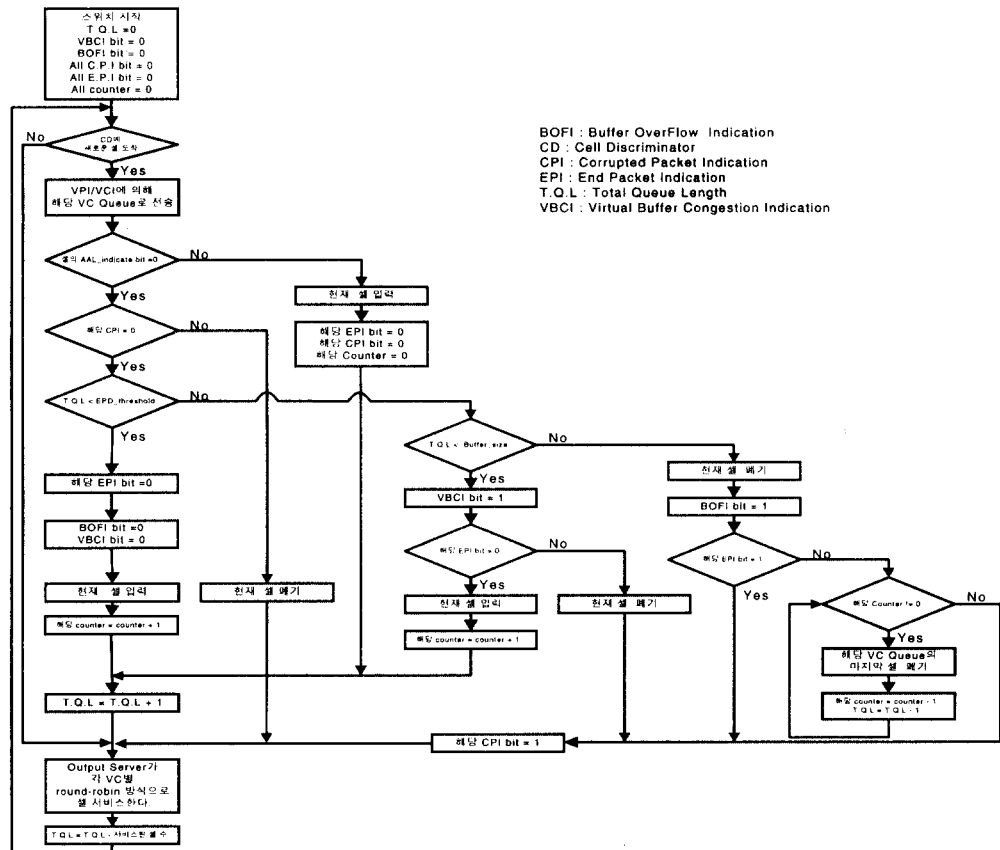


그림 3-2. 제안한 모델의 패킷 폐기 알고리즘  
Fig. 3-2 Packet discarding algorithm in the proposed model

### 3.2 제안한 패킷 폐기 알고리즘

본절에서는 앞절에서 개괄적으로 설명한 제안한 알고리즘에 대해 전체 버퍼 길이가 EPD 임계치 이하인 경우와 이상인 경우 그리고 버퍼 오버플로우가 발생하는 경우로 구분하여 설명한다. 그림 4-2는 앞절에서 설명한 제안한 패킷 폐기 알고리즘에 대한 자세한 흐름도를 나타낸 것이다.

#### 3.2.1 전체 버퍼 길이가 EPD 임계치 이하인 경우

Cell Discriminator에 도착한 셀은 VPI/VCI에 따라 적당한 VC 큐로 전송되며, 해당 VC 큐를 제어하는 VCLCHT에 의해 폐기 여부가 결정된다. 그러나 도착 셀이 CPCS-PDU의 트레일러를 포함하고 있다면, 즉 셀 헤더의 PTI 필드에 있는 AAL\_indicate 비트가 1인 셀은 패킷을 구분짓는 수단으로서 버퍼 상태에 상관없이 버퍼 내로 받아들여지고 해당 VCLCHT의 EPI 비트는 패킷의 끝을 알리는 의미로서 1로 셋팅된다. 그리고 버퍼 오버플로우에 의한 버퍼 내의 손상된 패킷의 셀을 처리하기 위한 카운터의 값은 0으로 초기화된다.

반대의 경우에는, AAL\_indicate 비트가 0인 셀은 버퍼 상태에 따라 수신 여부가 결정된다. 즉, 각각의 VC 큐 길이를 모두 합한 전체 버퍼 길이가 단일 EPD 임계치 이하일 경우, 현재 도착된 셀은 버퍼 내로 입력되고 패킷의 시작 및 연속의 의미로서, 해당 VCLCHT의 EPI 비트는 0으로 리셋된다. 또한 TBSE의 BOFI 비트와 VBCI 비트는 0으로 리셋되어 모든 VCLCHT로 전송된다. 그래서 BOFI 비트와 VBCI 비트가 0일때는 모든 셀들은 버퍼로 입력되고 해당 카운터의 값은 1씩 증가된다.

#### 3.2.2 전체 버퍼 길이가 EPD 임계치 이상인 경우

버퍼 전체 큐 길이가 EPD 임계치를 초과할 경우, TBSE는 모든 VCLCHT에 1로 셋팅된 VBCI 비트를 전송하며, 그결과 모든 VCLCHT는 각각의 VC 큐에 대해 EPD 알고리즘을 활성화시킨다. 그러므로, 새로 입력되는 AAL\_indicate 비트가 0인 셀은 해당 VCLCHT의 CPI 비트가 0인 동시에 EPI 비트가 0일 때, 즉 아직 손상되지 않은 패킷이 입력된 것으로 간주되어 버퍼 내로 계속 입력되며, 셀이 입력될 때마다 카운터의 값은 1씩 증가된다. 또한 CPI 비트가 0이고 EPI 비트가 1일 경우 새로운 패킷의 시작을 의미하므로 EPD 알고리즘에 의해 도착된 셀은 폐기되며, 해당 VCLCHT의 CPI 비트가 1로 셋팅되며, 그 이후로 해당 VC 큐로 도착하는 셀은 마지막 셀만 제외하고,

EPD 알고리즘의 활성화에 따라 1로 셋팅된 CPI 비트에 의해 폐기되고 있는 패킷의 셀로 간주되어 폐기된다.

#### 3.2.3 버퍼 오버플로우가 발생할 경우

만약 버퍼 오버플로우가 발생하면 현재 오버플로우를 일으킨 셀은 폐기되며 또한 해당 VC 큐에 저장되어 있는 손상된 패킷의 셀은 버퍼 내에서 폐기된다. 이때, 버퍼 오버플로우가 발생하면 TBSE는 BOFI 비트를 모든 VCLCHT에 전송하고, 버퍼 오버플로우를 발생시킨 셀은 폐기된다. 그러나, 해당 VCLCHT의 카운터 값이 0이 아니라면, 그 값은 버퍼 내에 저장되어 있는 손상된 패킷을 구성하는 셀의 수를 의미하므로 카운터 값만큼 해당 VC 큐에서 최근 입력된 셀을 LIFO 방식처럼 폐기 시킨다. 그러므로, 버퍼 오버플로우 발생시 손상된 패킷의 셀을 해당 VC 큐에서 폐기시킴으로써 버퍼 오버플로우 상태에서 신속히 벗어날 수 있고, 그결과 다른 소스에서 나온 셀들을 손상없이 입력시킬 수 있게 된다.

## IV. 성능분석 및 고찰

### 4.1 성능 분석 파라미터

여러개의 단일소스들이 중첩되어 발생하기 때문에 단일 소스가 I.I.D.(Identical Independent Distribution) 성질을 갖게 되므로 스위치의 사용율은 식 (4)로 근사화 할 수 있다.

$$\rho_{mixed} = \frac{1}{C_{Link}} \sum_{i=0}^N \lambda_i \approx \frac{N\lambda_{mean}}{C_{Link}} \quad (4)$$

- $\rho_{mixed}$  : 스위치 이용률 ( $0 \leq \rho_{mixed} \leq N\rho$ )
- $N$  : 패킷을 발생시키는 소스의 수
- $C_{Link}$  : 스위치의 출력 링크 용량

제안한 AAL Type 5의 패킷 처리의 성능분석 결과에 대한 파라미터들을 다음과과 같이 정의한다.

$$\text{실효 출력률} = \frac{\rho_{goodput}}{C_{Link}} \quad (5)$$

$$r_{packet} = \frac{N_{re}}{N_{goodput}} \quad (6)$$

$$r_{cell} = \frac{N_{drop}}{N_{cell}} \quad (7)$$

- $\rho_{goodput}$  : 성공적으로 전송된 패킷의 양 [byte/sec]
- $r_{packet}$  : 패킷당 평균 재전송율
- $N_{re}$  : 재전송된 패킷의 수
- $N_{goodput}$  : 성공적으로 전송된 패킷의 수(중복된 패킷 제외)
- $r_{cell}$  : 셀 손실율      •  $N_{drop}$  : 폐기된 셀의 수
- $N_{cell}$  : 전송된 셀의 수

4.2 성능 분석

본 절에서는 제한한 패킷 폐기 방식에 대한 성능 분석 결과를 나타낸다. 성능 분석을 위해서 각 VC에 대해서 설정된 10개의 ON/OFF 소스가 다중화되어 스위치로 입력되는 것으로 가정하였고, 각각의 VC별로 패킷이 독립적이고 버스트한 길이를 가지고 발생되기 때문에 그에따른 셀의 발생도 I.I.D. ON/OFF 소스로 가정하였다. 또한, 각 링크 용량은 141 Mbps로 설정하였고, 셀 손실에 의한 패킷의 재전송만을 고려하기 때문에 재전송시간 초과(retransmission timeout)에 의한 재전송을 무시하기 위해 roundtrip 시간을 무한대로 설정하였다. 그리고, 패킷의 재전송율을 측정하기 위해, 손실된 패킷이나 손상된 패킷이 발생한 VC에 있는 VCLCHT는 그에 해당하는 ON/OFF 소스로 재전송 신호(retransmission signal)를 전송하며, 재전송 신호를 수신한 ON/OFF 소스는 패킷을 재전송한다. 또한 패킷의 크기는 IP 네트워크에서 일반적으로 512 byte, Ethernet 네트워크에서는 1500 byte, FDDI 네트워크에서는 4352 byte로 사용되며, IP over ATM에서는 9180 byte가 사용된다. 버퍼 크기는 256 셀에서 8000 셀의 범위를 갖도록 설정하였다.

그림 4-2는 스위치 버퍼 크기에 따른 기존의 패킷 폐기 방식과 제안한 패킷 폐기방식의 실효 출력률(Effective Throughput)을 비교한 것이다.

스위치에서 폭주 상태가 발생하는 빈도를 높이기 위해 각 소스에서 발생하는 트래픽 부하를 0.9로 설정하였다. 그래서 스위치에 부가되는 총 트래픽 부하는 9가 된다. 사용자 데이터의 크기는 IP over ATM에서 기본적으로 사용되는 9180 byte으로 고정된 크기로 발생시켰고, AAL 계층은 정수 개의 48 byte의 CPCS PDU를 만들기 위해 9180 byte의 사용자 데이터에 36 byte를 패딩(padding)시켜, 각 소스에서 발생하는 패킷마다 192개의 CPCS-PDU가 발생시킨다. EPD와 제안된 모델에서 사용된 EPD 임계치는 스위치 버퍼 크기의 50%로 설정하였으며 버퍼의 크기가 증가할수록 실효 출력률이 증가함을 알 수 있다. 버퍼의 크기

가 256 셀인 경우 EPD 임계치 128 셀은 가상적인 폭주상태가 빈번히 발생하기 때문에 폐기된 패킷의 수가 증가하게 된다.

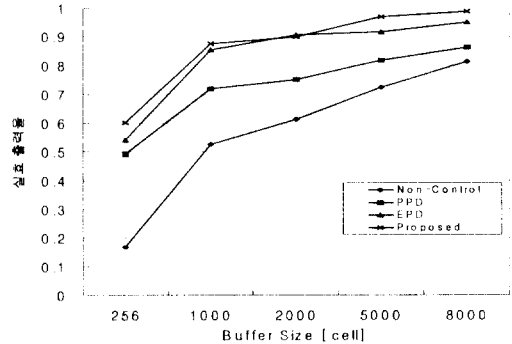


그림 4-2. 버퍼 크기에 따른 실효 출력률  
Fig. 4-2 Effective throughput for buffer size.

그림 4-3은 스위치의 버퍼크기가 256, 8000 셀일 때, 스위치의 한 개의 출력 포트에 입력되는 패킷의 크기에 따른 실효 출력률을 나타낸 것이다. 실효 출력률은 스위치의 버퍼 크기가 증가할수록 패킷의 크기에 영향을 덜 받는다. 즉 아무리 패킷 레벨의 성능 개선을 위해 패킷 폐기 방식을 적용한다 하더라도 스위치 버퍼의 크기가 작아지고, 패킷의 크기가 증가하면 실효 출력률은 급격히 감소한다. 그림에서 버퍼의 크기가 1000 셀 이상 크다면 EPD와 제안한 모델은 패킷의 크기에 거의 상관없이 90% 이상의 실효 출력률을 가짐을 알 수 있다.

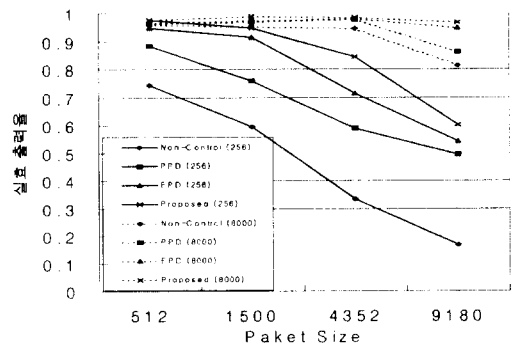


그림 4-3. 패킷 크기에 따른 실효 출력률  
Fig 4-3. Effective throughput for packet size.



그림 4-4는 EPD와 제안한 모델에 설정된 EPD 임계치가 실효 출력률에 미치는 영향을 나타내고 있다. EPD 임계치를 어떻게 설정하느냐에 따라 버퍼의 사용 효율과 셀의 폐기 빈도가 달라지며 그에 따른 스위치 버퍼의 낭비 및 버퍼 설치에 따른 cost를 줄일 수 있다. 임계치 설정에 영향을 끼치는 요소는 패킷 크기의 분포, 트래픽 분포, 폭주 기간 분포 및 폭주동안 이미 버퍼 내로 입력된 패킷의 나머지 입력되는 셀의 비율 등이 있지만, 이에 관한 연구는 현재 초기적인 단계이다.

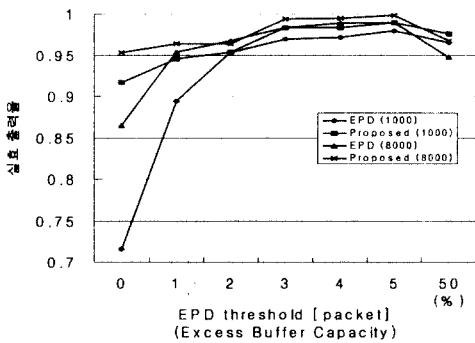


그림 4-4. EPD 임계치에 따른 실효 출력률  
Fig. 4-4 Effective throughput for EPD threshold

본 논문에서는 이런 요소를 배제하고 EPD 임계치 변화에 따른 실효 출력률의 변화를 제시한다. EPD 임계치의 설정은 1000 셀로 설정하였으며 패킷의 크기는 9180 byte로 설정한다. x축은 EPD 임계치 이상 남아있는 버퍼 즉, 초과 버퍼 용량(Excess buffer capacity)을 의미한다. 만약 초과 버퍼 용량이 1이라면 버퍼에서의 EPD 임계치는 한 패킷의 크기 9180 byte를 포함한, 즉 192 셀을 더한 1192 셀이 스위치 버퍼 크기가 된다. 그리고 x축에서 50%의 의미는 EPD 임계치가 스위치의 버퍼 크기의 50%인 500, 4000 셀인 경우를 의미한다. 그림 4-4에서 초과 버퍼 용량이 0 일 경우 EPD와 제안한 모델은 기본적으로 PPD 방식과 유사한 형태를 띠게 된다. 그러나 본 논문에서 제안한 모델은 버퍼 내에 존재하는 손상된 패킷의 셀을 폐기시킴으로써 PPD에 비해서 향상된 실효 출력률을 보이고 있다. 그림 4-5에서 초과 버퍼 용량이 증가할수록 실효 출력률도 증가하고 있지만 3개의 패킷 크기 이상이 되면 실효 출력률의 증가폭선도 완만해진다. 임계치 이상의 초과 버퍼 용량을 크게 설정하게

되면 임계치 이상의 가상적인 폭주상태가 빈번히 발생하므로 새로 입력되는 패킷의 폐기량의 증가를 초래한다. 즉 버퍼를 효율적으로 이용하기 위해서는 약 3~5 패킷 크기가 적당한 것으로 알 수 있다.

그림 4-5는 버퍼의 크기에 따라서 성공적으로 전송된 패킷당 손상되거나 손실된 패킷의 평균 재전송 횟수를 나타낸 것이다. 패킷의 크기는 그림 4-4의 경우와 같이 9180 byte의 고정된 크기이며 192개의 셀로 발생된다. 또한 EPD와 제안한 모델에 적용된 임계치는 스위치 버퍼 크기의 50%로 설정하였다. 버퍼의 크기가 작을수록 가상적 폭주상태가 자주 발생하고, 폐기되는 패킷의 수가 증가하지만 제안한 모델에서는 스위치 버퍼에 저장되어 있는 손상된 패킷을 구성하는 셀을 폐기함으로써 현재의 큐 길이를 EPD 임계치 이하로 신속히 감소시킨다. 그러므로, 다른 패킷들이 성공적으로 전송될 확률을 증가시킬 수 있다. 스위치 버퍼 크기가 증가됨에 따라 다른 방식에 비해 제안한 패킷 폐기 방식이 우수한 성능을 나타낸다는 것을 알 수 있다.

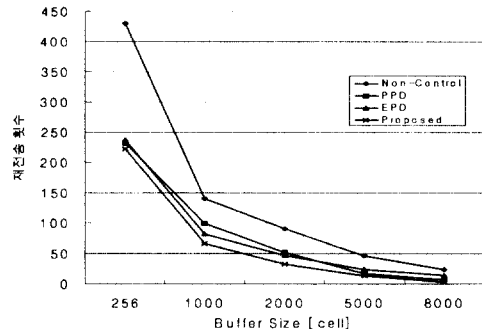


그림 4-5. AAL Type 5 패킷의 재전송률  
Fig. 4-5 Retransmission rate of packets

그림 4-6은 스위치 버퍼 내에서 폐기된 셀의 손실율을 나타낸 것이다. 그림 4-6에서 알 수 있듯이 제안한 모델의 셀 손실율이 다른 방식에 비해 상대적으로 훨씬 높은 수치를 나타내고 있다. 또한, 제안한 모델에서 버퍼가 오버플로우가 발생하면 버퍼 내에 저장된 손상된 패킷을 구성하는 셀을 폐기시킴으로, 버퍼의 오버플로우를 신속히 해결하여 손상된 패킷에 의한 제 2의 폭주를 미연에 방지할 수 있다. 스위치의 버퍼에 입력되어 있는 쓸모 없는 패킷의 셀을 폐기시킴으로써 패킷 레벨의 성능을 개선시킬 수 있는

AAL 5 패킷 폐기 알고리즘이다.

그림 4-7은 각 ON/OFF 소스에서 발생한 트래픽 부하의 변화에 따른 실효 출력률을 나타낸 것이다. 여러 패킷 폐기 방식의 성능 차이를 쉽게 구분하기 위해 스위치 버퍼의 크기를 256 셀로, 패킷의 크기를 9180 byte로 설정한다. 소스 트래픽의 발생률이 낮은 경우, 스위치에서 폭주가 거의 발생하지 않기 때문에 모든 방식의 실효 출력률은 매우 높은 수치를 나타낸다. 그러나 트래픽의 부하가 증가할수록 스위치의 폭주도 증가하고, 그 결과 손상된 패킷의 발생도 증가하기 때문에 방식들간의 차이가 두드러진다. 제안한 방식은 버퍼 내에 입력된 손상된 패킷의 셀을 폐기시키기 때문에 실효 출력률이 나머지 방식에 비해 완만하게 감소하는 것을 알 수 있다.

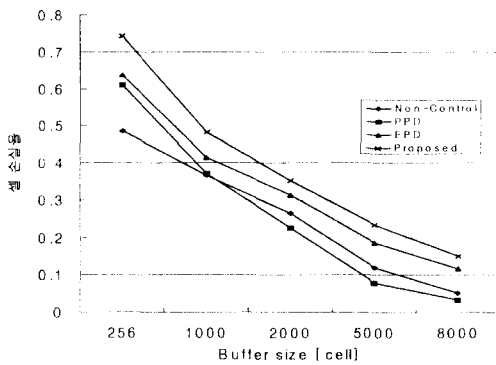


그림 4-6. 제안한 모델에서의 셀 손실 확률  
Fig. 4-6 Cell loss rate in the proposed model

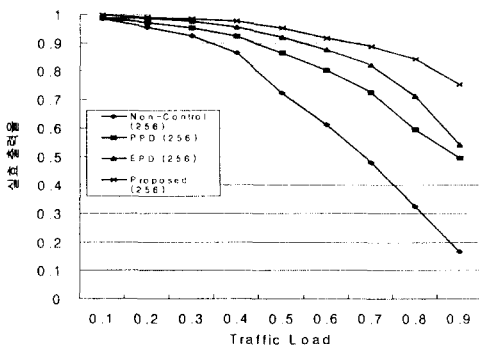


그림 4-7. 트래픽 부하에 따른 실효 출력률  
Fig. 4-7 Effective throughput for traffic load

VI. 결 론

본 논문에서는 기존의 EPD/PPD 알고리즘에서 손상된 AAL 5 패킷이 ATM 네트워크를 통해 전송되면서 대역폭 및 버퍼와 같은 네트워크 자원을 낭비하는 문제점을 개선시키기 위해 각각의 VC별로 논리적으로 버퍼를 할당하는 Per-VC 버퍼할당 메카니즘을 적용하여 VC별로 손상된 패킷의 셀을 폐기시키는 ATM 스위치의 패킷 폐기 방식을 제안하고 성능을 분석하였다.

본 논문에서 제안한 AAL Type 5 패킷 폐기 방식은 각 VC로 입력되는 AAL Type 5의 패킷에 대한 성능 개선을 위해 EPD와 PPD 알고리즘을 적용한 것으로, 각 VC별 스위치 버퍼의 점유 확률과 셀 폐기 방식의 공정성(fairness)을 기하기 위해 단일의 EPD 임계치를 적용하여 AAL Type 5 패킷의 마지막 셀을 추적함으로써, 버퍼가 오버플로우됐을 때 버퍼 내에 저장되어 있는 손상된 패킷의 셀을 폐기할 수 있는 알고리즘이다.

제안한 방식의 성능분석을 위해 버퍼의 크기, 패킷 길이가 그리고 EPD 임계치의 변화에 따른 각각의 실효 출력률, 패킷의 재전송율, 셀 손실 확률에 관한 성능 분석을 하였다. 성능 분석 결과, 버퍼 크기가 EPD 임계치를 적용할 수 있을 정도로 크다면(1000 셀 이상) 기존의 EPD 또는 PPD만을 적용한 방식에 비해 실효 출력률 측면에서 상당히 뛰어난 것을 알 수 있었다. 또한 EPD 임계치는 3~5개의 패킷에 해당하는 셀의 크기로 설정시 가장 좋은 실효 출력률을 가지는 것으로 나타났다.

동일한 특성을 갖는 입력 트래픽 외에 이중 트래픽이 입력될 경우의 다양한 트래픽을 수용할 수 있도록 weighted round-robin 셀 스케줄링과 우선순위를 부여한 VC별 버퍼할당 방식을 해석할 수 있는 모델과 하드웨어적으로 구현하기 쉬우면서 EPD와 PPD 메카니즘보다 더 나은 성능을 나타낼 수 있는 방식의 연구가 앞으로의 과제가 될 것이다.

참 고 문 헌

1. Yonghwan Kim, San-qi Li, "Performance Analysis of Data Packet Discarding in ATM Networks", *International Teletraffic Conference*, Vol. 2a, June 1997, pp. 89-100.
2. Fore Systems, "ForeThought Bandwidth Management", available at <http://www.fore.com>.
3. Naoki, "ATM and Selective Cell Discard Scheme",

available at <http://itcw3.aist-nara.ac.kr>.

4. T. Luckenbach, R. Ruppelt, "Performance Experiments within Local ATM Networks", Survey Paper, *GMD-FOKUS*, August 1995.
5. IgT, "ATM Switch Traffic Management Essential", available at <http://www.igt.com>, Feb. 1994.
6. Ahmed E. Kamal, "Performance Modeling of Partial Packet discarding Using the End-of-Packet Indicator in AAL Type 5", *IEEE/ACM Transaction on Networking*, Vol. 4, No. 6, Dec. 1996, pp.929-940.
7. Sally Floyd, Ally Romanow, "Daynemics of TCP Traffic over ATM Networks", *IEEE JSAC*, Vol. 13, No. 4, May 1995.
8. Lampros Kalampoukas, Anujan Varma, "Performance of TCP over Multi-Hop ATM Networks: A Comparative Study of ATM-Layer Congestion Control Schemes", *UCSC-CRL-95-13*, Feb. 1995.
9. Xiangrong CAI, "The Performanc of TCP over ATM ABR and UBR Services", available at <http://www.cis.ohio-state.edu>.
10. C. H. Koo, J. H. Lee, K. C. Park etc., "An Output Cell Scheduling of ATM Switch with Deterministic VCs", *5th IFIP Workshop on Performance Modelling and Evaluation of ATM network*, Ilkley, West Yorkshire, U.K., July 1997.



류 호 응 (Ho Yong Ryu) 정회원  
 1993년 2월: 광운대학교 전자통신 공학과 공학사  
 1995년 2월: 광운대학교 대학원 전자통신공학과 공학석사  
 1995년 3월~현재: 광운대학교 대학원 전자통신공학과 박사과정 재학중

<연구분야> 트래픽 제어, 큐잉 네트워크, ATM 네트워크

이 재 호 (Jae Ho Lee) 정회원  
 1968년 2월: 광운대학교 통신공학과 공학사  
 1978년 2월: 단국대학교 대학원 전자공학과 공학석사  
 1988년 9월: 경희대학교 대학원 전자공학과 공학박사  
 1970년~현재: 광운대학교 교수  
 1985년~현재: 광운대학교 통신공학 연구소 소장  
 1980년~1992년: 한국 통신학회 이사  
 1990년~1994년: 한국 전산원 전산통신 표준화 연구위원회 위원  
 1993년 2월~1994년 12월: 한국 통신학회 감사  
 <연구분야> 데이터 통신, 통신망 제어, 디지털 교환기