

통신 시스템의 전자회로 부품 검사 방법에 관한 연구

정회원 서창옥*, 신강호*, 채호병**, 김계국***

A Study on the Test Method of Electric Circuit Element in Communication System

Chang Ok Seo*, Kang Ho Shin*, Ho Byoung Chae**, Kye Kook Kim *Regular Members*

요약

본 논문에서는 통신 시스템의 소자의 불량여부를 판별하는 방법을 제안하였다.

인서킷 검사기의 설계과정에서 보면, 기존의 가딩법에서는 대부분의 회로를 차단하여 미지의 소자를 측정할 수 있었으나 LC 병렬 회로에서는 소자의 불량여부를 측정하기 어렵다. 소자의 병렬접속에서 나타나는 주파수 스펙트럼에 의해 소자의 특성을 추측할 수 있다는 데에 착안하여 그 스펙트럼에서 나타나는 특징에 대한 주파수를 가딩점에 적용하여 소자의 불량을 정확히 검사할 수 있게 하였다. 이렇게 가딩법을 개선한 절점 전위법을 사용하여 불량여부를 판별한 결과, 오차율을 7%정도로 개선하였다.

ABSTRACT

In this paper, is suggested method of discriminate whether inferiority or not. The existing guarding method of incircuit tester was taken the unknown element value and wires were broken down in most of circuit. but the unknown element value of parallel LC circuit is difficult to measure. We infer characteristic of elements from spectrum of parallel connection, therefore, supply spectrum for guarding point and can discriminate inferiority of elements. In this way, node electric potential method be improved guarding method. In view of the result so far achieved, it is conformed that error rate is improved about 7%.

I. 서론

현대사회가 발전함으로써 제조 생산기술도 빠른 속도로 발전하고 있다. 사람이 생산현장에서 조금씩 사라지고, 그 자리에 자동화된 설비들이 자리를 메우고 있어 24시간 쉬지 않고 생산을 하게 되었다.

이 ATE(Automatic Test equipment)는 과거에 논문으로 가끔 나오다가 요즘에는 거의 볼 수 없다. 현재 PCB 자동검사기(ATE)는 베어 보드 검사기(BARE BOARD TESTER), 인서킷 검사기(IN-CIRCUIT TESTER), 평선 검사기(FUNCTION TESTER)등으로 나

눌 수 있다. 그 중에서 베어 보드 검사기는 전자산업이 발전을 시작하기 전부터 연구가 되어 왔으며 PCB 패턴의 불량여부를 자동적으로 판정하는 장치이다. 인서킷 검사기는 PCB에 부품(소자)을 삽입한 상태에서 각 부품의 불량 여부를 검사하는 장치이다. 평선 검사기는 PCB에 부품을 삽입한 후 전원을 공급하여 PCB 회로가 제 기능을 발휘하고 있는지를 검사하는 장치이다. 인서킷 검사기의 단점은 접지법(ground guarding)을 사용하고 있어 부품검사가 정확히 이루어지지 않고 있다. 그러나 본 논문에서는 절점 전위법을 사용하고 있으므로 보다 부품소자를 정확히 검출할 수 있도록 연

* 건국대학교 전자공학과(amjean@mail.hitech.net) 정회원, ** 암전정밀광학주식회사 EDCOM기술연구소, 정회원
*** 원주대학 전자통신과(kkkim@sky.wonju.ac.kr) 정회원

논문번호 : 98008-0904, 접수일자 : 1998년 9월 4일

구하였다. 또한 L과 C의 병렬회로에서도 검사를 할 수 있는 알고리즘을 연결시켜 병렬소자도 검사가 가능하게 하였다. 또한 주파수 변화에 대한 R, L, C부품의 특징을 분석하여 표준 데이터로 만들 수 있도록 하였다.

II. 본 론

그림 1과 같은 폐회로에서 R_x 를 측정하기 위해서는 R_x 의 2개의 절점 중에 최소한 1개의 절점은 단선을 해야 정확한 측정을 할 수 있다. 차단을 하지 않은 상태에서 측정을 하게 되면 R_x , R_1 , R_2 , R_3 , R_4 , R_5 , R_6 , R_7 관한 합성 임피던스가 측정이 되어 R_x 만의 저항 값을 정확히 측정할 수 없다. 회로를 차단하는 방법으로 가딩법(guarding)이 있다. 이 가딩법으로 대부분의 회로를 차단하여 미지의 소자를 정확하게 측정을 할 수 있으나 그림 2와 같이 회로에서의 C_x 와 L_x 의 병렬접속에서는 소자의 불량여부를 정확히 계측하기란 매우 어려움이 있다.

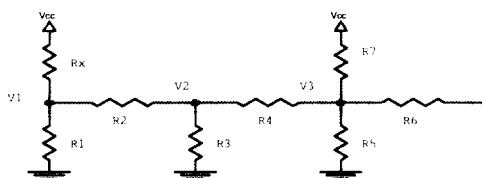


그림 1. 절점 표시

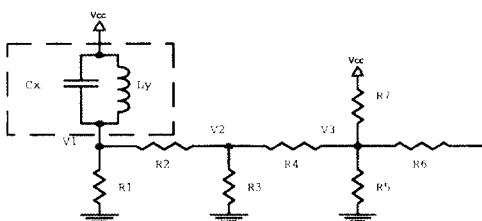


그림 2. 병렬회로 연결

본 논문에서는 병렬회로의 부품소자(C_x , L_x)의 불량여부를 판별할 수 있는 방법에 대하여 연구하였다.

2.1 가딩법

이 방법은 R_x 를 정확히 측정하기 위해서 주변 실장 부품을 끊어 마치 R_x 를 제외한 다른 소자들이 실

장 되지 않은 것처럼 하여 폐회로 내의 R_x 를 측정하고 있다. 가딩법에는 여러 가지가 있으나 본 논문에서는 접지법과 절점법에 대해 논하기로 한다.

첫째 접지법은 절점 V1, V2, V3 중에서 R_x 의 주변 디바이스(device)를 세거시키기 위해서 절점 V1과 V3를 접지로 연결시킨다면 R_1 , R_2 , R_3 , R_4 , R_5 , R_6 는 R_x 의 임피던스에 영향을 주지 않는다.

이렇게 하면 R_x 는 R_7 의 합성 임피던스에 의해서만 결정된다(그림 3)

V_{cc} 와 GND사이의 합성 임피던스 Z 가 R_x 가 되기 위해서는 R_7 의 저항 값이 ∞ 에 가까워야 R_x 의 계측값이 정확하게 된다.

$$Z = \lim_{R7 \rightarrow \infty} (R_x // R7) = \lim_{R7 \rightarrow \infty} \left(\frac{R_x \times R7}{R_x + R7} \right) \approx R_x \quad (1)$$

그러나 R_7 의 저항이 ∞ 의 값을 가질 수 있는 경우는 폐회로에서 극히 없으므로 이 접지법은 정확도를 요구하지 않는 곳에만 사용하고 있다.

둘째 절점법(node guarding)은 가장 많이 사용하는 이론으로써 정확한 계측을 할 수 있다는 장점이 있으나 측정에 필요한 여러 장치들이 많이 들어가게 되어 제작비용이 접지법 보다 많이 든다.

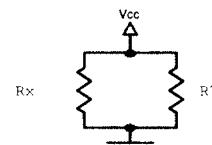


그림 3. 병렬회로

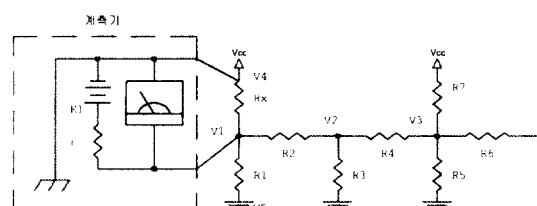


그림 4. 미지의 저항 측정

그림 4에서와 같이 미지저항 R_x 를 측정하기 위해서는 그림과 같이 전압계(V)와 전원(E)을 R_x 양단에 연결하면 측정이 가능하다. 그러나 R_1 , R_2 , R_3에 의

해 합성 임피던스가 계측이 된다. 이때 V1에 인가되는 절점전위와 같은 전위를 V2에 인가하면 절점 V1과 V2는 등전위가 되어 저항 R2에는 전류가 흐르지 않게 되어 Rx에 의한 R2는 단선상태가 된다. 같은 방법으로 R5를 단선상태로 하기 위해서는 절점 V5의 전위를 계측하여 절점 V3에 등전위를 만들어 주어야 한다. 이렇게 하면 Rx는 주변의 모든 디바이스에 대해 개방상태가 되어 정확한 계측을 할 수 있게 된다. 위와 같은 방법을 3절점법(3 Point node guarding)이라 하며 회로에 따라서는 6 Point, 7 Point를 사용하기도 한다. 이 절점법의 기본 회로는 그림 5와 같다. 여기서 주의해야 할 사항은 절점장치1과 절점장치 2의 전위(E)를 보면 계측기 전원과 다른 전원(E1, E2, E3)을 사용하고 있다. 같은 전원을 사용할 경우에는 계측기와 등전위 부분인 V1, V2, V3, OP AMP내부회로간의 폐회로가 구성되어 정확한 계측을 할 수 없게 된다. 즉 공통접지에 독립된 전원을 사용해야 한다. 폐회로에서 계측하고자 하는 부분을 격리시키기 위해서는 폐회로가 구성되는 만큼의 등전위 절점이 필요하게 된다. 계측기의 프로브(Probe)에서 나오는 전압을 V1이라 하고, 절점수를 N, 절점의 전위를 V라 할 때 적정 절점수의 관계식은 다음과 같이 표현될 수 있다.

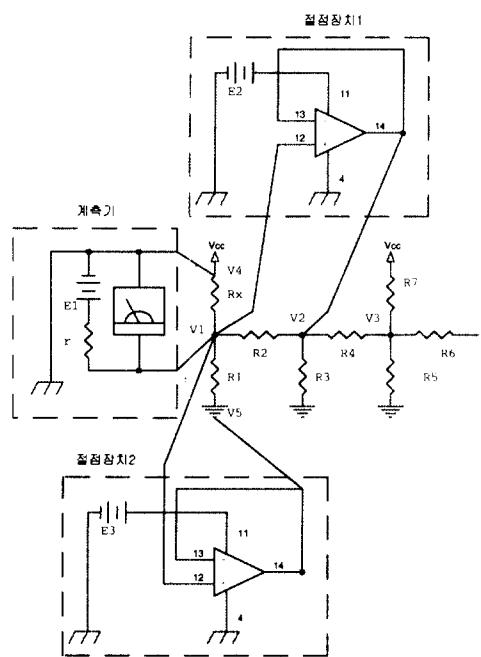


그림 5. 절점 장치

$$V_{avr} = \frac{\sum_{N=1}^N V_N}{N} \quad (2)$$

[V_{avr} : 절점 전위의 평균값]

이 평균값 V_{avr} 까지의 절점 전위에 가딩을 잡아주면 된다. 이때 절점 가딩 포인트를 알 수 있다.

2.2 가딩 포인트 결정 알고리즘

각 절점마다 핀(N1..Nn)을 세우고 그 핀들을 모두 계측기에 연결시킨다(그림 6).

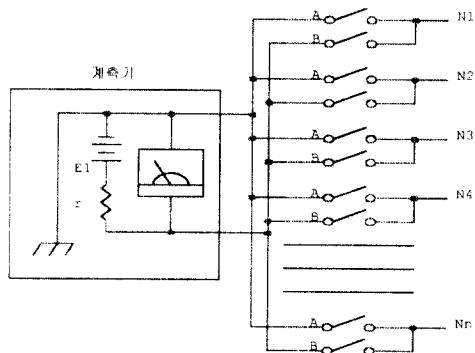


그림 6. 미지소자 측정 절점

각 측정하고자 하는 소자가 절점 N1과 N2에 위치하고 있을 때 가딩점은 N3부터 Nn까지의 절점이 된다.

이렇게 한 소자에 대해 가장 적당한 위치의 가딩점을 알기 위해 A영역의 릴레이를 고정한 후 B영역의 릴레이만 N3부터 Nn까지의 전위를 계측해야 한다. 이때 Nn까지의 절점에 대한 가상 절점 총수(Nc)는 $Nc = Nn - 2$ 이다. 이 절점에서 측정된 전위를 모두 배열에 넣어둔 다음 식 3과 같이 평균값을 구한다. 평균값이 결정되면 평균값이상의 절점을 나열하고, 그 미만의 절점은 제거한다. 그러면 가딩 절점의 위치를 알 수 있으며 이 위치에 해당하는 절점 전위를 공급하면 측정하고자 하는 위치의 소자 값을 계측할 수 있다. 한 소자에 대한 모든 절점의 전위를 계측하여 $Vn[N]$ 배열에 넣는다. 여기서 N은 절점 번호이다.

for(N = N1 ; N <= Nn ; N++)

{

 $Vn[N] = Measure[N]$;

}

절점 평균전압을 구하면

$$V_{avr} = \frac{\sum_{m=1}^{Nn} Vn[N]}{k \times Nc} \quad (3)$$

이 절점 평균전압에 의해 배열에 저장된 절점 전위중에 V_{avr} 보다 큰 전위 $V_{avr} \leq V_G \leq V_1$ 를 가진 값을 정리한다.

즉 가딩점의 전위 V_G 범위는 이 된다. 그리고 가당상수 k 는 정밀계측일수록 1에 가까워지고 그렇지 않을 때는 1보다 커진다. 정리된 절점 전위 값들을 배열 Node[c], Node_Voltage[c]에 저장한다.

```
for(N = N1 ; N <= Nn ; N++)
```

```
{
```

```
    if(Vn[N] >= Vavr)
```

```
{
```

```
        Node[c] = N;
```

```
        Node_Voltage[c] = Vn[N];
```

```
}
```

```
}
```

Node[c], Node_Voltage[c]는 UUT의 미지소자 주위에 절점장치에 의해 가딩점을 만들어주게 된다. 한 가당점에 대해 한 개의 절점 장치가 필요하게 되며 n 개의 가당점이 필요하면 n 개의 절점 장치가 필요하다. 그림 7에서 N1부터 Nn까지에 연결된 릴레이를 보면 각각의 계측기와 가당에 필요한 절점 장치들이 각각 연결되어 있다. 이렇게 연결함으로써 어떤 절점이나 각각 서로 다른 가당 전위를 공급할 수 있게 된다. UUT 내의 미지소자가 절점 N1과 N2에 연결되어 있을 경우 N2, N3, ..., Nn에 위와 같은 알고리즘에 의해 각 절점에 가당을 위치시키고 계측기를 통하여 측정하면 정확한 미지 소자를 측정할 수 있게 된다.

3.3 LC 병렬회로 검사

직렬회로의 소자들은 측정하기가 어렵지 않다. 그러나 병렬회로에서의 소자는 검사하기가 매우 어려움이 있고, 측정시간도 오래 걸린다.

본 연구에서는 기존의 직렬소자들의 검사 방법인 가당법에 병렬 소자 검사할 수 있도록 하여 보다 정확한 측정을 높일 수 있게 하였다. L과 C의 특성을 이용하여 두 소자의 불량여부를 검사할 수 있다.

그림 8과 같은 병렬회로에

$$E(\theta) = V_{max} \sin(\theta) \quad (4)$$

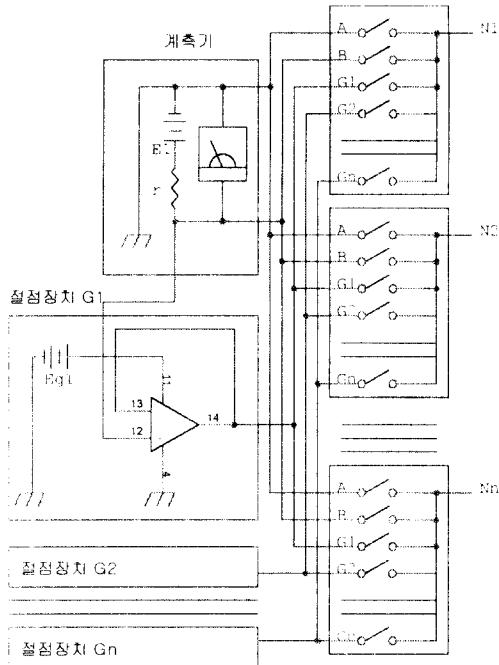


그림 7. 가당 시스템

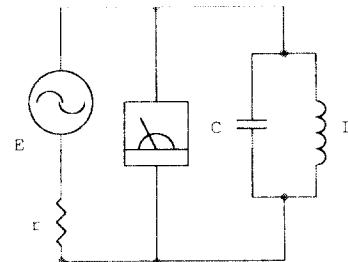


그림 8. 병렬회로의 $E(\theta)$ 교류공급

를 $\theta = wt \rightarrow Kwt$ [K : 양의 실수]로 증가시킬 때 $X_c = X_L$ 로 되는 ω 를 찾는다. 이때 각주파수 ω 는 C와 L의 공진 각주파수가 되며 병렬소자를 검사하는데는 매우 중요한 의미를 가진다. 공진 각주파수를 기준으로 하여 ω 를 증가시키면 $X_c < X_L$ 이 되고, ω 를 감소시키면 $X_c > X_L$ 이 된다. 또한 C나 L에 변화를 주면 공진 각주파수가 변화됨을 알 수 있다.

III. 시스템구성

그림 7의 가당 전압 Eg1와 계측기 전압 E1을 그

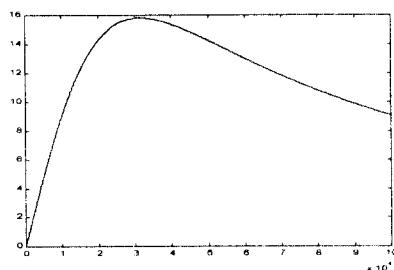


그림 9. $C = 1\mu F$ $L = 1mH$ 일 때 공진주파수에 대한 임피던스관계(3KHZ)

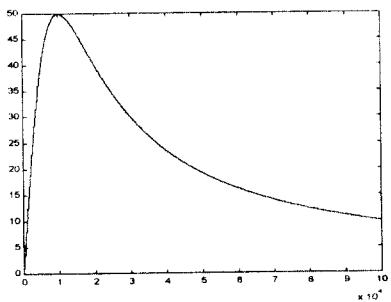


그림 10. $C = 1\mu F$ $L = 10mH$ 일 때 공진 주파수에 대한 임피던스관계(3KHZ)

그림 12과 같이 신호발생기로 바꾼다. 신호발생기는 DC 전압과 SIN파발생기로 되어있으며 SIN파 발생기는 주파수를 가변 할 수 있게 되어있다. 각각의 전압소스인 신호발생기는 계측기용과 가딩용이 서로 독립된 전압원이어야 한다. 그리고 UUT(Unit Under Test)는 일반적인 아나로그 PCB를 사용하였으며, 고정틀(Fixture)은 공기압축형을 사용하였다. 인서킷 검사기와 UUT간의 접속은 JIG-PIN을 사용하였다. UUT의 각 절점마다 핀을 세우고 그 핀을 통하여 각각의 소자들의 절점이 인서킷 검사기의 N1,N2,...에 연결된다.(그림 11)

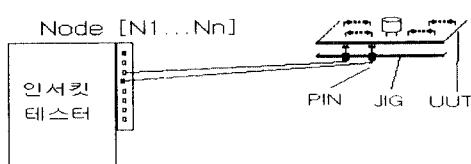


그림 11. JIG와 인서킷 검사기 연결

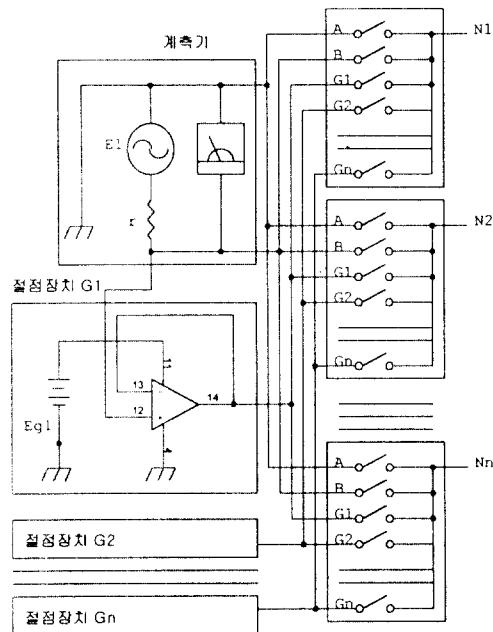


그림 12. 완성된 인서킷 검사기

IV. 실험 및 고찰

UUT의 각 절점을 인서킷 검사기에 연결한 후 각 절점에 대한 데이터를 읽어들인다. 우선 식 3과 같이 평균 절점 전압을 구한 후 가딩 절점을 결정하여 데이터로 보관한다. 절점전압은 SIN파형 및 가변주파수 형을 사용하여 주파수를 증가시키면서 L-C의 합성임피던스가 최대가 되는 점의 주파수를 특징점으로 설정하고 이를 표준 주파수로 저장한다. 주파수 변화에 대해 변하지 않는 절점은 저항성분의 소자들로 구성되어 있으므로 신호 발생기를 직류로 한 후 절점 전압을 구한다. 여기서 구해진 절점 전압들은 테스트 보드(UUT)에서 비교가 되는 데이터가 된다. 표준 데이터는 약 10개 정도의 표준PCB를 가지고 표준 데이터를 만들었다. 표준 데이터 구성은 표 1과 같다.

표 1. 데이터 구성

소자 절점 번호	가딩 절점 번호	가딩 전압	가딩 주파수	소자 양단전압	오차 [%]
1,2	3,7,8,9	2.0	100K	3.2	1
2,3	10,22,13	2.0	145K	4.3	1

지금까지 PCB검사기를 보다 새로운 각도에서 설

계를 해보았다. 기존의 인서킷 검사기보다 C와 L의 병렬접속에서도 정확한 불량을 검출할 수 있었으며, 가딩을 알고리즘화 하여 표준값과 가딩 포인트를 자동으로 수집하므로써 작동이 간소화되었다. 다만 표준 데이터 수집시간이 오래 걸리는 단점이 발견되었으나 테스트용 PCB를 검사할 때는 어떠한 인서킷 검사기 보다 부품의 불량여부를 빠른 속도로 검사할 수 있었다.

V. 결 론

소자의 병렬접속에서 나타나는 주파수 스펙트럼에 의해 소자의 특성을 추측할 수 있다는 데에 착안하여 그 스펙트럼에서 나타나는 특징에 대한 주파수를 가딩점에 적용하여 소자의 불량을 검사할 수 있게 하였다. 이렇게 가딩법을 개선한 절점 전위법을 사용하여 RLC회로로 구성된 PCB 300장을 판별한 결과, 7%의 오차율을 얻었다. 따라서 더욱 빠르고 정확하게 표준데이터를 설정하는 방법이 앞으로의 연구과제로 남아 있다.

참 고 문 헌

1. HANLON, A.S., "Content-Addressable and Associative Memory Systems-A Survey," IEEE Trans. on Electronic Computers, Vol.EC-15(August 1966), pp.509-521.
2. DENNING, P.J., "Virtual Memory", Computing Surveys, Vol.2 (September 1970), pp.151087.
3. M. Morris MANO, Computer System Architecture (pp18-38).
4. Paul B. Zbar, Gordon Rockmaker., "Basicelectricity"(1992) chapter 46.

서 창 옥(Chang Ok Seo)

정회원

1990년 : 서울산업대학교 전자공학과 졸업

1993년 : 건국대학교 산업대학원 전자공학과 졸업

1998년 ~ 현재 : 건국대학교 대학원 전자공학과 박사과정

신 강 호(Kang Ho Shin)

정회원

1989년 : 서울산업대학교 전자공학과 졸업

1992년 : 건국대학교 일반대학원 전자공학과 졸업

1998년 ~ 현재 : 건국대학교 대학원 전자공학과 박사과정

채 호 병(Ho Byoung Chae)

정회원

1994년 : 서울산업대학교 전자공학과 졸업

1996년 : 광운대학교 대학원 전자공학과 졸업(석사)

1998년 ~ 현재 : 암전정밀광학주식회사 EDCOM기술연

구소 책임연구원



김 계 국(Kye Kook Kim) 정회원

1954년 8월 24일생

1983년 : 원광대학교 전자공학과 졸업

1985년 : 숭실대학교 대학원 전자공학과 졸업(공학석사)

1990년 : 건국대학교 대학원 전자공학과 졸업(공학박사)

1991년 ~ 현재 : 원주대학 전자통신과 부교수