

수열 발생기의 상태 표본 전달을 통한 DS/CDMA 신호 고속 포착 기법

정회원 김병훈*, 이병기*

A Fast DS/CDMA Acquisition Technique Based on the SRG State Sample Conveyance

Byoung-Hoon Kim*, Byeong Gi Lee* *Regular Members*

요약

본 논문에서는 주기가 긴 PN 수열을 사용하는 DS/CDMA신호의 고속 포착을 가능하게 하는 분산 표본 포착(DSA: Distributed Sample Acquisition)이라는 새로운 포착 방법을 제안한다. 이 방법은 주기가 상대적으로 짧은 보조 수열인 접화 수열과 ATM 셀 전송용으로 최근에 개발된 분산 표본 혼화(DSS) 기법에 기반한 포착 방법이다. DSA 시스템은 주기가 짧은 접화 수열을 발생시켜 주기가 긴 PN 수열발생기의 상태 표본 값을 실어서 보내고, 수신측에서 이를 받아 분산 표본 혼화 기술을 사용해 수신단 수열발생기를 동기화시킴으로써 긴 주기 PN 수열을 포착한다. 이를 각단계에서 걸리는 처리 시간이 매우 짧기 때문에 전체적 포착 소요 시간이 매우 짧다. $2^{15}-1$ 의 주기를 가지는 PN수열을 포착하는데에는 기존의 직렬 탐색 방법보다 100배 이상 포착시간을 단축하게 됨을 확인할 수 있다. 한편, DSA 기법은 추가되는 회로의 복잡도가 매우 낮기 때문에 실용화하기에도 용이한 것으로 간주된다.

ABSTRACT

In this paper, we propose a new acquisition scheme called distributed sample acquisition(DSA) which is applicable to the DS/CDMA system with a long-period PN sequence. The proposed scheme is based on an auxiliary PN sequence called igniter sequence which has relatively short period and the distributed sample scrambling(DSS) technique recently developed for the ATM cell transmission. In the DSA scheme, transmitter generates the igniter sequence and sends the SRG state samples over it. Receiver acquire the long-period PN sequence by applying the DSS comparison-correction technique to the receiver SRG based on the received samples. Since the operation of each step takes very short time, the overall acquisition is done very fast. If compared with the existing serial-search scheme, the DSA scheme can perform acquisition 100 times faster when the period of the PN sequence is $2^{15}-1$. Nonetheless, the additional circuit complexity for its implementation is very small, which enables us to implement it easily.

I. 서론

DS/CDMA 수신기에서 첫 번째로 필요한 신호처리는 PN 수열을 동기화시키는 것이다. 대부분의 수열 동기화는 부호 포착(code acquisition)과 부호

추적(code tracking)의 두 단계로 나뉘어 순차적으로 수행된다^[1].

부호 포착과 관련해서는 포착 시간을 단축하려는 고속 포착 방법에 대한 연구가 큰 관심 영역이 되어 왔으며, 지난 몇 년간 많은 연구 성과가 있었다

* 서울대학교 전기공학부(kbh@tsp7.snu.ac.kr)

논문번호 : 98122-0316, 접수일자 : 1998년 3월 16일

※ 본 논문은 과학재단에서 주관하는 특정기초연구의 일환으로 수행되었습니다.

^[1,2] 가장 기본적인 부호포착 방법인 직렬 탐색(serial search)^[2] 방법은 구현의 복잡도가 적다는 장점이 있으나, 포착 시간이 일반적으로 사용되는 PN 수열의 주기에 직접 비례하므로, 주기가 길 경우 포착 시간이 매우 길어진다는 단점이 있다. 구현의 복잡도를 증가시키는 대신 속도를 높이려는 다양한 고속 포착 방법들이 제안되었다^[3-6].

그러나, 직렬 탐색 방법에 기초한 고속 포착 방법들은 수열의 주기가 아주 길 경우에는 속도 개선을 이루더라도 절대적인 포착 시간이 너무 길기 때문에 만족스러운 시간 단축을 기대하기 어렵다. 이와 같이 긴 주기를 가지는 PN 수열의 포착을 위해서 병렬 탐색(parallel search)^[1] 방법이 제안되었는데, 이 방법은 포착 시간을 줄이는 비율만큼 비례하여 구현의 복잡도가 증가하게 되므로, 직렬 탐색과 병렬 탐색을 적당히 혼합하여 속도와 복잡도를 적절히 희생, 보완한 하이브리드^[7] 방법으로 수렴되었다.

또 다른 포착 시간 단축 기법은 수열발생기의 상태 추정에 기반한 방법으로서, 수신되는 수열을 연속적으로 L 번 경성 검출하여 수신단 수열발생기의 잠정적 레지스터 상태값들로 실어준 뒤 확인과정을 통해 최종 결정을 하는 RASE(rapid acquisition by sequential estimation)^[8] 방식이었다. 이 포착 방법은 이론적으로는 직렬 탐색 방법에 비해 구현의 복잡도를 거의 증가시키지 않으면서도 상당한 시간 단축을 가져올 수 있다는 장점이 있다. 그러나 SNR이 낮은 경우에는 그 성능이 급격히 열화되는 단점이 있어, 일반적 CDMA 상황에 적용하기에는 적절하지 않은 것으로 나타났다^[11].

본 논문에서는 긴 주기 PN수열의 포착시간을 단축시키기 위해 분산표본포착(DSA: Distributed Sample Acquisition)이라는 새로운 상태추정 기반의 포착방식을 제안하고자 한다. DSA에서는 주기가 짧은 ‘점화 수열’을 발생시키고 그 위에 긴 주기 PN수열의 상태표본을 실어 전송한다. 수신단에서는 먼저 점화 수열을 포착하고 이어서 그 뒤에 실려온 상태 표본을 복조해서 정확한 시점마다 비교·정정회로를 통해 수신기 수열발생기 상태를 정정해 줌으로써 동기를 이루게 된다.

논문의 구성은 다음과 같다. 먼저 2절에서 DSA의 구조 및 동작에 관해 기술하고, 이어서 제 3절에서 동기화 파라미터의 결정 방법을 논의한다. 끝으로 제 4절에서는 제안 포착 시스템의 성능을 평가해 보도록 한다.

II. 분산 표본 포착 기법

동일한 구조를 가지는 한 쌍의 수열발생기(SRG: Shift Register Generator)는 동일한 시간에 동일한 상태값들(길이 L 인 SRG에 저장되어 있는 L 개의 값들)을 실어줌으로써 동기를 이룰 수 있다. 따라서, 전달 수단만 갖추어 진다면 송신단 SRG의 상태 표본들을 수신단에 전달해 주는 방식을 사용함으로써 수열 상관값의 최대치를 통해 동기를 이루는 기준의 방식보다 훨씬 빠른 시간 내에 포착을 할 수 있다.

그러나, 상태 표본 전달에 기반한 수열의 포착을 위해서는 두 가지 중요한 문제를 해결해야 한다. 첫째는, 침-SNR이 매우 낮은 CDMA 채널 환경에서 상태 표본을 수신단에 신뢰성 있게 전달해야 하는 문제이고, 다음은, 전달된 상태 표본을 이용하여 어떻게 SRG의 동기를 이룰 것인가 하는 문제이다.

제안하고자 하는 분산 표본 포착(DSA) 방법에서는 표본 전달 문제와 SRG 동기 문제를 점화 수열(igniter sequence) 개념과 분산 표본 혼화(DSS: Distributed Sample Scrambling) 기법을 적용하여 각각 해결하고자 한다. 점화 수열은 동기의 목표 수열인 주 수열(main sequence)의 동기를 둡기 위해 도입한 보조 수열로서, 주 SRG(main SRG)의 상태값들을 수신단으로 신뢰성 있게 전달하고 수신단 SRG 상태의 표본화 및 정정을 위한 타이밍(timing)의 기준점을 제공해 주는 역할을 한다. 한편, DSS는, 송신단의 주 SRG 표본들이 분산되어 수신단 SRG에 전달되며 이들에 기반하여 수신단 SRG가 점진적으로 동기화되는 특징을 가진다^[9]. 이 기술은 개념상으로는 전달된 SRG 상태정보를 통해 수신단 SRG를 제어함으로써 동기를 이룬다는 점에서 는 앞 절에서 소개한 상태 추정 기반 포착 방법과 유사하지만, 연속된 표본(침의 값)이 아닌 분산된 상태표본들을 다룬다는 점에서 이와 구분된다. 이 분산된 상태 표본들은 수신단 SRG의 상태를 정정하는 정정작용을 촉발함으로써 동기화에 기여한다.

1. 분산 표본 포착

그림 1은 DSA 기반 DS/CDMA 시스템의 포착부에 대한 기능도를 나타낸다. 송신단은 DSA 확산부와 표본 확산부로 구성되고, 수신단은 그에 대응하는 DSA 역확산부 및 표본 역확산부로 구성된다. DSA 확산/역확산부는 동기 기능을 담당하고 표본 확산/역확산부는 표본 전달 기능을 담당하는데, 이

두 기능들은 각각 DSA(역)확산부에 있는 주 SRG와 표본(역)확산부에 있는 점화 SRG에 의해 뒷받침된다. 각 사용자 데이터는 직교 월시 부호를 이용해서 구분되고 전송 직전에 기지국 공통의 주 수열에 의해 확산된다.¹⁾ 점화 SRG는 주수열의 고속 포착을 위해 주 SRG의 상태 정보를 실어 낸다. 점화 수열을 발생시킨다. 점화수열 주기 N_t 는 주수열 주기 $N_M (= 2^L - 1)$ 보다 훨씬 짧게 되도록 설계한다. 초기 표본부(time-advanced sampling block)는 $(r+i)N_t$ 시점에 생성할 주 SRG의 상태표본 z_i 를 시간을 앞당겨 $(r+i-1)N_t$ 시점에서 미리 표본화한다. 심볼 생성부가 길이 N_t 인 이진 직교 심볼중의 하나에 대응시키고, 한주기의 점화수열로 확산시킨 후 전송한다. 수신단에서는 표본 역확산부가 수신된 상태 신호를 역확산한 후 각각의 이진 직교 심볼과 비교하여 전달된 표본 z_i 를 찾아낸다. DSA 역확산부는 수신단 자체의 SRG 상태 표본 \hat{z}_i 를 발생시켜 전달된 표본 z_i 와 비교하면서 일반적인 DSS 역혼화기에서와 같은 정정작용을 개시한다.

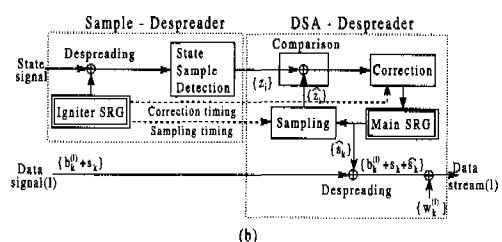
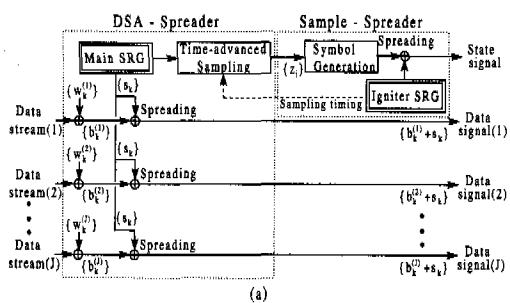


그림 1. DSA방법을 사용하는 DS/CDMA 포착단의 기능
블록도: (a)기지국(수신단), (b)이동국(수신단)

DSA 방식을 사용하는 셀룰라 DS/CDMA 시스템

1) 사용자 구분용 직교 월시 부호의 경계는 해당 기지국의 주 수열이 포착되면 즉시 얻어질 수 있으므로 본 논문에서는 다루지 않는다.

에서는 파일럿 채널 신호로 기존의 무변조 주수열을 대신하여 변조된 점화수열을 전송한다. 수신단은 먼저 기존의 직렬탐색 방법을 통해 점화 수열을 포착하는데, 점화 수열의 주기가 주 수열의 주기에 비해 매우 짧으므로 이 과정은 신속히 종료된다. 일단 점화 수열이 동기되면, 표본 역확산부가 매 점화 수열 주기 N_t 마다 상태신호를 역확산한 후 기존의 비동기 검출방식을 적용하므로써 전달된 상태 표본 z_i 를 검출한다. 뒤이어 DSA 역확산부는 매 점화 수열 주기의 끝점에 결정되는 상태 표본 z_i 와 다음 번 점화 수열 주기의 시작점에 발생되는 상태 표본 \hat{z}_i 를 비교한다. 원래 송신단 SRG 표본을 N_t 시간 만큼 일찍 취했고, 반면에 전달된 표본을 검출하는데 N_t 만큼 시간이 걸리므로, 결과적으로는 \hat{z}_i 의 표본화 시점과 z_i 의 표본화 시점이 일치하게 한다. 수신단 SRG를 언제 어떻게 정정하는지에 관해서는 다음절에서 논의하기로 한다. 표본화 및 정정 타이밍 폴스들은 점화 SRG에 의해서 제공된다. 그럼 2는 위와 관련된 타이밍 도표를 보인 것이다. 단, 신호 전송 지연 시간은 도표에 나타내지 않았다.

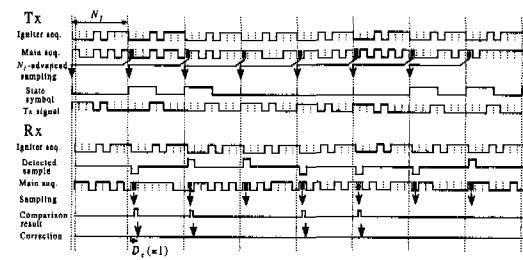


그림 2. 시스템 타이밍도표

2. 포착 확인

일단 L 번의 비교-정정 작용이 이루어지면, 길이 L 인 주 SRG는 동기 상태에 이른 것으로 간주된다. 그러나, L 개의 전달 표본들 중 어느 하나에서도 전송 오류가 발생할 경우에는 허위 동기(false synchronization) 상태에 이르게 된다. 따라서 L 번의 비교-정정 작용 후에 V 번 추가로 비교를 수행하는 확인과정(verification process)을 채용하도록 한다. 만일 V 개의 표본쌍들이 모두 일치하면 수신단은 주 수열의 동기 완료를 선언하고 주수열에 의해 확산되어 도착하는 데이터 채널의 역확산을 수행한다. 하나의 표본쌍이라도 일치하지 않으면 수신

단은 접화 수열 탐색 상태로 되돌아가 포착과정을 처음부터 다시 수행한다. 그림 3의 실선부분은 이와 같은 전체 포착 과정을 나타낸 것이다.²⁾

확인 과정에도 불구하고, 허위 동기(혹은 허위 경보)의 여지가 남아 있다. 즉, 매우 낮은 확률이기는 하나, 실제로 동기가 이루어지지 않은 상태에서 V 개의 표본쌍들이 일치하는 경우도 존재할 수 있다. 따라서 주 데이터 신호를 검출하는 과정 중에도 얻어진 동기상태의 진위를 재확인(confirmatio)하는 것이 필요하다. 허위 동기 상태에서는 비트 오류 확률과 같은 데이터 검출 성능이 목표점 이하로 저하 된다는 점에 좌안하여, 수신단에서는 일정 시간(예를 들어, 탐색 단계의 단위결정시간(dwell time) τ_D 의 K 배 시간) 동안 검출 성능을 감시한다. 포착이 진실인 것으로 판정될 때에는 데이터의 검출을 중단없이 계속 수행하지만, 반일 거짓으로 판명날 때에는 포착완료 선언을 철회하고 (허위 동기 벌점 시간 $K\tau_D$ 를 부과하여) 최초의 접화 수열 탐색 단계로 되돌아간다. 이 과정이 그림 3의 접선부분으로 표시되어 있다.

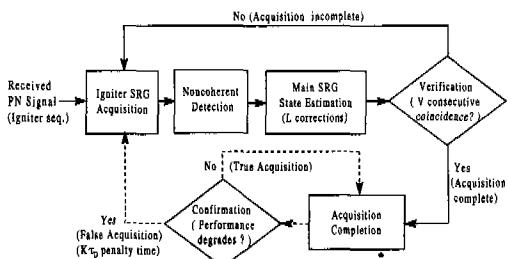


그림 3. DSA 포착 과정의 블록도 개요

III. DSA 동기화 파라미터 설계

표본 확산부/역확산부는 접화 수열을 바탕으로 신뢰성 있는 표본 전달을 제공하게 되는 것을 확인했으므로, 본 절에서는 DSA 확산부/역확산부에 있는 주 SRG의 동기문제를 집중적으로 다루도록 하자.

DSA 역확산부로부터 출력되는 비트열이 원래의

2) 일단 접화수열과 주수열의 포착이 완료되면 송신단에서 주SRG의 상태표본으로 변조하여 전송하는 변조된 접화수열을 수신단에서 자체적으로 발생시킬 수 있으므로 기존의 무변조된 주수열이 수행하던 채널추정의 역할을 변조된 접화수열로도 충실히 수행할 수 있게 된다.

비트열과 동일하도록 하려면, 역확산부 주 수열 (\hat{s}_k)가 확산부 주 수열 (s_k)과 모든 시점에서 동일해야 하는데, 이것은 역확산부 SRG가 확산부 SRG와 동기될 경우에만 가능하다. 따라서 DSA시스템에서는 가상 표본화 시점 $(r+i)N_I$ 에 취한 (s_k)의 표본 z_i 를 같은 시점에 취한 (\hat{s}_k)의 표본 (\hat{z}_i)와 서로 비교하여 그 차이 정보를 역확산부 SRG 상태를 정정하는데에 반영하므로써 SRG 동기화를 추구해 나간다. 이러한 동기화 방식은 DSS 동기화 기술로 알려져 있는데, [9]에서 확립된 DSS 이론에 따르면, 이와같은 비교정정 과정을 L 번 반복하면 길이 L 인 SRG를 동기화하는 것이 가능하다.

이후에는 DSA 확산부/역확산부의 면밀한 수학적 모델링을 통해 표본화 시점, 조기표본화의 방법, SRG상태 정정 방법등을 살펴보도록 하겠다.

1. 수학적 모델링

d_k 와 \hat{d}_k 를 각각 시간 k 에서 혼화기와 역혼화기 SRG의 상태벡터, T 를 상태 천이 행렬이라 하고 h 를 수열 (s_k)[혹은 (\hat{s}_k)]를 생성시키는 수열 발생회로의 발생벡터라고 하자. 또 표본 z_i 와 \hat{z}_i , $i=0, 1, \dots, L-1$,를 각각 그림 1(a)의 확산부와 그림 1(b)의 역확산부로부터 시점 $(r+i)N_I$ 에 표본화하고 필요할 때마다(즉, 두 표본이 서로 다를 때마다) 시점 $(r+i)N_I + D_c$ 에 SRG상태를 정정한다고 하자. 이 때 정정 지연 D_c 는 $0 < D_c \leq N_I$ 의 관계를 만족하도록 선택한다. 한편, 확산부와 역확산부 SRG의 동기는 두 상태 벡터 d_k 와 \hat{d}_k 가 같아지는 경우에 이루어지므로, 상태 차이 벡터를 $\delta_k = d_k - \hat{d}_k$ 로서 정의하자. 그러면 초기 상태 차이 벡터 δ_{rN_I} 와 L 번 정정 후 얻어지는 최종 상태 차이 벡터 $\delta_{(r+L-1)N_I + D_c}$ 간에는 $\delta_{(r+L-1)N_I + D_c} = \Lambda \cdot \delta_{rN_I}$ 의 관계가 성립하며, 이때

$$\Lambda = \left(\frac{T^{N_I} + c_0 \cdot h^t \cdot T^{N_I - D_c}}{T^{D_c} + c_0 \cdot h^t} \right)^{L-1}. \quad (1)$$

이다 (유도 과정은 [10] 참조). L 번의 정정을 통해 동기를 이루기 위해서는 $\delta_{(r+L-1)N_I + D_c}$ 가 δ_{rN_I} 에 관계 없이 항상 0-벡터가 되도록 해야하는데 이는 Λ 를 0-행렬로 만드는 것을 통해서만 가능하다. 따라서, 구성 SRG들이 T 와 h 에 의해 특징지워지는

DSA 확산부/역확산부의 동기화의 문제는 Λ 를 0-행렬로 만들어 주는 N_I , D_c , 및 c_0 를 설계하는 문제로 귀착되게된다.

2. 표본화 및 절정 조건

T 와 h 에 의해 특징지워지는³⁾ 길이 L 의 SRG에 대해, 판별 행렬 $\Delta_{T,h}$ 를

$$\Delta_{T,h} = \begin{bmatrix} h^t \\ h^t \cdot T^{N_I} \\ h^t \cdot T^{2N_I} \\ \vdots \\ h^t \cdot T^{(L-1)N_I} \end{bmatrix} \quad (2)$$

로 정의하자. 그러면, 표본화, 표본 정정, 초기 표본화와 관련하여 다음과 같은 정리들이 성립한다.

[정리 1] (표본화 조건) 가역인 상태 천이 행렬 T 에 대해, 표본화 간격 N_I 를 식 (2)의 판별행렬 $\Delta_{T,h}$ 가 비가역 행렬이 되도록 취하면, 어떠한 정정 지연시간 D_c 와 정정벡터 c_0 를 사용하여도 식 (1)의 정정 행렬 Λ 가 0-행렬이 되도록 할 수는 없다.

(증명) N_I 를 $\Delta_{T,h}$ 가 비가역이 되도록 선택하고, Λ 를 0-행렬로 만드는 D_c 와 c_0 가 존재한다고 가정하자. 그러면, 적어도 하나의 0 아닌 벡터 δ 에 대해 $\Delta_{T,h} \cdot \delta = 0$ 가 성립한다. 이제 식 (2)에 의해 $h \cdot T^{N_I} \cdot \delta = 0$ ($i=0, 1, \dots, L-1$)의 관계식이 성립하므로, 이 관계식을 $\Lambda \cdot \delta$ 에 반복 적용하면, $\Lambda \cdot \delta = T^{(L-1)N_I+D_c} \cdot \delta$, 즉, $\delta = T^{-(L-1)N_I-D_c}$. $\Lambda \cdot \delta$ 의 관계식을 얻는다. Λ 가 0-행렬이므로 결국 δ 가 0-벡터가 되어 모순이 된다.

[정리 2] (정정 조건) 가역인 상태 천이 행렬 T 에 대해, 표본화 간격 N_I 를 $\Delta_{T,h}$ 가 가역이 되도록 선택했다고 가정할 때, 식 (1)의 정정 행렬 Λ 가 0-행렬이 되기 위한 필요충분조건은 임의의 정정 지연 시간 D_c 에 대해 정정 벡터 c_0 를

$$c_0 = T^{(L-1)N_I+D_c} \cdot \Delta_{T,h}^{-1} \cdot e_{L-1} \quad (3)$$

3) SRG의 구조는 상태천이 행렬 T 에 의해서 결정되고 SRG의 표본화 구조는 발생벡터 h 에 의해서 결정된다. 따라서 전체 구조는 T 와 h 에 의해 전적으로 결정되므로, 본 논문에서는 이를 “ T 와 h 로 특징지워지는 SRG”라고 표현한다.

와 같이 선택하는 것이다. 여기서 e_{L-1} 은 마지막 원소만 1이고 나머지는 모두 0인 L -벡터이다.

(증명) 우선, $\Delta_{T,h} \cdot \Delta_{T,h}^{-1} = I$ 를 전개하여

$$h^t \cdot T^{iN_I} \cdot \Delta_{T,h}^{-1} = e_i^t \quad i=0, 1, \dots, L-1 \quad (4)$$

를 얻는다.

먼저 충분조건을 증명하자. T 가 가역이므로 (1)은 $\Lambda_* = T^{N_I} + c_0 \cdot h^t \cdot T^{N_I-D_c}$ 에 대해 $\Lambda = \Lambda_* \cdot T^{D_c-N_I}$ 로 표현된다. (3)로부터 Λ_* 는 다시 $\Lambda_* = \Delta_{T,h} \cdot T^{N_I} \cdot \Delta_{T,h}^{-1} + e_{L-1} \cdot h^t \cdot T^{LN_I}$, $\Delta_{T,h}^{-1}$ 에 대해 $\Lambda_* = T^{(L-1)N_I+D_c} \cdot \Delta_{T,h}^{-1} \cdot A_e$, $\Delta_{T,h} \cdot T^{-(L-1)N_I-D_c}$ 로 표현된다. (4)의 관계를 A_e 에 적용하면 $A_e = [0 \ e_0 \ e_1 \ \dots \ e_{L-2}]$ 로 간략화 되는데 이것은 영화차수(nilponentcy) L 인 영화행렬(nilpotent matrix)이다. 따라서 $A_e^L = 0$ 이고 $\Lambda_* = 0$ 으로 $\Lambda = 0$ 을 얻는다.

다음으로, 필요 조건의 증명을 위해, (1) 와 (4)를 반복 적용하면서 $\Lambda \cdot \Delta_{T,h}^{-1} \cdot e_{L-1}$ 을 평가해 보면, 결국, $\Lambda \cdot \Delta_{T,h}^{-1} \cdot e_{L-1} = T^{(L-1)N_I+D_c} \cdot \Delta_{T,h}^{-1} \cdot e_{L-1} + c_0$ 의 관계식을 얻는다. 따라서, $\Lambda = 0$ 이면, $c_0 = T^{(L-1)N_I+D_c} \cdot \Delta_{T,h}^{-1} \cdot e_{L-1} = 0$ 된다.

[정리 3] (초기 표본화 회로) 상태천이행렬 T 및 발생벡터 h 에 의해 특징지워지는 SRG로부터 $(r+i)N_I$ 시점에 취한 표본 z_i 는 $(r+i-1) \cdot N_I$ 시점에 새로운 표본화 벡터

$$v_0 = (T^{N_I})^t \cdot h \quad (5)$$

을 사용하여 취한 표본과 동일하다.

(증명) 시점 $(r+i)N_I$ 에 발생되는 시퀀스는 $s_{(r+i)N_I} = h^t \cdot T^{(r+i)N_I} \cdot d_0 = ((T^{N_I})^t \cdot h)^t \cdot d_0 = ((T^{N_I})^t \cdot h)^t \cdot d_{(r+i-1)N_I}$ 로 표현된다. 이것은 $v_0 = (T^{N_I})^t \cdot h$ 에 대해 $s_{(r+i)N_I} = v_0^t \cdot d_{(r+i-1)N_I}$ 로 표현될 수 있는데, 이 식은, 시퀀스 $\{s_k\}$ 를 시점 $(r+i-1)N_I$ 에 $(T^{N_I})^t \cdot h$ 의 벡터를 가지고 표본화할 경우, 얻어지는 표본이 시점 $(r+i)N_I$ 에 발생하는 시퀀스 값과 일치

함을 의미한다.

위의 3가지 정리들을 결합하면 다음과 같은 DSA 동기화 파라미터 설계 방법을 얻게 된다: 상태 천이 행렬 T 와 발생 벡터 h 에 의해 특징지워지는 SRG에 대해, 먼저 점화 수열의 주기 N_I 를 주 SRG 수열 주기 $2^L - 1$ 과 서로 소가 되도록 취하고, 다음에 $0 < D_c \leq N_I$ 의 범위에서 정정 지연 D_c 를 임의로 정하고, 끝으로 정정 벡터 c_0 와 조기 표본화 벡터 v_0 를 각각 (3) 및 (5)의 식에 따라 정한다.

[예시 1] 특성 다항식이 $\Psi(x) = x^{15} + x^{13} + x^8 + x^7 + x^5 + 1$ 이고, 상태천이 행렬 T 와 생성 벡터 h 가 각각

$$T = \begin{bmatrix} 0_{14 \times 1} & I_{14 \times 14} \\ 1000010111000010 \end{bmatrix},$$

$$h = [1000000000000000]$$

로 주어지는 M -수열을 주 SRG 수열로 사용하는 DS/CDMA 시스템에서 사용할 DSA 동기화 파라미터를 설계해 보자. 이 때, 주 SRG의 길이는 $L=15$ 가 된다. 이제, 주기 128의 확장 M -수열을 점화 수열로 취해, 점화 수열의 매 주기의 시작점을 8비트 열 “00000001”의 마지막 비트 “1”로 정하면, 표본화 간격 N_I 는 128이 되고 (2)의 표본화 행렬 $A_{T,h}$ 는 가역행렬이 된다. 정정 지연 시간 D_c 를 1로 정하면, (2), (3) 및 (5)에 의해 정정 벡터와 조기표본화 벡터는 $c_0 = [110111001111001]$, $v_0 = [101101110000010]$ 로 얻어진다. 그림 4의 (a)와 (b)는 설계된 조기표본화 및 정정 벡터들을 구비한 DSA 확산부 및 역확산부를 각각 보인 것이다. 이 2가지 회로는 각각 그림 1의 (a)와 (b)에 있는 DSA 확산부 및 역확산부 블럭에 해당한다.

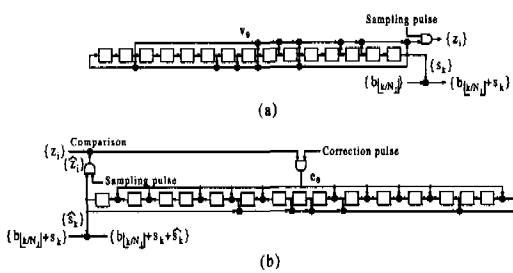


그림 4. DS/CDMA용 DSA 확산부(a)와 역확산부(b) 회로 (예시 1)

IV. 성능 평가

본 절에서는 두 가지 가장 중요한 성능 척도인 평균 포착 시간과 구현의 복잡도를 평가하여 제안 DSA 시스템의 성능을 검토한다^{[1][3-4][7]}. 평균 포착 시간 평가를 위해서는 [11]의 분석결과를 참고로 하도록 하겠다.

1. 평균 포착 시간 평가

먼저 포착 시간을 동기화 과정에 소요되는 전체 시간, 즉, 주 SRG 상태 심볼을 전송하는 점화수열을 수신단이 탐색하기 시작하는 시점부터 진정한 동기가 이루어지는 시점까지로 정의하도록 한다. 이는 점화 수열의 탐색, 주 SRG 정정, 동기 확인 등의 과정을 포함하고 허위 동기시에는 허위 동기 벌점 시간까지 모두 포함한다(그림 3 참조).

성능 평가를 위해, 본 논문에서는 점화 수열 탐색 단계의 1회 위상 비교 시간, 주 수열 동기 확인 단계에서의 1회 확인 시간 각각에 걸리는 시간이 모두 τ_D 로 동일하다고 간주한다. 성능 분석의 편의상 점화 수열 탐색 단계에는 확인 과정이 없는 것으로 가정하고 또한, 점화 수열 탐색 단계에서 위상은 1침 단위로 진행된다고 가정한다.

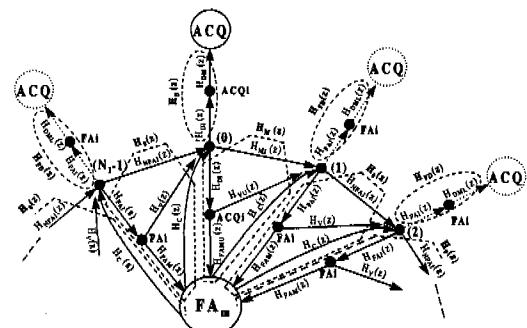


그림 5. 전체 DSA 포착 과정에 대한 상태 천이도 (평면도로 재구성한 그림)

DSA 시스템의 포착 과정을 분석하기 위해서는, DSA 포착 과정의 상태 천이도를 도출해낼 필요가 있다. 이를 위해, 상태 j 를 수신단 발생 점화 수열의 위상이 수신되는 점화 수열의 위상에 비해 $j \bmod N_I$ 칠만큼 앞서 있는 상태로 정의한다. 0에서 $N_I - 1$ 까지의 N_I 개 상태 중에 상태 0은 진정한 위상 일치 상태를 나타낸다. 또, 상태 FA_i , ACQ_i ,

FA_m 과 ACQ 를 각각 점화 수열 허위 동기 상태, 점화 수열 동기 상태, 주 수열 허위 동기 상태 및 주 수열 동기 상태를 나타내는 것으로 정의한다. 2 절과 그림 3에서 기술한 포착 과정에 기반하여 전체 포착 과정의 상태 천이도를 도출하고(그림 5 참조) 이로부터 DSA 시스템의 평균 동기 시간을 구하면, 최악 상태 분포(W) 및 균일 상태 분포(U)의 경우에 각각

$$E\{T_{acq}^{W,DSA}\} = \frac{1}{P_{d,r}P_c^{L+V}} [1 + P_{d,r}(L+3-P_c^L + \frac{P_c - P_c^V}{1-P_c} P_c^L + \frac{(K-2)(1-P_c^L)}{2^V})] + (6a)$$

$$(N_I-1) \{1 + P_{fa,c}(L+2+\frac{K-2}{2^V})\} \cdot \tau_D,$$

$$E\{T_{acq}^{U,DSA}\} = \frac{1}{P_{d,r}P_c^{L+V}} [1 + P_{d,r}(L+3-P_c^L + \frac{P_c - P_c^V}{1-P_c} P_c^L + \frac{(K-2)(1-P_c^L)}{2^V})] + (N_I-1) \{1 + P_{fa,c}(L+2+\frac{K-2}{2^V})\} (1 - \frac{P_{d,r}P_c^{L+V}}{2}) \cdot \tau_D, \quad (6b)$$

을 얻을 수 있다.(자세한 사항은 [11] 참조)

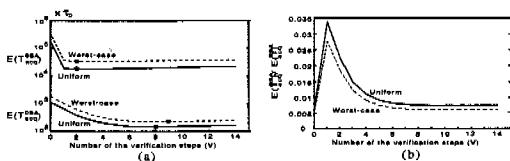


그림 6. DSA 시스템과 기존의 SSA 시스템 간의 평균 포착 시간 비교
(a) 평균 포착 시간, (b) 평균 포착 시간 비율

한편, 기존의 직렬 탐색 포착(SSA:Serial Search Acquisition) 시스템에 관해서도 유사한 형태의 계식을 얻을 수 있다.

$$E\{T_{acq}^{W,SSA}\} = \frac{1}{P_{d,r}^{V+1}} [1 + P_{d,r} \frac{1-P_{d,r}^V}{1-P_{d,r}} + (N_M-1) \{1 + P_{fa,c} (\frac{1-P_{fa,c}^V}{1-P_{fa,c}} + KP_{fa,c}^V)\}] \cdot \tau_D, \quad (7a)$$

$$E\{T_{acq}^{U,SSA}\} = \frac{1}{P_{d,r}^{V+1}} [1 + P_{d,r} \frac{1-P_{d,r}^V}{1-P_{d,r}} + (N_M-1) \cdot \{1 + P_{fa,c} (\frac{1-P_{fa,c}^V}{1-P_{fa,c}} + KP_{fa,c}^V)\} \cdot (1 - \frac{P_{d,r}^{V+1}}{2})] \cdot \tau_D \quad (7b)$$

[예시 2] 예시 1의 DS/CDMA 상황을 가정하고, $P_{d,r}=0.99$, $P_{fa,c}=0.01$ 인 상황에서, 허위 동기 별 점 시간은 $K\tau_D=1000\tau_D$, 상태 심볼 오류 확률은 $P_e(=1-P_c)=0.01$ 으로 두고 제안 DSA 시스템과 기존의 SSA 시스템간의 포착 성능을 비교하면 그림 6과 같은 결과를 얻는다. 이 그림은 V 를 0에서 $L-1$ 로 변화시키면서 평균 포착 시간 및 포착 시간의 비율을 도시한 것으로 각 그래프 위에 표시된 점은 평균 포착 시간을 최소화하는 최적 V 의 값을 나타낸다. 이로부터 제안 DSA 시스템이 SSA 시스템에 비해 100배 이상으로 빠르게 포착을 수행함을 알 수 있다. 그림 7은 (a) K 를 변화시키는 경우 ($L=15$ 로 고정)와 (b) L 을 변화시키는 경우 ($K=1000$ 로 고정)에 대해 두 시스템간의 포착 시간 비율을 도시한 것이다. 그림 (a)는 별점 시간이 증가함에 따라 비율이 증가하기는 하지만 그 변화 수준은 미미함을 보여 주며, 그림 (b)는 SRG의 길이 증가에 대해 포착시간 비율이 지수적으로 감소함을 보여준다. 이로부터 주기의 PN 수열을 사용하면 할수록 제안 DSA 시스템의 장점이 부각되는 것을 알 수 있다.

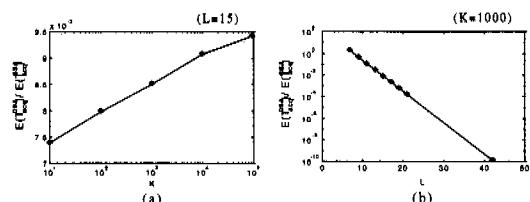


그림 7. 허위 동기 별점 시간 K 의 변화에 따른 평균 동기 시간 변화(a) 및 주 SRG 길이 L 의 변화에 따른 평균 동기 시간 변화(b)

2. DSA 시스템 구현의 복잡도

마지막으로, 제안 DSA 시스템 구현의 복잡도를 고찰해 보도록 한다. 제안 DSA 시스템을 구현하기 위해서는, 기존의 직렬 탐색 포착 시스템에 추가하여, 송신단 측에 짧은 길이의 SRG를 가지는 점화 수열 생성 블록 및 초기 표본화 회로를 구비해야 하고, 수신단 측에 정정회로 및 확인 회로를 구비해야 한다.(그림 1 참조) 그러나, 이러한 기능 블럭의 증가에도 불구하고, 요구되는 하드웨어 중분은 극히 미미한데, 이것은 그림 4를 통해 살펴 볼 수 있다. 보다 구체적으로, 표본화 및 정정 회로는 수 개의 논리 게이트 및 배선 연결을 통해 구현할 수 있고

확인 회로는 단순한 계수기만 있으면 된다. 또한, 상태 심볼 생성 및 검출을 위한 변복조부도 데이터 생성 및 검출용으로 이미 갖춰져 있는 변복조단을 재사용함으로써 하드웨어의 추가를 방지할 수 있다. 반면에, 포착 속도면에서 DSA 시스템에 견줄만한 병렬 탐색 포착 시스템의 경우를 살펴보면, 포착 시간의 단축 비율이 포착회로의 병렬 반복된 정도에 비례하므로, 결국 포착 시간이 단축된 만큼의 하드웨어 증가를 필요로 한다^[7]. 따라서 하드웨어의 복잡도는 병렬 탐색 포착의 경우가 DSA 포착에 비해 훨씬 높게 된다. 예시 1의 경우를 예를 들면, 직렬 탐색에 대한 포착 시간을 1/100로 줄이기 위해서는 100개 이상의 SRG로 구성되는 병렬 포착 회로가 필요하게 되는 것이다.

V. 결론

본 논문에서는 긴 주기의 공통 PN수열이 사용되는 DS/CDMA 환경에 적용하기 위한 새로운 포착 방법인 DSA를 제안하였다. DSA 시스템은 SRG 상태값에 기반한 포착에 필연적으로 수반되는 두 가지 문제, 즉, 낮은 SNR의 CDMA 채널하에서 신뢰성 있게 상태 표본을 전달하는 문제와 동기획들을 위해 전달된 표본들을 효과적으로 이용하는 문제를 해결하기 위해 점화 수열과 DSS 기법을 사용했다. DSA에서는 짧은 주기의 점화 수열이 상태표본 전달문제를 해결해 주고, DSS 기법이 상태 표본을 이용한 동기획 문제를 해결해 주는 것이다.

본 논문에서는 DSA 시스템을 설계하는 방법을 몇 개의 정리들을 통해 기술하였는데, 여기에는 표본화 시점의 결정, 초기 표본화 회로 설계, 정정 시간 결정 및 정정 회로의 설계 등이 포함된다. 또한, DSA 시스템의 성능 평가를 수행하여 어떻게 적은 양의 하드웨어 증가를 통해 막대한 포착 시간 단축을 이룰 수 있는지를 분석했다. 그 예로써, PN 수열의 주기가 $2^{15}-1$ 인 경우에 평균 포착 시간이 기존의 직렬 탐색 방법에 비해 1/100 이하로 줄어드는 것을 확인하였다. DSA 구조는 기존에 제시된 수열 추정 기법과는 달리 코히런트 포착을 필요로 하지 않고 또 소요 하드웨어도 간단하기 때문에 실용화하기에 용이한 장점이 있다.

제안 DSA 시스템은 음성 신호가 다른 군집성 신호들과 함께 전송되는 무선 멀티미디어 상황에서 유용할 것으로 기대된다. 군집성 데이터를 효율적으로 전송하기 위해서는 초기 동기화 시간 등을 포함

한 오버헤드 시간을 단축하는 것이 매우 중요하고, 반면에 긴 주기의 PN수열을 사용하는 것은 많은 음성 사용자를 동시에 수용하는 데 있어 중요하다. 이와 같은 상반된 요구사항을 동시에 만족시키기 위해서는 긴 주기의 수열을 고속 포착할 수 있는 DSA 기법이 필요하게 되는 것이다.

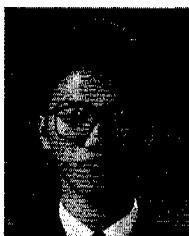
참고 문헌

- [1] M. K. Simon, J. K. Omura, R. A. Scholtz, and B. K. Levitt, *Spread Spectrum Communications Handbook*, McGraw-Hill, 1994.
- [2] S. S. Rappaport, and D. M. Grieco, "Spread-spectrum signal acquisition: Methods and technology," *IEEE Commun. Mag.*, vol. 22, No. 6, pp.6-21, June 1984.
- [3] A. Polydoros, and C. Weber, "A unified approach to serial search spread-spectrum code acquisition - Part I: General theory," *IEEE Trans. Commun.*, vol. COM-32, No. 5, pp.542-549, May 1984.
- [4] A. Polydoros, and C. Weber, "A unified approach to serial search spread-spectrum code acquisition - Part II: A matched-filter receiver," *IEEE Trans. Commun.*, vol. COM-32, No. 5, pp.550-560, May 1984.
- [5] S. Davidovici, L. B. Milstein, D. L. Schiling, "A new rapid technique for direct sequence spread-spectrum communications," *IEEE Trans. Commun.*, vol. COM-32, No. 11, pp.1161-1168, Nov. 1984.
- [6] S. Tantaratana, A. W. Lam, and P. J. Vincent, "Noncoherent sequential acquisition of PN sequences for DS/SS communications with/without channel fading," *IEEE Trans. Commun.*, vol. 43, No. 2/3/4, Feb./Mar./Apr. 1995.
- [7] E. Sourour, and S. C. Gupta, "Direct-sequence spread-spectrum parallel acquisition in a fading mobile channel," *IEEE Trans. Commun.*, vol. 38, No. 7, pp.992-998, July 1990.
- [8] R. B. Ward, and K. P. Yiu, "Acquisition of pseudonoise signals by recursion aided

- sequential estimation," *IEEE Trans. Commun.*, vol. COM-25, pp784-794, Aug. 1977.
- [9] B. G. Lee, and S. C. Kim, *Scrambling Techniques for Digital Transmission*, Springer verlag, 1994.
- [10] B.-H. Kim, and B. G. Lee, "DSA : A distributed sample-based fast DS/CDMA acquisition technique," to appear in *IEEE Trans. Commun.*.
- [11] B.-H. Kim, and B. G. Lee, "Performance analysis of DSA-based DS/CDMA acquisition," to appear in *IEEE Trans. Commun.*.

Steering Committee 위원장, IEEE Fellow,
한국공학원 정회원
<주관심 분야> 디지털 전송, 광대역 통신망, 통신
신호처리, 디지털 신호처리

김 병 훈(Byoung-Hoon Kim)

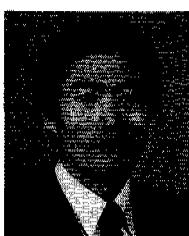


정회원

1971년 2월 14일생
1994년 2월 : 서울대학교 전자
공학과(공학사)
1996년 2월 : 서울대학교 대학
원 전자공학과(공학석사)
1996년 3월~현재 : 서울대학교
대학원 전기공학부 박사
과정 재학중

<주관심 분야> CDMA, 디지털 통신, 채널 부호화,
통신 신호처리

이 병 기(Byeong Gi Lee)



정회원

1951년 5월 12일생
1974년 2월 : 서울대학교 전자
공학과(공학사)
1978년 2월 : 경북대학교 대학
원 전자공학과(공학석사)
1982년 2월 : University of Ca-
lifornia, Los Angeles 대학
원 전자공학과(공학박사)
1974년~1979년 : 해군사관학교 교관
1982년~1984년 : Granger Associates, Santa Clara,
CA, 연구원
1984년~1986년 : AT&T Bell Laboratories, North
Andover, MA, 연구원
1986년 9월~현재 : 서울대학교 전기공학부 교수
현 재 : JCN부편집장 겸 JCN 특별 위원회 위원장,
IEEE ComSoc 아태지구 Director, APCC