

# TMS320C542 프로세서를 이용한 실시간 주파수 비선택성 페이딩 채널 시뮬레이터 구현

정회원 이준영\*, 이찬길\*\*

## Implementation of a Real-time Frequency Non-selective Fading Channel Simulator Using a TMS320C542 Processor

Junyoung Lee\*, Chankil Lee\*\* *Regular Members*

### 요 약

일반적으로 무선 이동 채널은 협대역 스펙트럼을 갖는 복소 랜덤 프로세스로 모델링된다. 본 논문에서는 DSP 단일칩을 사용한 페이딩 신호의 실시간 발생에 대해 기술한다. 실시간 시뮬레이터는 단말기 이동 속도, 반송파 주파수, line-of-sight 성분과 다중 경로 성분의 비, 수신 전력의 분산과 같은 시뮬레이션 파라미터를 윈도우상에서 선택할 수 있도록 설계되었다. 최소화된 DSP 연산량으로 이상적인 페이딩 신호를 발생하기 위한 알고리즘과 필터 설계시의 trade-off가 고찰되었다. 실험으로 측정된 페이딩 채널 프로세스의 통계 특성은 이론치와 거의 일치함을 확인할 수 있었다.

### ABSTRACT

In general wireless mobile channel is modeled as complex random processes having a narrowband spectrum. In this paper, a real-time generation of fading signals using a DSP chip is described. Real-time simulator is designed so that simulation parameters such as mobile terminal speed, carrier frequency, power ratio of line-of-sight component versus multipath, and variance of received power can be chosen in the window. Design algorithms for the generation of ideal fading signals with a minimum DSP computation and trade-offs are investigated. The accuracy of the statistical characteristics is verified through the comparison of measured results with the theoretical prediction.

### I. 서론

현재 무선 휴대 통신은 원거리 통신 시스템에서 가장 활발히 연구가 이루어지는 분야 중 하나이며, 보다 나은 통화 품질과 다양한 서비스를 제공하기 위해서 여러 방식의 시스템 규격들이 제안되고 있다. 새로운 시스템 설계시 해당 환경에서의 전파 특성을 고려한 성능 개선 요소들의 최적화 과정은 필수적이라 할 수 있다. 일례로 WLL(Wireless Local Loop) 시스템에서 기지국과 단말기간의 링크가 무선이라 하여 기존의 셀룰라 시스템을 그대로 적용

할 수 없으며, 장시간의 깊은 페이딩과 같은 WLL 시스템의 특정한 전파 특성에 대한 성능 극복 기술이 필요하다.

이 논문에서는 이동 통신 장비 테스트와 시스템 테스트-베드에서 사용될 수 있는 실시간 채널 시뮬레이터의 구현에 대해서 다룬다. 설계의 목적은 단일 고정소수점 DSP를 사용하여 다중 경로 페이딩 환경의 통계 특성을 모사하는 데 있다. 시뮬레이터는 단일 지연탐을 갖는 플랫폼 페이딩 이동 채널의 일반적인 특성을 모사할 수 있도록 설계되었다.

구현에 사용된 DSP는 Texas Instrument사의

\* (주) 아시아 디자인 부설 연구소  
논문번호 : 99002-0104, 접수일자 : 1999년 1월 4일

\*\* 한양대학교 공학대학 전자컴퓨터공학부

TMS320C542 프로세서이다. 채널 시뮬레이터 구현에 DSP 사용은 다음과 같은 잇점을 제공한다; 실시간 동작, 시뮬레이션 파라미터의 보다 넓은 범위, 유연성, 같은 조건들의 정확한 반복, 시간과 소자 내구성에 대한 안정성, 사용자 친화 인터페이스, 저가격. 시뮬레이터는 레일리 페이딩, log-normal shadowing, line-of-sight 성분과 같은 채널 현상을 모사할 수 있으며, 실시간 출력된 채널 포락선들은 그 통계 특성이 이론치와 거의 일치함을 확인할 수 있었다.

제2장에서는 채널 모델과 파라미터가 간략히 재고된다. 채널에 대한 더 상세한 기술은 많은 참고 문헌에서 찾을 수 있다<sup>[1-3]</sup>. 3장에서는 우선 시스템 블록도가 보여지고, 각 기능 블록 구현시 실질적인 문제와 그 해결 방안이 제시된다. 마지막으로 시뮬레이션 알고리즘 및 결과가 제4장에서 기술된다.

## II. 채널 모델 및 파라미터

본 논문에서 구현된 플래트 페이딩 채널은 전송 신호 대역폭이 채널 응집 대역폭 (Coherence Bandwidth)보다 작을 때의 모델이며 이때 수신 신호 스펙트럼 내의 모든 주파수 성분들은 같은 페이딩 특성을 갖는다<sup>[4]</sup>. 채널 시뮬레이터는 특정한 환경에서 신호의 왜곡 형태를 모사해주는 것으로 수신 신호 분석을 통해 모델링되어 진다. 일반적으로 다중 경로 환경에서 이동 안테나에 의해 수신된 신호는 LOS (Line-Of-Sight, 직접파) 성분과 다중경로 성분으로 구성되며<sup>[5]</sup>, 여기서 구현된 시뮬레이터도 이 성분들의 종합적인 모델을 반영할 수 있도록 설계되었다.

다중경로 성분은 무수히 많은 반사된 신호 성분들의 합이며, 이동 채널에서 다중경로 효과는 복합 잡음 프로세스로 모델된다. 이 복합 잡음은 다음 두 가지 프로세스의 곱으로 나타내어진다. 첫번째 프로세스(레일리 페이딩)는 진폭과 위상에서 빠른 파동을 구성하며, 복소 가우시안 프로세스로 정확히 모사될 수 있다. 두번째 프로세스(shadowing)는 비교적 오랜 시간 주기에 걸쳐 샘플된 신호의 rms 레벨이 log-normal 확률 밀도 함수를 갖으며 평균 전력의 느린 변화를 반영한다.

송신 신호  $s(t)$ 를  $U(t)$ 와 반송파와의 곱으로 식 (1)과 같이 기저 대역 성분

$$s(t) = \text{Re}[U(t) e^{j\omega t}] \quad (1)$$

나타내자. 수신 신호는 앞에서 언급된 것처럼 두가지 성분으로 구성된다.

$$r(t) = \text{LOS 성분} + \text{다중경로 성분}$$

가산 잡음, 일정한 지연 시간과 감쇄를 무시하면 수신 신호의 각 성분들은 다음과 같이 표현된다.

$$\text{LOS} = \beta s(t)$$

$$\text{다중경로} = a(t) \text{Re}[C(t)U(t) e^{j\omega t}]$$

여기서  $\beta$ 는 LOS 성분의 전력 레벨,  $a(t)$ 는 그림자 작용(shadowing) 프로세스,  $C(t)$ 는 빠른 페이딩 채널의 복소 포락선을 각각 나타낸다. 따라서  $r(t)$ 는

$$\begin{aligned} r(t) &= \beta \text{Re}[U(t) e^{j\omega t}] + a(t) \text{Re}[C(t)U(t) e^{j\omega t}] \\ &= \text{Re}[(\beta + a(t)C(t))U(t) e^{j\omega t}] \end{aligned} \quad (2)$$

이 된다.  $r(t)$ 의 복소 포락선은 송신 신호의 복소 포락선  $U(t)$ 와 채널의 복소 포락선  $(\beta + a(t)C(t))$ 의 곱으로 주어 진다.  $C(t) = x(t) + jy(t)$ 라 하면 채널 포락선은 다음과 같이 나타낼 수 있다.

$$V(t) = (\beta + a(t)x(t)) + ja(t)y(t) \quad (3)$$

식 (3)이 시뮬레이터 설계의 모델이며, 또한 채널 시뮬레이터 출력 신호로서 입력 신호와 곱해져 왜곡된 수신 신호를 만들어 주게 된다. 아래에는 식에서의 각 성분들에 대한 설명이 주어졌다.

$\beta$  : LOS 성분의 레벨을 나타낸다. LOS 성분과 다중 경로 성분의 비는

$$K = \beta^2 / 2 \sigma^2$$

로 정의되는 리시언  $K$ 값으로 나타내어 진다.  $\sigma^2$ 은  $C(t)$ 의 분산값이다. 이론적으로  $K$ 는 0(LOS 성분 없음)에서 무한대(다중 경로 없음)까지 가정될 수 있다. 시뮬레이터에서  $K$ 는 10 dB까지의 값을 갖는다.

$a(t)$  : 수신 안테나 주위 지형의 대규모 변화에 따른 평균 전력의 느린 변화를 나타낸다. 2-15 dB의 분산값을 갖고, 수 Hz의 스펙트럼의 매우 느린 log-normal 프로세스이다.

$x(t), y(t): C(t)$ 의 실수부와 허수부 성분이다. 이들은 진폭과 위상의 빠른 파동을 나타내는 레일리 페이딩을 만들어 내며, 서로 비상관계인 필터링된 가우시안 프로세스이다. 이들의 대역폭은 이동체 속도와 반송파 파장의 비로 주어지는 도플러 주파수  $f_d$ 와 같다. 설계에서  $f_d$ 는 0에서 200Hz까지 허용된다. 200 Hz의 도플러 주파수는 120 km/h로 달리는 차량이 1.8 GHz의 무선 신호를 받는 것에 해당한다.

### III. 실시간 페이딩 채널 시뮬레이터 구현

그림 1은 시뮬레이터의 블록도를 보여준다. DSP 프로세서는 일정한 주기마다 페이딩 탭 계수를 발생하는 역할을 한다. 페이딩 탭 계수는 기본적으로 한정된 구간에서 스펙트럼을 갖는 복소 가우시안 신호이며, 이것은 가우시안 잡음을 도플러 필터에 통과시킴으로써 얻을 수 있다. 계수 발생 속도는 도플러 필터의 샘플링 속도  $f_s$  이므로  $1/f_s$ 의 주기로 DSP 프로세서에 인터럽트를 걸어 주고, 프로세서는 그 주기 시간 내에 계수 발생 루틴을 수행한다.

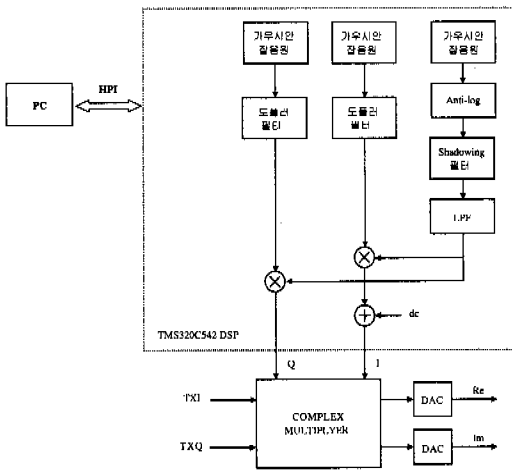


그림 1. 시뮬레이터 블록도

시뮬레이터에는 세 개의 가우시안 잡음 발생기가 소요되는데 좌측 두 개는 빠른 페이딩 복소 포락선(레일리 페이딩)을 시뮬레이션하는 데 사용되며, 가장 우측의 것은 log-normal 그림자 작용을 시뮬레이션하는 데 사용된다. 두 개의 동일한 도플러 필터는 도플러 주파수  $f_d$ 를 대역폭으로 하는 저역 통과

타입의 필터이며, anti-log 블록은 가우시안 잡음 프로세스를 log-normal 프로세스로 변환하는 역할을 한다. LOS 성분은 복소 포락선 성분 중 하나에 더해지는 dc 바이어스로 모사된다.

다음에는 그림 1에 보이는 시뮬레이터 각 블록의 기능과 그 구현에 대한 설명이 주어진다.

#### 1. 도플러 필터

도플러 필터는 식 (4)의 주파수 응답을 갖는 FIR 필터로서 구현된다<sup>[1]</sup>.

$$S(f) = \frac{E_0}{\pi f_d \sqrt{1 - \left(\frac{f}{f_d}\right)^2}}, \quad -f_d \leq f \leq f_d \quad (4)$$

= 0, 그 외 구간

식에서  $E_0$ 는 평균 수신 전력을 나타낸다. 식 (4)와 같이 주어지는 수신 신호 전력 스펙트럼은 단말기 안테나가 무지향성(omni-directional)으로 모든 각도의 수신 범위를 갖는 경우이며, 수신 범위가 이동 방향에 대해  $-\theta \sim \theta$  인 지향성(directional) 안테나의 수신 신호 전력 스펙트럼은  $f_c + f_d \cos \theta \sim f_c + f_d$  구간에서만 식 (4)의 값을 가지며 그 외의 구간은 0이다(그림 2).

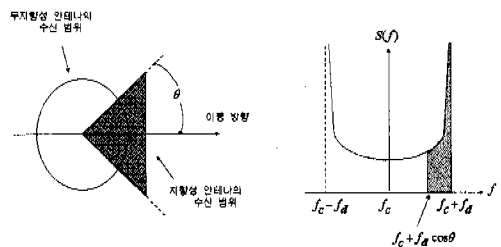


그림 2. 안테나 수신 범위와 수신 신호의 전력 스펙트럼

$f_d$ 의 범위는 시뮬레이션 환경의 실질적인 범위에 의해 정해진다. 시뮬레이터는 1.8 GHz 대역 통신 시스템에서 도플러 주파수의 범위를 0에서 200 Hz 까지 모사할 수 있도록 설계되었다. 200 Hz의 도플러 주파수는 120 km/h의 속도로 이동하는 이동체에 해당한다.

도플러 필터의 임펄스 응답은 다음과 같이 구하였다. 먼저 식 (4)로 주어지는 도플러 스펙트럼을 샘플링 주파수  $f_s$ 에 대해 8192개 샘플을 얻는다.

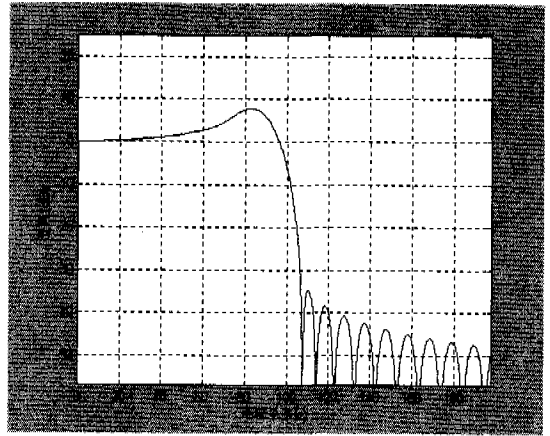
이 8192개의 주파수 대역 샘플들을 IFFT하여 시간 대역 샘플로 바꾸고 식 (5)에 정의된 251개 탭의 Kaiser 윈도우를 씌워 탭 수 251의 도플러 필터 임펄스 응답 샘플을 얻는다.

$$w[n] = \frac{I_0\left(\alpha\sqrt{1-(n/M)^2}\right)}{I_0(\alpha)}, \quad -M \leq n \leq M \quad (5)$$

= 0,                          그 외 구간

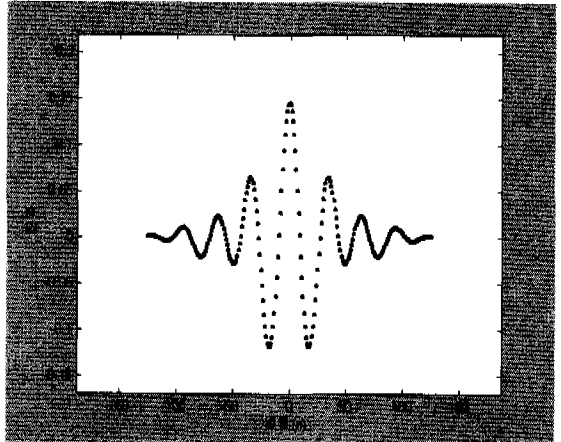
$I_0$ 는 modified zero order Bessel function of first kind이며,  $\alpha$ 는 리플 레벨로 결정되는 상수이다. 윈도우는 저지 대역 리플 레벨이 50dB 이상 되도록 설계되었고, 이때  $\alpha$ 는 약 4.522의 값을 갖는다. 윈도우를 씌운 후 마지막으로 필터를 통과한 가우시안 신호의 분포가 왜곡되지 않도록 적절히 스케일하는 과정이 뒤따른다. 이러한 일련의 과정으로 얻어진 도플러 필터의 스펙트럼은 그림 3, 4에서 보이는 바와 같다.

도플러 필터의 대역폭  $f_d$ 는 시플레이션 조건에 따라 가변적이며, 만약  $f_d$ 가 수 Hz인 경우에는 필터 resolution이 1 Hz 정도 되어야 하므로  $f_d$ 가 수십 Hz일 때의 경우보다 필터 탭 수가 몇 배 더 많이 필요하게 된다. 이러한 문제를 해결하기 위해 필터와 가우시안 잡음 발생기의 샘플링 주파수  $f_s$ 가  $30 \times f_d$ 를 유지하도록 가변적으로 하였다. 즉 DSP에서의 출력되는 채널 탭 계수는  $1/f_s$  주기마다 발생되며, 그 시간동안 채널이 불변함(stationary)을 가정하여 계수값은 그대로 유지되는 것이다<sup>[6]</sup>.

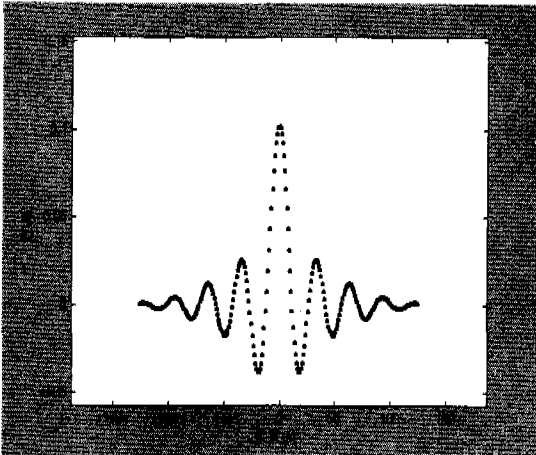


(b) 스펙트럼

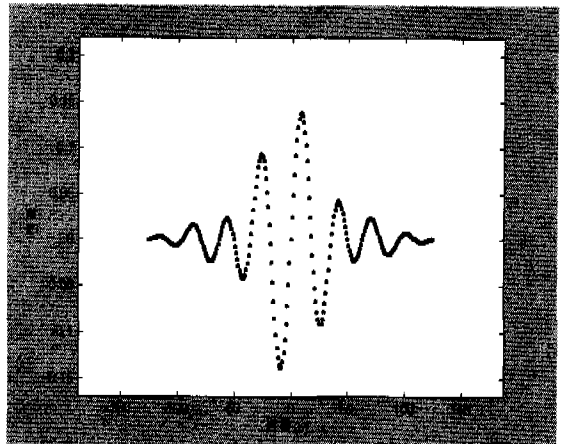
그림 3. 부지향성 안테나의 도플러 필터 특성



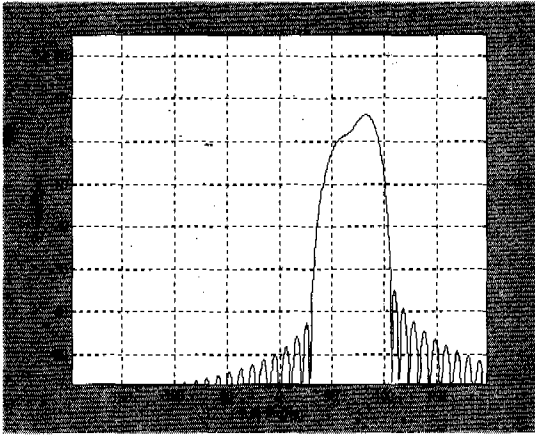
(a) 임펄스 응답 실수부



(a) 임펄스 응답



(b) 임펄스 응답 허수부



(c) 스펙트럼

그림 4. 지향성 수신 안테나(-60° ~ 60°)의 도플러 필터 특성

## 2. Shadowing 프로세스

Shadowing 프로세스는 log-normal 분포를 갖고 매우 느리게 변화하는 특성을 지닌다. 시뮬레이터에서 shadowing 블록은 가우시안 잡음 발생기, anti-log 블록, 현대역 필터로 구성된다. Log-normal 프로세스는 dB 단위로 측정된 신호가 가우시안 분포를 갖는 경우로 가우시안 랜덤 신호  $x(t)$ 를 식(6)으로 주어지는 dB의 역함수에 입력으로 주어 얻어진다. Anti-log 블록이 이에 해당한다.

$$z(t) = 10^{x(t)/20} = \exp[0.1151x(t)] \quad (6)$$

Shadowing 속도는 보통 수 Hz로 레일리 페이딩 속도에 비해 매우 느리며, 따라서 shadowing 필터의 샘플링 속도를 도플러 필터의 샘플링 속도(=시스템 동작속도)와 같게 하기 위해서는 매우 많은 필터 탭 수가 필요하다. 그렇지 않고 낮은 샘플링 속도를 사용하게 되면 aliasing 문제가 발생한다. 이 문제는 다음과 같은 방법으로 해결될 수 있다. 낮은 샘플링 속도의 shadowing 필터에 이 필터의 aliasing을 없애기 위한 저역 통과 필터를 cascade함으로써 보다 적은 연산으로 구현이 가능하다. 도플러 필터의 샘플링 주파수가 1kHz인 경우에 있어 연산량을 줄이기 위해 log-normal 신호 샘플 출력 속도 및 shadowing 필터의 샘플링 주파수를 100Hz로 한다면, 1kHz 속도의 샘플과 곱해질 때 보간으로 인한 aliasing이 일어나게 된다. 보간 과정 후의 샘플을 저역 통과 필터링한 후 도플러 필터 출력 신호와 곱하면 이러한 aliasing을 감소시킬 수 있다(그림 5)

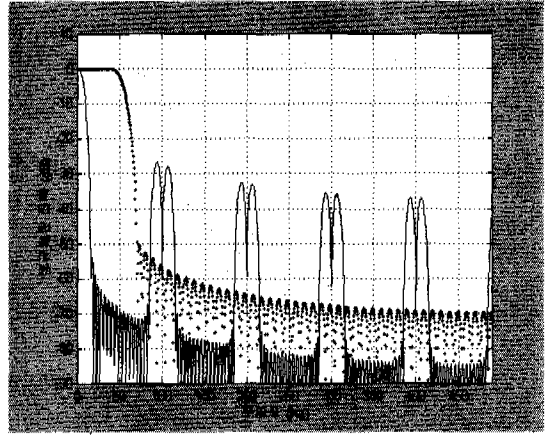


그림 5. Shadowing 필터 출력 신호의 aliasing 감소를 위한 저역 필터링

## 3. Line-Of-Sight

Line-of-sight (LOS) 성분은 복소 포락선의 성분 중 어느 한쪽에 dc 성분을 더함으로써 모사된다. LOS와 다중경로 성분의 값의 비를 나타내는 리시언  $K$  값은 10 dB까지의 범위를 가지며, 이 범위는 다음 두 가지 이유에서 타당성을 갖는다. 첫째, 10 dB보다 큰 비율에서는 페이딩 잡음 프로세스가 거의 LOS 성분에 지배되기 때문에 10 dB이하의 값이 실제적이다. 둘째로 그보다 더 큰 비(比)는 다중경로 성분의 동적 범위를 급격히 감소시키기 때문이다.

## 4. Complex Multiplier

DSP에서  $1/f_s$  주기마다 발생하는 복소 채널 탭 계수와 기저 대역 입력 신호와의 복소 곱하기를 수행한다. 입력 신호 속도와 채널 탭 계수 발생 속도  $f_s$ 는 항상 일치하지는 아니며,  $1/f_s$  시간동안 채널이 불변(stationary)을 가정하여 계수값이 그대로 유지되는 것이다. 그러므로 별도의 complex multiplier를 사용하여 채널 탭 계수와 입력 신호를 곱하는 것이 보다 효율적이며, DSP의 연산 부담을 덜어 줌 더 왜곡이 적은 탭 계수를 발생시킬 수 있다.

## IV. 시뮬레이션 알고리즘 및 결과

DSP 프로그램 순서도는 그림 6에서 보이는 바와 같으며, 시뮬레이션은 다음과 같은 순서로 진행된다.

- (1) 사용자가 PC를 통해 시뮬레이션 파라미터를 입력

- 반송파 주파수,  $f_c$
  - 단말기 이동 속도,  $v$
  - shadowing 프로세스의 분산,  $\sigma^2$
  - Line-of-sight 비(比),  $K$
- (2) 프로세서가 입력된 파라미터를 사용하여 다음을 수행
    - 도플러 주파수  $f_d$ 를 계산
    - LOS 성분 dc 바이어스를 계산
  - (3) 가우시안 샘플 발생, 도플러 필터링 (레이리 프로세스의 in-phase 성분)
  - (4) 레이리 프로세스 quadrature 성분 발생 (단계 (3)과 동일)
  - (5) 가우시안 샘플 발생, anti-log
  - (6) shadowing 필터와 저역 통과 필터링을 수행하여 shadowing 프로세스 발생
  - (7) 두 도플러 필터 출력과 shadowing 프로세스 샘플을 곱함
  - (8) dc 바이어스(LOS)를 in-phase 성분에 더함
  - (9) DSP 외부 데이터 버스로 출력시킴,
  - (10) complex multiplier는 DSP에서 발생하는 채널 탭 계수와 전송 신호와의 복소 곱셈을 계속 수행하고, DSP는 단계 (3) - (9)를 반복.

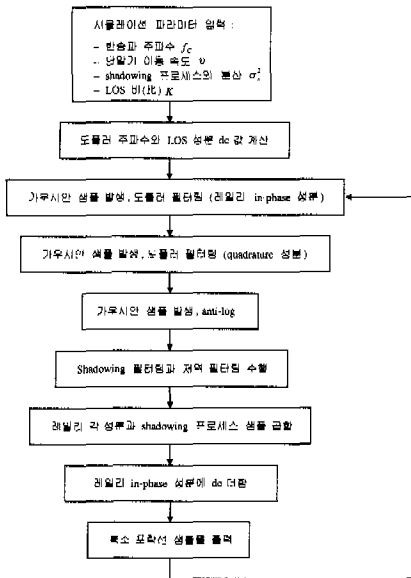
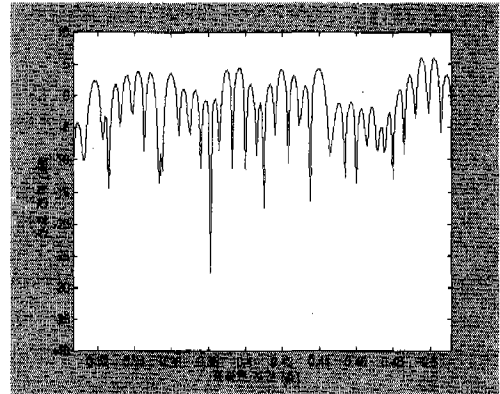


그림 6. DSP 프로그램 순서도

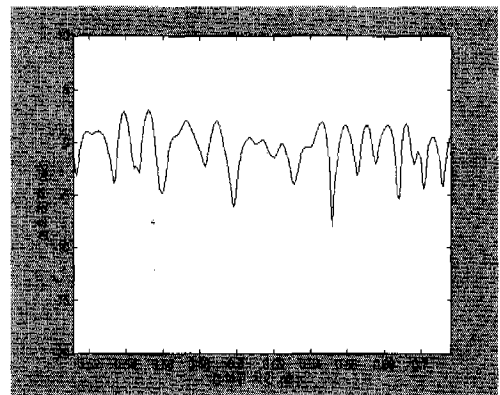
프로그램 수행을 위한 DSP의 연산량은 다음과 같다. 매 인터럽트 시 페이딩 탭 계수를 발생하는데 걸리는 시간은 약  $33 \mu s$ 이며, 이 가운데 레이리 포

락선, 곧 복소 가우시안 계수를 발생하는 데  $25 \mu s$ 가 걸린다. 도플러 주파수 최대값 200Hz의 경우에 인터럽트 속도(=필터 샘플링 속도)는 6kHz이므로 복소 가우시안 계수를 FIR 탭으로 갖는 주파수 선택성 페이딩 채널 시뮬레이터도 최대 6탭까지 단일 칩으로 구현 가능하다.

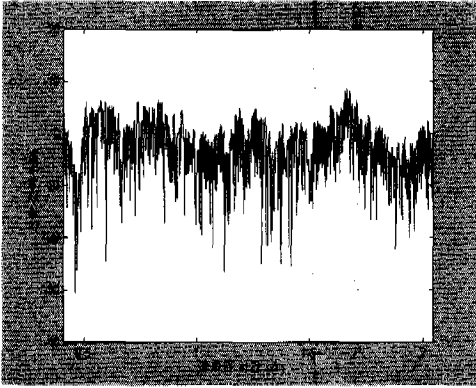
그림 7는 시뮬레이션된 페이딩 채널 포락선의 몇 가지 결과를 보여준다. 이들 모사된 포락선의 통계치는 실제 측정에서 얻어진 포락선의 경우와 매우 유사하다. 그림 7 (a)는 레이리 포락선의 예이다. 파형은 LOS와 그림자 작용이 없는 60 km/h의 속도로 이동하는 차에서 수신된 1.8 GHz 반송파의 포락선을 모사해준다. 그림 (b)의 파형에서는  $K=2dB$  LOS 성분이 포락선에 더해졌다. LOS 성분의 효과는 평균 전력의 증가, 느린 시간 대역 파동, 페이딩 깊이의 감소 등으로 확인된다. 그림 (c)는 그림자 작용을 보여 준다. 그림자 작용은 빠른 레이리 페이딩보다 매우 느린 프로세스이므로, 이 파형의 시간 스케일은 더 밀집되어있다. 그림에서 그림자 작용은 평균 전력의 느린 변화로 나타난다.



(a) 레이리 채널



(b) K=2dB인 리시언



(c) shadowing 프로세스 (15 dB)가 추가된 채널

그림 7. 다양한 채널에서의 페이딩 신호파형

그림 8은 레일리 포락선의 스펙트럼을 보여준다. 그림 9는 포락선의 통계치누적분포이며, 여기서 묘사된 포락선의 통계 특성이 이론치와 거의 일치함을 알 수 있다. 그림 10은 지향성 안테나의 경우에 레일리 포락선과 그 스펙트럼을 보여준다.

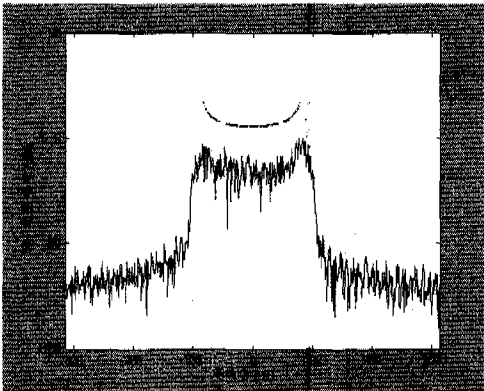
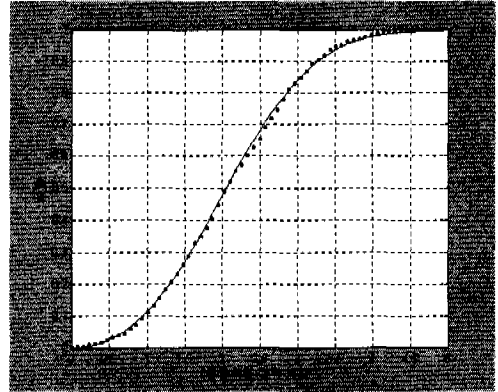
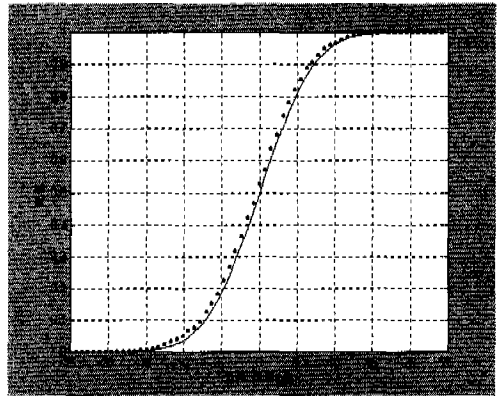


그림 8. 레일리 페이딩 신호의 스펙트럼  
(점선: 이론치, 실선: 실험치)



(b) K=2dB인 리시언 채널



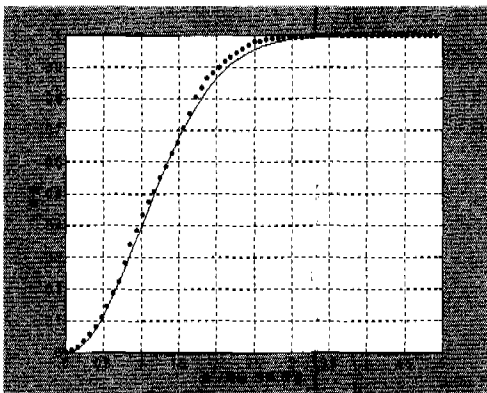
(c) Log-normal 프로세스(15dB)가 추가된 채널

그림 9. 포락선의 누적분포 통계적 특성 (실선: 이론치, 점선: 실험치)

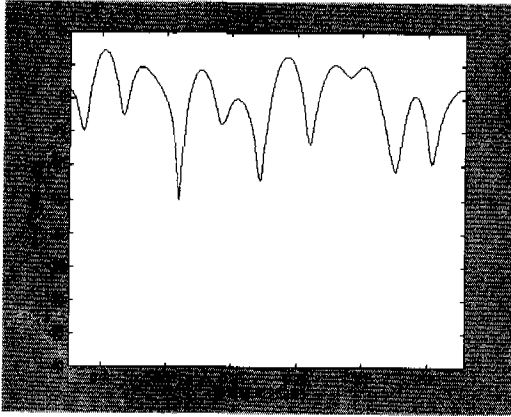
## V. 결론

본 논문에서는 TMS320C542 고정 소수점 DSP를 이용하여 실시간 페이딩 채널 시뮬레이터를 구현하였다. 시뮬레이터 모델은 플랫폼 페이딩 채널을 대상으로 하였으며 다양한 채널 왜곡 현상을 반영할 수 있도록 종합적으로 모델링되었다. 시뮬레이터는 다음 세가지 기본적인 채널 특성을 포함한다; 레일리 페이딩, log-normal 그림자 효과, line-of-sight 성분. 사용자는 다음과 같은 시뮬레이션 파라미터를 결정한다; 반송파 주파수, 단말기 이동 속도, line-of-sight 비, log-normal shadowing 프로세스의 분산값.

구현시 관건은 DSP 연산량을 되도록 적게 하면서 이상적인 페이딩 포락선을 재현하는 것이다. 샘플링 속도를 낮추어 우선 연산량을 줄이고, 이로 인한 중간 단계에서의 aliasing 문제는 multi-rate 신호



(a) 레일리 채널



(a) 지향성 수신 안테나에서의 레일리 포락선

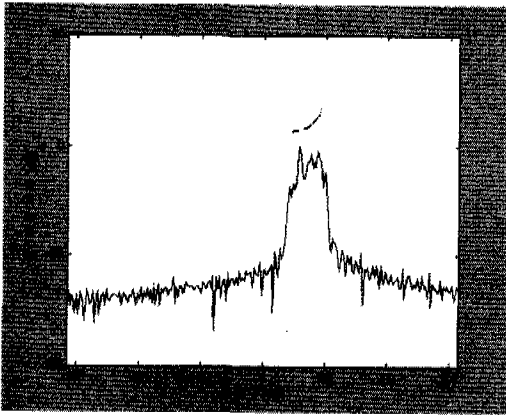


그림 10. (b) 스펙트럼 (점선: 이론치, 실선: 실험치)

처리를 이용하여 해결하였다. 여러 파라미터 값에 대해 시뮬레이션된 페이딩 채널의 포락선은 그 통계 특성이 이론치와 거의 일치함을 확인하였다.

여기서 제시된 시뮬레이터는 디지털 구현으로 정확하고 일치된 결과이며 주파수 선택성을 갖는 다중 경로 채널로의 확장이 용이하다. Line-of-sight, 레일리, log-normal shadowing 각각의 페이딩 현상과 이들의 조합을 시뮬레이션할 수 있고, GUI (Graphical User Interface) 시뮬레이션 환경으로 이동 통신 채널의 다양한 환경 조건을 쉽게 모사할 수 있다.

참 고 문 헌

[1] R. H. Clarke, "A statistical theory of mobile radio reception", *Bell Syst. Tech. J. BST*, vol. 47, pp.957-1000, July/Aug. 1968  
 [2] W. C. Jakes, *Microwave Mobile Communica-*

*tions*. New York: John Wiley, 1974.

[3] H. Suzuki, "A statistical model for urban multipath propagation", *IEEE Trans. Comm.*, vol. COM-25, no.7, pp.673-680, July 1977.  
 [4] T.S.Rappaport, *Wireless Communications*, Prentice Hall, 1996.  
 [5] J.G.Proakis, *Digital Communications 3rd ed.*, New York: McGraw Hill, 1995  
 [6] V. Fung and T. S. Rappaport, "Bit error simulation for  $\pi/4$  DQPSK mobile radio communications using two-ray and measurement-based impulse response models", *IEEE JSAC*, vol.11, no.3, pp.393-405, Apr. 1993

이 준 영 (Junyoung Lee) 정회원



1997년 2월: 한양대학교 전자공학과 졸업  
 1999년 2월: 한양대학교 전자공학과 석사  
 1999년 3월~현재: (주) 아시아 디자인 부설 연구소 연구원

<주관심 분야> 페이딩 채널 모델링, S/W Radio  
 e-mail : jylee@adc.co.kr

이 찬 길(Chankil Lee) 정회원



1981년 2월: 한양대학교 전자공학과 졸업  
 1983년 2월: 서울대학교 전자공학과 석사  
 1983년 3월~1985년 9월 : 한국 전자 통신연구소 TDX 개발단 연구원

1992년 3월: Georgia Inst. Tech. 박사  
 1992년 3월~1994년 2월: 한국전자통신연구소 이동통신연구단 선임연구원  
 1994년 3월~1995년 2월: 경북대학교 전자공학과 전임강사  
 1995년 3월~현재: 한양대학교 공학대학 전자컴퓨터공학부 조교수  
 <주관심 분야> 디지털 통신, 확산대역 통신  
 e-mail : cklee@emc.hanyang.ac.kr