

# Poly-Si TFT LCD를 위한 다기능 게이트 구동회로 설계

정희원 권병현\*, 최명렬\*\*

## The Circuit Design of Gate Driver with the multi-function for Poly-Si TFT LCD

Byong-Heon Kwon\*, Myung-Ryul Choi\*\* *Regular Members*

### 요약

본 논문에서는 평판 정보 디스플레이로써 현재 각광을 받고 있는 다결정 실리콘 TFT(Thin Film Transistor) LCD(Liquid Crystal Device)중에서 480(V) × 720(H) 화소 배열을 구동하기 위한 다결정 실리콘 TFT LCD 내장 구동회로에 대하여 논하였다. 기존의 액정 패널은 게이트 구동을 단방향으로 구동하는 방식이지만, 본 연구에서는 양방향 구동회로와 비밀 주사와 순차 주사방식의 영상 신호를 모두 디스플레이할 수 있는 게이트 구동방식을 제안한다. 그리고 본 연구를 통해 설계한 게이트 구동회로는 지역 특성의 개선과 각 영상 신호의 주사방식에 대응할 수 있음을 시뮬레이션을 통해 확인할 수 있었다.

### ABSTRACT

In this paper we have discussed about the internal gate driver for 480(V) × 720(H) Pixel Array among the poly-si TFT-LCD which has appeared before the footlights. And we have proposed the new gate driving methods which they have the bidirectional gate driving, interlaced scanning and progressive scanning functions. Finally the simulation results show that the proposed gate driving methods can improve the delay characteristics of video data and have the single scanning and progressive scanning functions on the LCD panel.

### I. 서론

최근 TV 및 노트북 PC의 정보 디스플레이장치로서 비정질 실리콘(A-Si, Amorphous Silicon) 박막 트랜ジ스터를 이용한 액정 디스플레이가 이용되고 있다<sup>[1]</sup>. 그러나 화소의 밀도가 높아짐에 따라 비정질 실리콘의 낮은 전기 이동도 및 기생용량으로 인하여 화상표시 특성이 저하되고, 박막 트랜지스터를 구동하기 위한 외부 구동 IC와의 연결선수가 증가하여 실제 구현상에 어려움이 있다<sup>[2]-[3]</sup>.

이같은 문제점을 해결하기 위한 방안으로서 다결정 실리콘 TFT LCD의 개발이 국내에서도 활발히 진행되고 있는데<sup>[1]</sup>, 다결정 실리콘 TFT-LCD는 비정질 실리콘에 비하여 높은 전기적 이동도 및 낮은 기생 용량을 가짐으로써 화상의 표시특성을 향상시킬 수가 있다<sup>[4]</sup>.

특히 다결정 실리콘 TFT의 높은 전기적 이동도를 이용하여 구동회로를 액정 패널상에 내장함으로써 외부회로와의 연결선의 수를 크게 줄이고 액정 디스플레이의 크기를 줄일 수 있게 된다<sup>[5]</sup>.

본 논문에서는 3-inch 480(V)×720(H) 화소 배열

\* 유한대학 정보통신과(bhkwon@green.yuhan.ac.kr),

\*\* 한양대학교 재어계측공학과(choimy @asic. hanyang.ac.kr)

논문번호:98267-0623 접수일자:1998년 6월23일

을 구동하기 위한 다결정 실리콘 TFT LCD 내장 구동회로에 대하여 논하였다. 케이트 구동회로의 설계에 있어서 가장 중요한 점은 다결정 실리콘 케이트 버스 라인의 높은 비저항에 따른 케이트 출력전압의 저연특성이다<sup>[6]-[7]</sup>. 본 연구에서는 이를 해결하기 위하여 동일한 케이트 구동회로를 액정 패널의 좌, 우 양쪽에 설계하는 방식을 도입함으로써 케이트 전압의 출력특성을 개선하였다. 그리고 인가되는 영상 신호의 형식이 비월 주사방식 혹은 순차 주사방식이라 할지라도 모두 주사할 수 있도록 배속 주사 및 단일 주사방식을 필요에 따라 선택할 수 있는 모드 선택의 기능을 갖춘 것이 특징이다.

본 논문에서는 제안한 방식의 케이트 구동회로의 설계와 시뮬레이션 결과에 대하여 기술하였다. 그리

고 결론 부분에서는 향후 연구 방향과 연계 기술에 대하여 논하였다.

## II. TFT-LCD 구동을 위한 케이트 구동회로 설계

다결정 실리콘 TFT-LCD 모듈의 구성을 그림 1에 나타내었다. 구성은 크게 액정 패널과 외부 구동회로로 나눌 수 있으며, 액정 패널은 480(V)×720(H)의 화소 배열과 케이트 구동회로 및 소스구동회로로 구성된다. 외부 구동회로는 영상처리를 위한 비디오 처리부와 화소 구동에 필요한 타이밍 신호 발생을 위한 제어부 그리고 화소 동작에 필요한 전압으로 증폭하기 위한 레벨 시프트 및 신호 구동

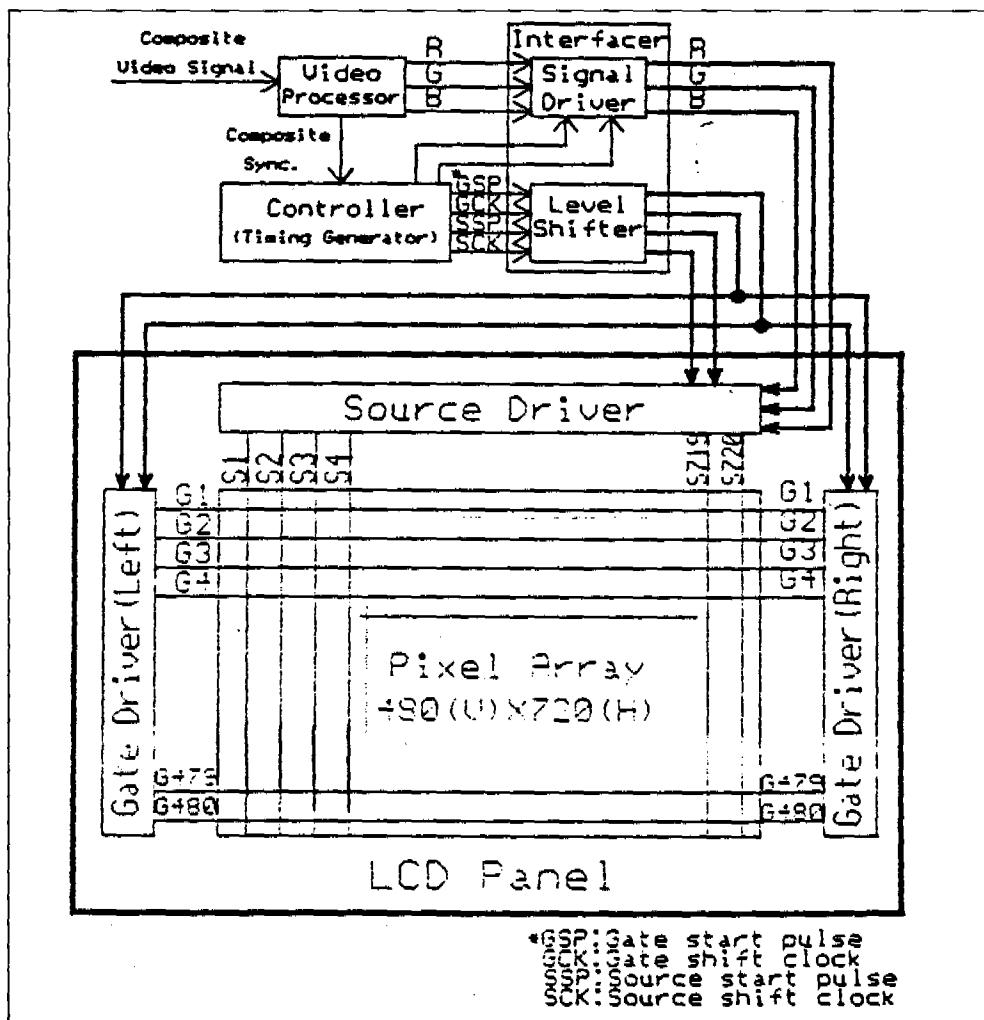


그림 1. 다결정 실리콘 TFT-LCD 모듈의 구성도

부로 이루어진 인터페이스부로 구성된다. 본 논문에서는 액정 패널에 내장될 수 있는 게이트 구동회로의 설계에 대해 논한다.

### 1. 게이트 구동회로의 설계

게이트 구동회로는 순차적인 펄스를 출력하는 시프트 레지스터와 액정 패널의 부하에 대하여 충분한 전류를 공급하는 역할을 하는 출력 버퍼로 크게 나누어진다. 그림 2는 게이트 구동회로의 내부 구성도를 나타낸 것이다. 시프트 레지스터는 2상의 시프트 클럭과 게이트 클럭 펄스를 입력받아 순차적인 출력 펄스를 발생시키는 회로부로서 본 연구에서는 이를 하나의 래치(one-latch) 구조로 설계하였다. 결정 실리콘 액정 패널에서는 게이트 펄스 라인을 다결정 실리콘 라인으로 사용하게 되는데, 이것은 일반 금속라인에 비해 높은 비저항을 가짐으로써 라인을 통한 게이트 출력 펄스의 지연 문제가 심각하게 나타난다. 본 연구에서는 이를 보상하기 위하여 게이트 구동회로를 액정 패널의 양면에 설계하는 방식을 도입함으로써 지연 문제를 감소시켰다. 또한 본 연구에 사용된 액정 패널은 480 라인을 가지므로 배속 구동을 하여야 하는데, 이를 위해서는 비월 주사 방식으로 인가되는 합성 영상 신호를 순차주사 방식으로 변환시키는 배속 신호 변환기를 외부회로에 구성하여야 한다. 그러나 본 연구에서는 비월 주사방식의 영상 신호와 순차 주사방식의 영상 신호를 모두 구동할 수 있도록 모드 선택부의 기능을 갖춤으로써 고가의 배속 주사 변환기를 사용하지 않고도 액정 패널을 구동할 수 있다는 것이 특징이다.

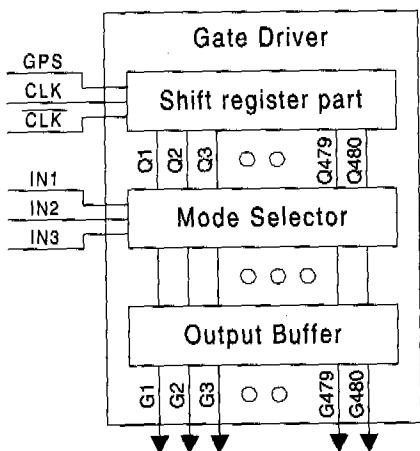
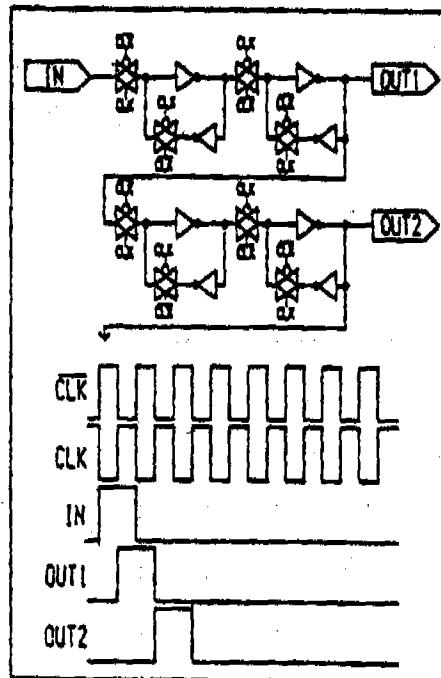
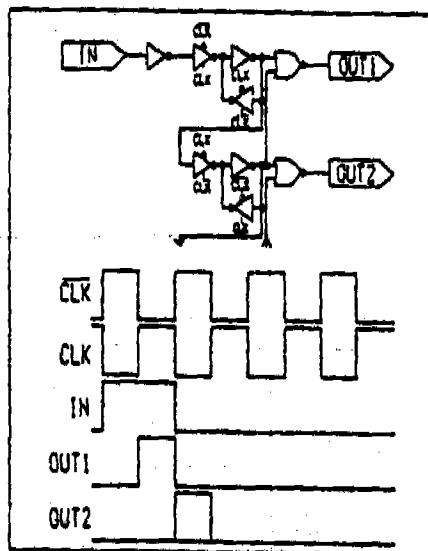


그림 2. 제한한 게이트 구동회로의 구성도



(a) Two-latch shift register



(b) One-latch shift register

그림 3. 시프트 레지스터의 로직 다이아그램과 타이밍챠트

### 2. 시프트 레지스터의 설계

일반적으로 시프트 레지스터는 예지 동작을 하는 마스터 슬레이브(master-slave)구조의 2개의 래치(two-latch)형태를 이루고 있으나, 본 설계에서는 하나의 래치구조로 설계하였는 데, 이는 하나의 래치

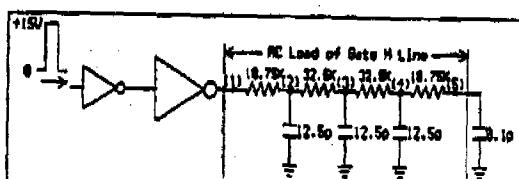
방식의 시프트 레지스트는 레벨 동작을 하므로 안정도면에서는 2개의 래치회로에 비하여 떨어지지만 사용되는 TFT의 수를 줄일 수 있으며, 시프트 레지스트의 동작 주파수를 1/2로 낮출 수 있다. 하나의 래치방식의 시프트 레지스트의 인접한 출력간에는 서로 1/2 기간동안 겹치게 되나, NOR 게이트를 사용하여 각각의 출력이 서로 겹치지 않도록 하였다. 그리고 일반 통과 게이트(pass-gate)를 사용하지 않고 클럭으로 동작하는 인버터(clocked inverter)를 기본으로 하여 시프트 기본으로 하여 시프트 레지스트를 설계하였다. 그럼 3은 일반적인 두 개의 래치를 가진 시프트 레지스터(two-latch shift register)와 하나의 래치방식의 시프트 레지스트(one-latch shift register)의 로직 디아이어그램과 타이밍도를 나타낸 것이다.

### 3. 출력 버퍼의 설계

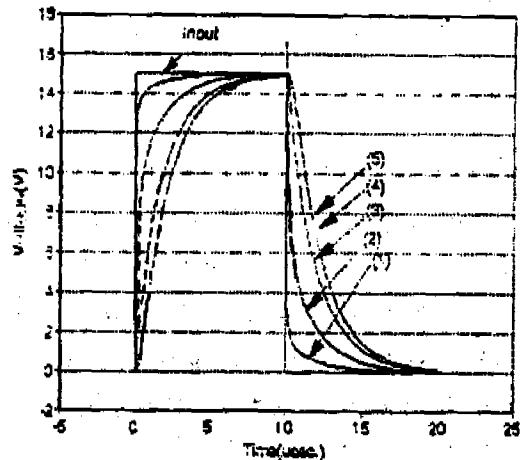
다결정 실리콘 TFT-LCD에서는 게이트 버스 라인을 다결정 실리콘 라인을 사용하여 설계하게 되는데, 다결정 실리콘 라인은 일반적인 금속 라인에 비하여 비저항이 크기 때문에 게이트 라인을 통한 게이트 출력 펄스의 왜곡 현상이 심하게 나타나게 되어 화질의 열화를 초래하게 된다. 이러한 현상에 대한 문제점은 시뮬레이션을 통하여 확인할 수 있다. 게이트 라인의 RC부하치는 현재의 LG전자의 3인치 다결정 실리콘 TFT Panel의 계산치를 사용하였는데, 전체 저항은  $97.5\text{K}\Omega$ 이고 전체 캐패시턴스는  $37.5\text{pF}$ 으로 입력하여 시뮬레이션하였다. 그림 4는 게이트 구동 회로를 액정 패널의 한쪽 방향에만 설계하였을 경우의 게이트 펄스의 지연 특성을 나타내기 위한 등가 회로와 이에 대한 시뮬레이션 결과를 보인 것이다. 결과에서 알 수 있듯이 게이트 구동회로의 버퍼부와 멀어질수록 게이트 펄스의 지연이 크게 나타나고, 가장 멀리 떨어진 부분의 지연은  $10\mu\text{s}$ 로 나타났다. 480 라인의 배속 주사 구동을 할 경우에 게이트 펄스폭은  $34.7\mu\text{s}$ 이므로 게이트 펄스폭에 대하여 상당히 큰 지연특성을 보이고 있다.

한쪽 방향에서 구동할 때 나타나는 게이트 펄스의 지연을 보상하기 위하여 게이트 구동회로를 액정 패널의 양방향에 설계함으로써 해결할 수 있는데, 이에 대한 확인을 위한 등가 회로와 시뮬레이션 결과를 그림 5에 나타내었다. 시뮬레이션 결과로부터 양방향으로 구동할 경우에는 가장 지연이 크게 나타나는 부분은 액정 패널의 중앙부로써  $3\mu\text{s}$ 로 나타났다. 그러나 한쪽 방향으로 구동할 경우와는 달리 게이트

라인을 따라 균일한 지연 특성을 나타낸다.

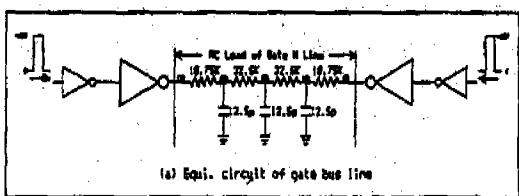


(a) 등가 회로



(b) Simulation 결과

그림 4. 한쪽 방향으로 구동한 경우의 게이트 펄스의 지연 특성



(a) 등가 회로

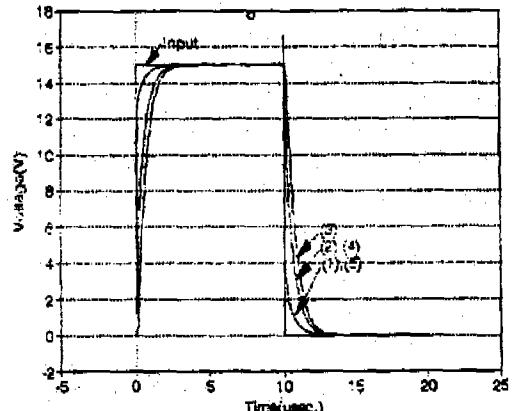
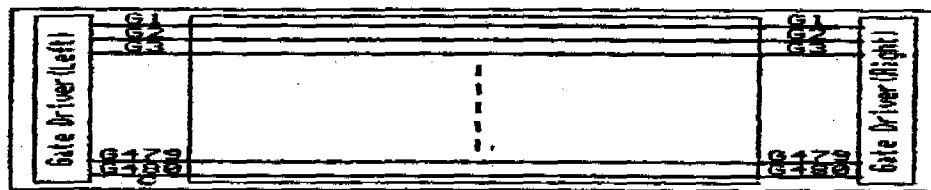
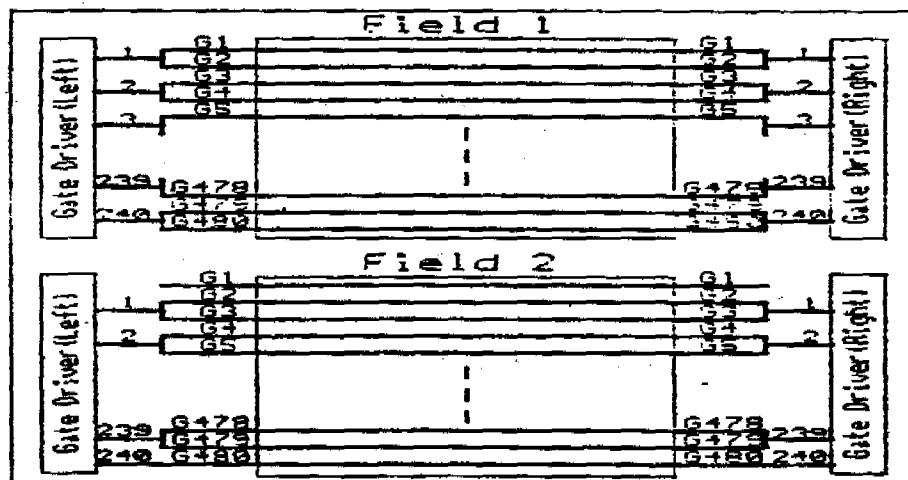


그림 5. 양방향으로 구동할 경우 게이트 펄스의 지연 특성



(a) Double-Scan Driving



(b) Single-Scan Driving

그림 6. 배속 주사 및 단일 주사 구동

### III. 모드 선택부의 설계

본 연구에서 사용한 3인치 다결정 실리콘 액정 패널은 게이트 라인이 480 라인으로 구성되는데, NTSC로 구동할 경우, 1 펠드에 240 라인에 대한 영상 신호가 입력되므로 480 라인으로 순차구동하기 위해서는 외부 회로에서 이에 대한 영상 신호를 발생시킬 수 있는 배속 주사 변환기가 있어야 한다. 본 연구에서는 배속 주사구동뿐만 아니라 일반 단일주사로도 구동할 수 있도록 하기 위하여 모드 선택부를 게이트 구동부에 부가하는 방식을 도입함으로써 전체적인 시스템 구동에 소요되는 비용을 절감할 수 있도록 하였다.

배속 주사모드로 선택되면 그림 6(a)와 같이 480 라인이 순차구동 되어진다. 그리고 그림 6(b)와 같이 단일 주사모드로 선택하면 첫 번째 펠드에서는 (1,2), (3,4), ... (479,480)의 두 라인씩 묶어서 모두 240라인이 구동되어지고, 두 번째 펠드에서는 (2,3),

(4,5) ... (478,479), (480)으로 첫 번째 펠드와는 엇갈리도록 묶어서 구동되어지도록 설계하는 방식이다.

그림 7은 전체 게이트 구동회로의 로직 다이어그램을 나타낸 것이다. 외부에서 입력되는 신호는 시프트 레지스터를 동작시키기 위한 2상의 시프트 레지스터(CLK,CLK)와 개시 펄스(GSP), 모드 선택부에서 필요한 3개의 제어신호(IN1,IN2, IN3)들이며, 게이트 구동회로에서 레벨 시프트를 두지 않고 외부에서 화소구동에 필요한 전압으로 증폭하여 인가하므로 하나의 레벨의 바이어스 전압(VCC, VEE)만 인가된다.

그림 8은 게이트 구동회로의 출력파형의 타이밍도를 보여주고 있다. 배속 주사 구동시에는 입력 시프트 클럭의 반주기의 폭으로 480의 순차적인 게이트 펄스가 출력되어지며, 단일 주사방식으로 구동할 때에는 시프트 클럭의 주기에 해당하는 폭을 가진 게이트 출력 펄스가 2 라인씩 동일하게 출력되어 총 240 라인의 게이트 펄스가 순차적으로 출력되고 펠드가 바뀔때마다 묶여지는 라인이 바뀌게 된다.

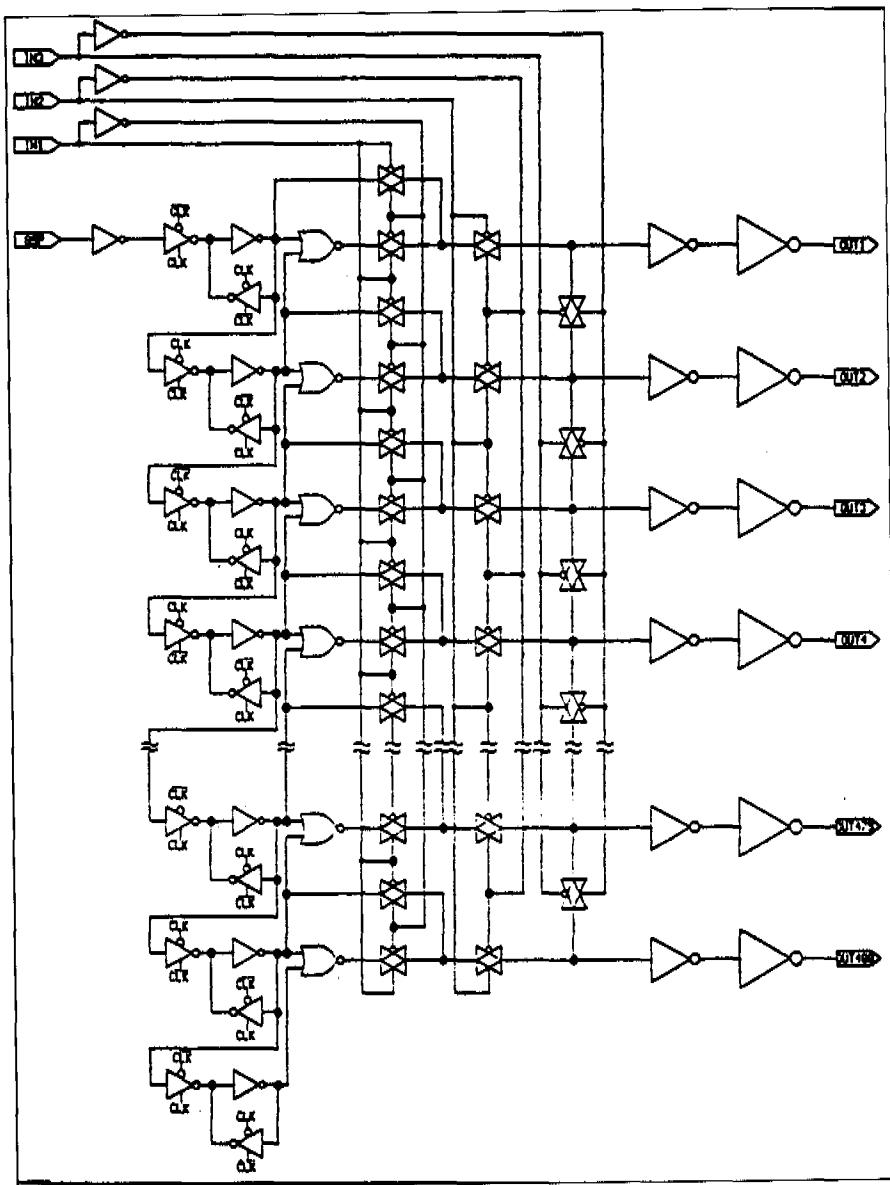


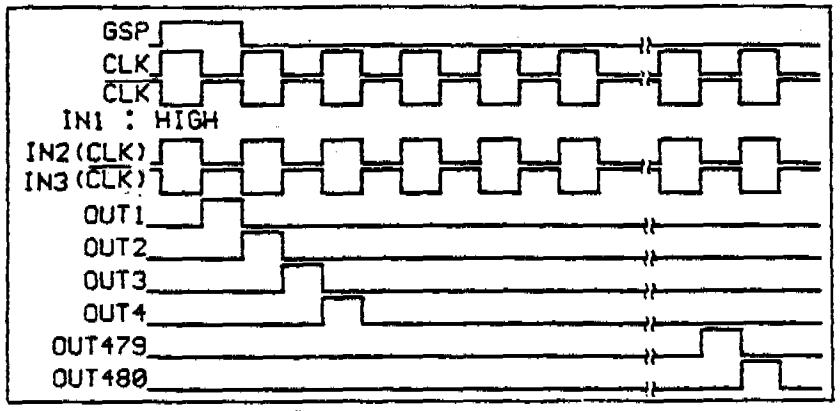
그림 7. 제안한 게이트 구동회로의 구성도

#### IV. 결론

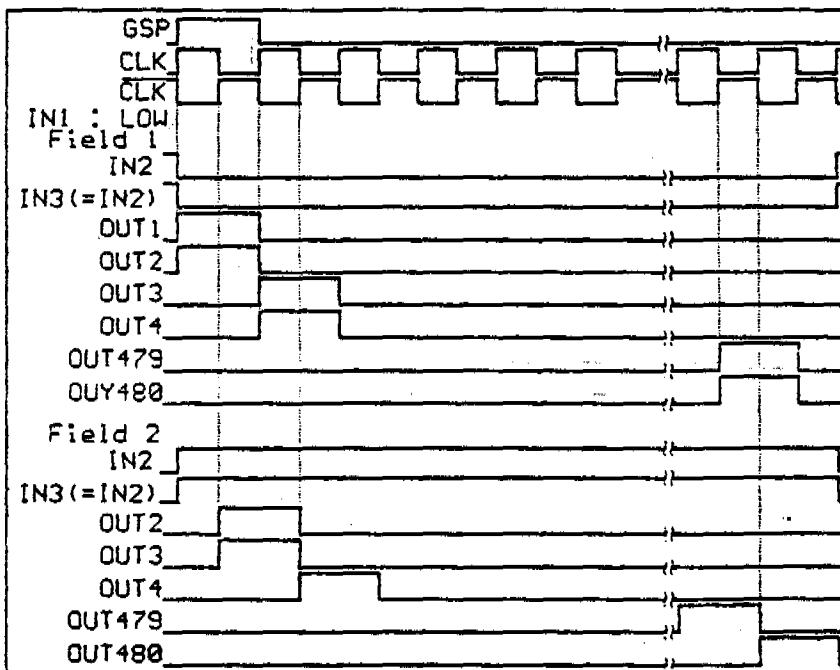
본 논문에서는 다결정 실리콘 TFT-LCD에 적용하기 위한 내장 게이트 구동회로의 설계에 대하여 논하였다. 게이트 구동회로에서는 다결정 실리콘의 게이트 버스 라인의 높은 비저항에 따른 게이트 구동회로의 출력 펄스의 왜곡을 보상하기 위하여 액정 패널의 좌, 우 양쪽에 같은 게이트 구동회로를 설계하는 방식을 취함으로써 자연 특성을 개선하였고,

이에 대한 시뮬레이션을 통해서 개선될 수 있음을 보였다. 또한 480라인의 게이트 라인을 구동하기 위해서는 배속 주사구동을 해야 하나 모드 선택부의 기능을 부가함으로써 배속 주사 및 단일 주사구동을 필요에 따라 선택하여 화면을 디스플레이할 수 있도록 하였다.

이러한 설계는 현재 실험실에서 시뮬레이션한 결과를 토대로 실제 적용을 검토할 예정이며, 더불어 소스 구동회로의 성능 개선을 위한 회로 설계를 통해 검증 및 실험할 예정이다.



(a) Double-scan driving



(b) Single-scan driving

그림 8. 제안한 게이트 구동회로의 출력 과정

#### 참 고 문 헌

Digest, pp.11-14, 1993.

- [1] 장진, 차세대 평판디스플레이 기반기술, 전자공학회지 제24권 제5호,
- [2] H. Okada, S. Uehira, H. fukuoka, Y. Kanatani, M. hijikigawa, "TFT-LCDs Using Newly Designed 6-bit Digital Data Drivers", SID 93

- [3] T. Furuhashi, H. Nitta, I. Takita, H. Mano, S. Tsunekawa, M. Iwasaki, "A 64 - Gray - scale Digital Signal Driver for color TFT-LCDs", SID 94 Digest, pp.359-362, 1994.
- [4] S. Ohi, K. Nakajima, G. Ueda, H. shibahara, "A13-inDiagonalfull-ColorHigh-Reso

- lution TFT-LCD with a New Analog signal conversion Scheme", *SID 93 Digest*, pp.7-10, 1993.
- [5] R. G. Stewart, S. N. Lee, A. C. Ipri, D. A. Jose, "A 9V Polysilicon LCD with Integrated Gray-Scale Drivers, *SID 90 Digest*", pp.319-322, 1990.
- [6] A. Erhart, 256-Gray-Level Column Drivers: "A Review of Two IC Architectures", *SID 92 Digest*, pp.793-797, 1992.
- [7] E. S. Schlig and J. L. Sanford, "New Circuits for AMLCD Data Line Drivers", *94 IDRC*, pp.386-389, 1994

권 병 헌(Byong-Heon Kwon) 정회원

1987년 한국항공대학교 전자공학과 학사

1989년 한국항공대학교 전자공학과 석사

1995년 한국항공대학교 전자공학과 박사

1989년 1월~1997년 8월 LG전자 멀티미디어 연구

소 선임연구원

1997년 9월~현재 유한대학 정보통신과 조교수

<주관심 분야> 영상신호처리, 평판정보디스플레이

최 명 력(Myung-Ryul Choi) 정회원

1983년 한양대학교 전자공학과 학사

1985년 미시간주립대학교 컴퓨터공학과 석사

1991년 미시간주립대학교 컴퓨터공학과 박사

1991년 3월~10월 생산기술연구원

전자정보실용화센터 조교수

1991년 11월~1992년 8월 생산기술연구원산하 전자부품종합기술연구소 선임연구원

1992년 9월~현재 한양대학교 제어계측공학과 부교수

<주관심 분야> ASIC설계, 신경회로망 칩 설계, 스마트카드 응용, up/DSP 응용, Wireless ATM, ITS