

2.4GHz ISM대역에서 주파수 도약 방식을 이용한 무선 LAN MODEM 구현에 관한 연구

정회원 강석엽*, 김성철**, 박효달*

A Study on The Development of Wireless LAN Modem Using Frequency Hopping Spread Spectrum at 2.4GHz ISM band

Suk-Youb Kang*, Sung-Cheoul Kim**, Hyo-Dal Park* *Regular Members*

요약

여러대의 컴퓨터를 연결하는 네트워크의 경우 아직도 대부분 케이블을 이용해서 구축하고 있으나 수요의 증가에 비례하여 케이블에 의한 물리적, 기술적인 문제가 증가하며 경제적 문제가 더욱 심각해지고 있다. 또한 건물내의 컴퓨터 통신의 문제중 상당수가 배선 불량에서 발생한다. 이러한 난점을 극복하기 위하여 기존 통신의 상위계층은 그대로 유지하면서 전송부만을 무선통신이 대체되고 있으며 거대한 신규 시장이 형성되리라 전망된다. 본 논문은 디지털 무선통신 시스템을 이용한 무선 컴퓨터 네트워크를 통신보안의 취약성과 사용빈도의 증가에 따른 사용자 상호간의 혼신 및 특이 통신에서 상대방의 의도적인 전파방해(jamming)에 대해 보다 신뢰성 있는 통신로를 보장하기 위한 혼신방비책의 일환으로 2.4GHz ISM대역에서 대역 확산 통신(spread spectrum communication)인 주파수 도약 방식을 이용하여 PSTN접속용 무선 LAN 모뎀을 설계하고 구현하였다.

ABSTRACT

The network that connect several computer is usually constructed by cable. but network market's getting bigger, a economical problems getting more serious due to the physical and technical nature of the cable. and there also be a communication trouble due to the wiring badness.

In order to solve these problem, wireless communication system that replace the wire transceiver with wireless transceiver, leaving the rest system unchanged, is issue, and there would be big market for these system.

In this Paper, Wireless LAN Modem Using Frequency Hopping Spread Spectrum is designed and realized at 2.4GHz ISM bandwhich, to guarantee reliable communication channel according to the increasing users and communication security for intensional jamming.

I. 서론

80년대 이후 컴퓨터의 발달과 가격하락으로 인해 회사, 연구소, 학교, 가정 등에 개인용 컴퓨터가 널리 보급되었고 이제 생활의 모든 분야에서 컴퓨터

가 사용되고 있다. 이러한 컴퓨터 자원들은 사회의 고도화에 따른 정보량의 증가를 다양한 정보전송 기술과 네트워크를 통해 많은 데이터 교환을 처리 하여 줌으로써 하드웨어 가격 대 계산능력의 비율을 낮출 수 있었다. 그런데 여러대의 컴퓨터를 연결하는 네트워크는 대부분 케이블을 이용해서 구축해

* 인하대학교 전자공학과 초고주파 및 항공전자통신 연구실(g1991176@inha.vision.inha.ac.kr), ** 배재대학교 정보통신학과
논문번호 : 99338-0823, 접수일자 : 1999년 8월 23일

* 본 연구는 정보통신부에서 시행한 '산·학·연 공동기술개발사업'의 결과입니다.

있으나 유선의 경우 수요의 증가에 비례하여 케이블에 의한 불리적, 기술적인 문제가 증가하고 빌딩 내의 컴퓨터 통신용 케이블의 설치, 유지, 보수 및 배선 변경 등에 따르는 경제적 문제가 더욱 심각해지고 있다.

또한 어떠한 종류의 케이블로 구성되는 하드웨어의 컴퓨터 통신의 문제중 상당수가 배선 불량에서 발생한다. 이러한 난점은 극복하기 위하여 기존 통신의 상위계층은 그대로 유지하면서 전송부만을 무선화한 무선통신이 대두되고 있으며, 최근에는 디지털 무선 이동통신 시스템을 이용한 무선 컴퓨터 네트워크가 여러 분야에서 관심을 끌고 있어 이에 관한 연구가 활발히 이루어지고 있다. 또한 한정된 진파지원의 고갈 및 전파발사로 인한 통신보안의 취약성과 사용빈도의 증가에 따른 사용자 상호간의 혼신 및 타인의 의도적인 전파방해(jamming)에 대해 보다 신뢰성이 있는 통신로를 보장하기 위한 방책의 일환으로 대역확산 통신이 활발히 연구되어지고 있다.

초기의 대역확산 방식은 군에서 기밀을 유지하기 위하여 사용한 통신기술로 2차 대전 말기에는 Jamming을 막는 효과적인 방법으로서 인정되었으며 레이더 엔지니어에게는 친숙한 기술이 되었다. 개선된 연구과정을 통하여 대역확산 기술에 Energy Density Reduction, High Resolution Ranging, Multiple Access 같은 응용된 기술이 도입되어 매우 효과적인 이동통신 기술로 자리잡게 되었다. 이러한 의사 잡음부호(pseudo noise code: PN code)를 사용한 대역확산 통신은 스펙트럼의 광대역 확산으로 인하여 전력밀도의 회박화와 기존 방식의 간섭에 대한 대응력과 정보의 온느성을 가지며, 또한 동일 주파수대의 공용이 가능하며, 사용자의 어드레스화가 가능하다는 특징을 갖는다.

특히, 주파수 도약(Frequency Hopping) 방식은 대역확산 방식의 하나로 정보신호를 주파수 도약 신호로 대역 확산시켜 전송하고, 수신시 역확산시켜 정보신호를 복구하는 통신방식으로, 1940년대 레이더에 적용된 이후 주로 특별한 통신에 사용되어 오다가 1970년대 마이크로 프로세서의 눈부신 발전과 소형 전자부품의 성능개량에 힘입어 하드웨어의 소형화가 가능하게 됨으로서, 일반통신에도 적용되어 연구되어지고 있다. 주파수 도약 통신에서 정보를 얻기 위해서는 확산된 신호를 원래의 대역으로 역 확산을 시켜야하며 이것을 이루기 위해 동기, 즉 송신시 사용한 PN 코드 패턴과 수신시 사용한 PN

코드 패턴을 시간적으로 일치시키는 과정이 필수적이다.^{[1][2][3]}

본 논문은 상기에 언급한 구조의 통신환경을 구현하기 위한 이론적 연구 결과를 토대로 국제수준의 제품 개발에 필요한 기반 기술 개발을 하고자 하였다. 즉 완벽한 하드웨어와 이를 구동할 수 있는 프로그램의 개발에 주력하였다. 연동부와 RF 모듈 개발에는 기술 축적과 양산 제품 비용 절감을 위하여 시중에 나와 있는 칩셋을 사용하지 않고 구현했으며, 연구 결과의 가시화를 위하여 모뎀부를 통하지 않는 무선 LAN기능을 할 수 있는 내부망 연결 프로그램과 모뎀부를 통하여 모뎀기능을 할 수 있는 외부망 연결 프로그램을 개발하였다.

II. 무선 단말기의 RF 모듈 설계 및 제작

기초이론 연구를 바탕으로 2.4GHz ISM 대역에서 PSTN 접속용 무선단말기의 RF 모듈을 설계 및 제작하였다. 본 연구에서 설계한 RF 모듈에는 안테나 다음단에 접속되는 송수신 전환 스위치, 주파수 변환부, 주파수 합성부, 변복조부 등이 포함되어 있다. 설계된 RF모듈의 블록도를 각 단의 출력 레벨과 함께 그림 1에 나타내었다.

설계된 PSTN 접속용 무선단말기용 RF 모듈은 Harris사의 2.4GHz Up/Down Converter인 HFA3624를 주요 소자로 사용하였으며, PLL부분은 Prescaler를 포함한 두 개의 주파수 합성기가 내장된 National사의 LMX2330을 사용하여 RF와 IF의 dual conversion transceiver에 사용하여 소형화를 추구하였다.

송신 데이터의 대역 제한을 위하여 중간 주파수인 350MHz대역에서 통과대역 특성이 날카로운 SAW 필터를 이용하였으며, 복조단에는 Motorola의 광대역 FSK 복조기인 MC13055를 사용하였다.

또한 입력단의 LNA와 출력단의 Power 앰프, IF를 위한 326MHz대의 VCO는 상용물인 HP사의 MDS를 이용하여 설계하였으며, 801.11 규격에 적합하게 최종 출력력 레벨은 주로 최종단의 LNA와 Power 앰프에서 조종을 하였다.

1. 설계된 RF 모듈의 블록도 주요 작용

스펙트럼 확산방식이란 전송하고자하는 정보를 필요한 대역폭에 비하여 훨씬 넓은 대역폭에 신호를 송신하여 정보를 전송하고 수신에서는 원래의 수신 대역폭 이내로 신호를 받아들여 Data를 복원

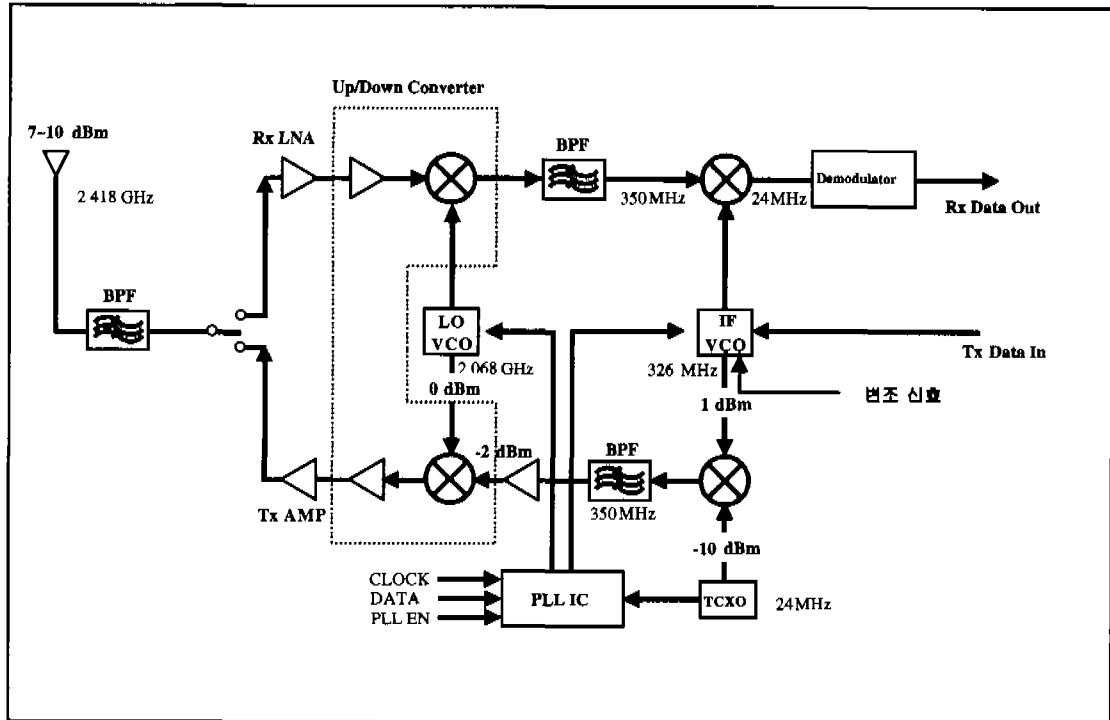


그림 1. RF 보급 블록도

하는 방식으로서 이 기술의 핵심은 광대역에 걸쳐서 확산되어있는 신호를 각각의 확산 Carrier에 대하여 변조 및 복조를 얼마나 빠르게 수행하느냐에 있다.

즉, 2.4GHz 주파수 대역에서 주파수 도약 방식으로 데이터의 송수신을 처리하기 위한 RF 모듈은 송수신 주파수를 Hop Sequence에 따라 신속한 변환이 가능해야한다. 완전한 확산효과를 거두기 위해서는 Hop Rate가 빠른수록 도약동기의 포착 및 추적 이 빨라질 수 있기 때문이다. 이와 같은 성능을 반복할 수 있게 설계된 회로의 구성 및 동작을 세부적으로 설명하면 다음과 같다.

1.1 발진부

2.4GHz대의 주파수를 얻기 위하여 Local용 VCO와 IF용 VCO로 나누어서 구성하였다. 송신과 수신 시에 빌진 주파수를 동일하게 사용하기 위하여 송신시에 24MHz의 주파수를 별도로 IF와 합성하는 구조이며 이때 수신측은 복조용 IC의 입력 주파수가 24MHz이므로 두개의 빌진 주파수는 동일하게 형성되어진다. 각 VCO의 빌진 주파수 범위는 Local VCO가 2.1GHz대의 주파수를 생성하며 Tunning Sensitivity는 80 MHz/Volt 이고 IF VCO

는 326MHz대의 주파수를 생성하며 Tunning Sensitivity는 5 MHz/Volt 정도로 설계되었다. 이 두가지의 주파수원을 합성하여 송수신에 필요한 2.45GHz대의 주파수를 생성한다. 이때 주파수 합성에 의하여 발생되는 불필요한 주파수들은 100 MHz 통과 대역폭을 가진 Band Pass Filter에 의하여 제거되도록 설계하였다.

Local VCO는 그림 2에서처럼 Control 전압에 따른 주파수 변화는 상당히 선형적인 특성을 갖는 것을 확인할 수 있었다.

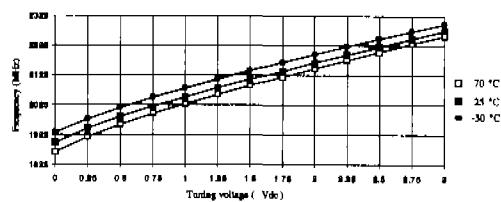


그림 2. 2.1GHz 대역 VCO의 특성곡선

주파수 제어를 위한 PLL Synthesizer는 Prescaler가 내장되어 있으며 Dual Mode Control이 가능한 쪽 RF용으로 2.5GHz까지 가능하며 IF용으로 510 MHz까지 구성이 가능한 LMX 2330을 사용하였다.

이 PLL IC는 12MHz TCXO를 기준 발진으로 사용하였으며 이를 분주하여 PLL의 Step Frequency 인 31.25KHz를 생성하여 두개의 VCO로 부터 Feed Back된 주파수와 분주되어진 발진 주파수와의 비교에 의하여 위상차를 검출하고 Charge Pump에서 출력된 신호로 두개의 VCO를 회망하는 주파수에 일치하도록 하였다.

1.2 변조부

송신부에서 변조되어진 신호는 TTL Data로서 주기성이 없으며 심한 경우 High 또는 Low 상태가 지속되는 경우가 발생할 수 있으므로 이 송신 Data를 직접 VCO에 변조하는 것은 Data의 상실을 초래할 수 있다. 그래서 IF VCO(326MHz)에 변조를 걸되 지속적으로 동일한 상태의 입력이 있을 경우 변조되어진 신호가 PLL 제어에 의하여 원래 신호로 복귀되는 것을 방지하기 위하여 Data가 변조되는 동안은 PLL의 Charge Pump Output을 Shut Down Mode로 변경되게 하였다. 이때 Shut Down Mode는 변조가 IF용 발진기에만 적용되므로 RF용 발진기에는 적용되지 않게 하였다.

1.3 Up/Down Converter 및 송·수신부

Local VCO 주파수와 IF VCO 주파수의 합성은 Harris사에서 제공하는 Up/Down Converter인 HFA3624를 사용하여 설계 및 제작하였다.

2.1GHz대의 신호와 350MHz대의 두 신호는 HFA3624에 내장되어진 Up Converter에 의하여 2.45GHz대로 변환되어 이 변환된 신호는 Converting과정에서 수반되는 불효과에 대하여 2.4GHz용 Band Pass Filter를 통과함으로서 원하는 주파수가 선택되게 하였다.

350MHz의 주파수는 IF VCO의 326MHz와 24MHz의 신호를 MI81008 막서용IC를 통하여 Up Converting한 다음 350MHz BPF를 통하여 선택하며 다른 불필요한 주파수 성분들은 강제되어 제거 되도록 구성하였다. 또한 24MHz 신호는 PLL의 기준 주파수인 12MHz의 세 2고조파 성분을 Band pass filter를 통과시켜 얻어내었다.

HFA3624의 내부를 살펴보면 그림 3과 같다. 이 부품의 내부에는 수신용 LNA와 송신용 Pre Amp 가 있으며 송수신용 Up/Down Converter가 내장되어 있다.

원하는 송신 출력을 얻기 위하여 내장된 10dB 이득을 가진 증폭기를 사용하며 10mW 출력을 얻기

위하여 부가적으로 1단의 전력 증폭기를 설계하여 사용하였다.

수신부는 2.4GHz BPF에서 Image 주파수 등 불필요 주파수 대역이 제거되어 수신된 신호는 외부에 설계된 1단의 LNA와 HFA3624에 내장된 수신 증폭기를 통과한 후 Down Converter에 의하여 Local 주파수와 Mixing되어 Down Converting을 통하여 350MHz로 변환되게 하였다. 또한 2.45GHz Filter의 주파수 응답은 중심주파수±300MHz에서 35dB 이상이 반도체 강쇄되도록 하여 Mixing에 의한 Spurious를 강쇄시킬 수 있게 하였다.

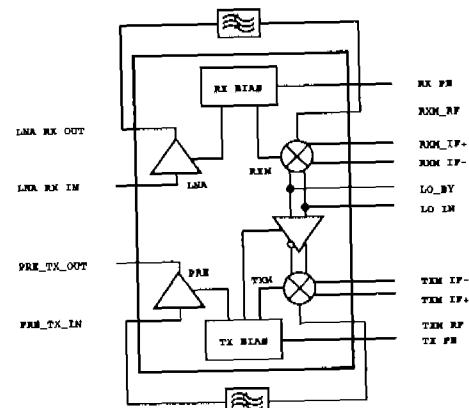


그림 3. HFA3624의 내부 구조

350MHz로 변환된 주파수는 IF VCO 주파수와 Mixing되어 복조용 IC가 처리 가능한 24MHz대의 주파수로 변환되어 복조용 입력 신호가 된다.

1.4 복조부

24 MHz로 변환되어진 신호는 복조를 위하여 Input Sensitivity가 약 20uV정도인 Wideband FSK Receiver IC인 MC13055에 인가되어지며 복조 되어진 신호는 증폭기와 비교기를 거쳐 송신단에서 보낸 원래의 신호 형태로 복원되게 구성하였다.

1.5 채널 형성용 PLL 주파수 합성단

본 연구에서는 주파수 도약용 76개의 채널 형성을 위하여 PLL 주파수 합성기로 National Semiconductor사의 LMX2330을 이용하였다. LMX2330은 두 개의 dual modules prescaler를 포함하는데 RF synthesizer용으로는 32/33 또는 64/65가 선택 가능하며, IF synthesizer용으로는 8/9 또는 16/17이 선택 가능하나 본 연구에서는 각각 64와 16의 prescaler를 적용하였다. 또한 LMX2330은 디지털

PLL 기법을 이용하여 매우 안정된 저잡음의 RF 및 IF용 LO 신호를 발생하며 시리얼 데이터는 LMX2330의 세 개 단자(Data, Enable, Clock)로 인가된다. 공급전압은 2.7~5.5V 범위이면 가능하다. 전류 소모는 3V에서 약 15mA이며, 그 외 power down mode(Icc=1uA at 3V) 및 charge pump tristate mode의 선택이 가능하다.

LMX2330의 RF 주파수는 최소 500MHz에서 최대 2.5GHz이며, IF 주파수는 최소 50MHz에서 510MHz이다. 또한 RF 및 IF input sensitivity는 최소 -10dBm에서 최대 4dBm으로 본 연구목적에 적합한 소자였다.

Data 입력단에 미리 계획된 PN코드를 프로그램에 의하여 처리하여 입력함으로써 주파수 도약방식을 구현 할 수 있었으며 전체 대역폭인 80MHz내에서 균일한 성능을 보였다.

2. RF모듈 제작 및 측정

RF모듈 제작에는 설계를 위하여 부분 시뮬레이션에 사용한 비유전율 4.5인 애피시 기판을 이용하였고 제품 적용시 상품가치를 위하여 $5 \times 4\text{cm}^2$ 의 크기로 집적화를 하였으며, 이를 위하여 4층 기판으로 제작하였다. 1층과 4층은 부품을 실장하였으며, 2층과 3층은 그라운드로 사용하였다. 제작하여 사용한 326MHz VCO는 한 곳으로 집적하여 shielding하였으며, 실장시 3개의 발진 소스를 되도록 멀리 분산하였다. 특히 두 개의 VCO는 앞면과 뒷면에 분리하여 실장하였다. 그리고 최종적으로 디지털 보드와의 영향을 고려하여 RF모듈 전체를 그라운드면에 접촉하여 동판으로 shielding하였다.^[4]

측정에는 TEKTRONIX사의 오실로스코프 2445B와 Hewlett Packard사의 스펙트럼 분석기 8564E등과 신호 소스가 사용되었다. 신호 소스는 연동부 보드가 완성되면서 부터는 자체에서 실제 통신에 사용될 소스를 발생시켜 사용하였다. 제작된 RF모듈의 실제 모습은 그림 4에 나타내었으며, 측정한 출력 레벨은 그림 1의 불록도에 기록하였다.

그림 5와 그림 6에는 여러 가지 측정항목 중 본 연구에서 가장 중요한 항목이라고 할 수 있는 주파수 도약에 관계되는 측정을 76개의 채널 즉 76개의 PN코드를 생성하게 되어있는 프로그램을 내장한 실제 시제품 상태에서 측정한 것으로 주파수 도약 주기가 200msec가 되게 시스템을 구성하였으므로 측정 장비의 MAX HOLD 기능을 이용하여 보였다. 그림 5에서는 PLL에 설정된 PN코드가 만드는 채

널 간격인 1MHz의 정수배로 정확하게 도약하고 있음을 보여주고 또한 500KHz이상의 가이드 밴드를 줌으로 하여 인접한 채널에 영향을 주지 않음을 스펙트럼 분포 상태로 보이고 있다.

그림 6은 주파수 도약에 따른 전체 시스템의 이득 안정도를 보여주는 그림으로 전체 채널내에서 0.5dB정도의 이득 차이를 보이고 있으며 이 수치는 전체 대역폭이 80MHz인 것을 감안하면 상당히 양호한 값이라고 할 수 있다.

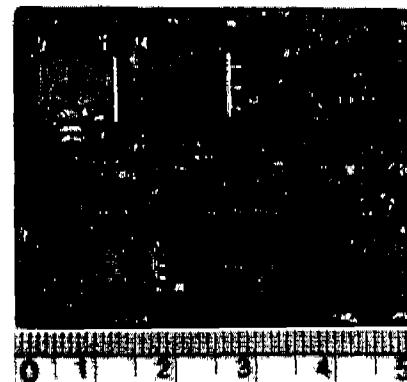


그림 4. 제작된 RF 모듈

III. 연동부 개발

1. 개요

연동부는 정보통신 단말과 RF 모듈간의 인터페이스 및 통신중계 기능을 담당하는 mobile station 연동부와 PSTN모뎀과 RF 모듈간의 인터페이스 및 통신중계 기능을 담당하는 base station 연동부로 구성된다.

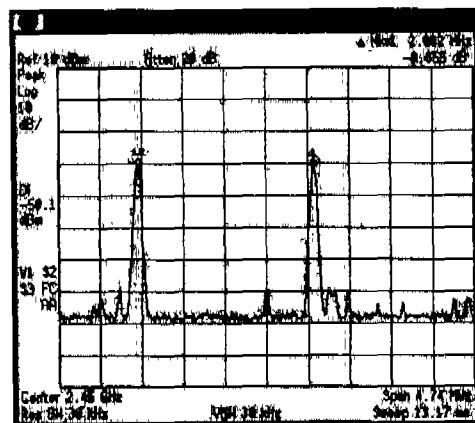


그림 5. 인접한 채널간의 간섭

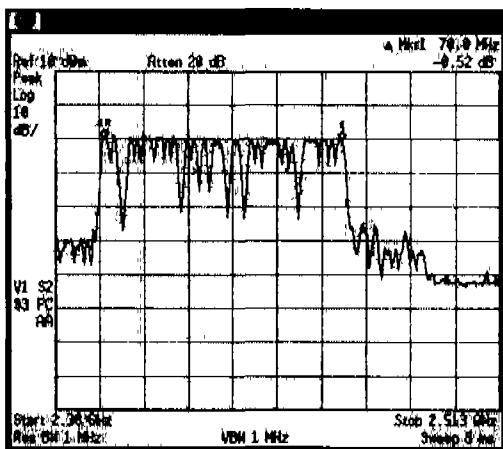


그림 6. 주파수 도약에 따른 이득 안정도

각각은 mobile station과 base station에 탑재되며 정보통신단말 및 모뎀과 통신 인터페이스를 담당하는 UART와 제어용 프로세서 및 메모리 등으로 구성된다. PN발생기와 동기검출기는 CPU의 임여 연산 용량을 이용하여 S/W로 구현하였으며, RS-232 드라이브를 제외하고는 mobile station과 base station 연동부가 동일한 구조를 보유하도록 하였고 CPU는 내장 ROM을 보유한 것을 선정하여 전체 회로가 소형화 되도록 하였다. 그럼 8은 연동부의 대략적인 기능과 흐름을 나타내고 있으며 이에 따라 세작된 실제 연동부 모습을 그림 7에 나타내었다.

2. 연동부 H/W 사양

(1) CPU:

DALLAS 80C520-QCL 32MHz CLOCK, 16Kbyte internal ROM

(2) MEMORY MAP (외부 메모리, I/O) - 0000h

~7FFFh : (SRAM 61256)

- 00 - 4f : Control Data
- 50 - 7f : Stack
- 1000 - 2fff : Uart Input Buffer
- 3000 - 4fff : Uart Output Buffer
- 5000 - 6fff : Sio Input Buffer
(Rf Input Buffer)

(3) I/O Map

- 8200 - 82ff : Uart Control
- P1.0 : Lmx Load Enable
- P1.1 : Lmx Data

- P1.2 : Lmx Clock
- P1.4 : TxS (Tx Control)
- P1.5 : RxS (Rx Control)
- P1.6 : Tdd Tx Set
- P1.7 : Tdd Rx Set
- * Tdd Tx, Rx Unset = Tdd Non

(4) 기타

전원 동작 범위 : DC 5V 상하 5% 이내
(RESET 전원 감시 범위)

소비 전력 : 250mA 이내

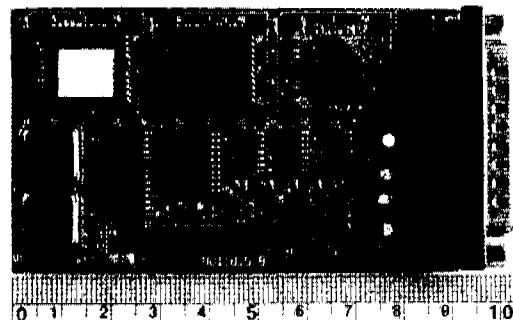


그림 7. 연동부 하드웨어

3. 연동부 S/W 개발

연동부 S/W는 8051 assembler를 사용하여 작성되었으며 S/W를 통하여 구현되는 기능은 정보통신 단말과 PSTN 모뎀간 통신중계와 동기화 기능이다. 연동부 CPU의 SIO는 RF모듈의 변복조부로 접속되어 정보통신단말 및 모뎀과는 UART를 이용하여 접속된다.

(1) 기능

- RF모뎀을 통하여 전송되어온 데이터 프레임을 CPU의 SIO로 입력하여 프레임 해체 후 UART로 출력

- UART로부터 입력되는 데이터를 프레임으로 구성한 후 SIO로 출력하여 RF모듈로 전달

- 1개의 데이터 프레임 구성 : 128Byte

(2) Timer

연동부의 동작제어는 CPU 내장 타이머의 타입 카운트 인터럽트를 이용한다. 전세 타이머의 반복주기로 주파수 도약 주기인 200ms에 맞추어 설정하고 이를 세분하여 각각의 동작코드에 할당하였다.

4. 연동부 동기 방식 개발

개발된 무선 LAN 모뎀 단말기를 위해서 사용하

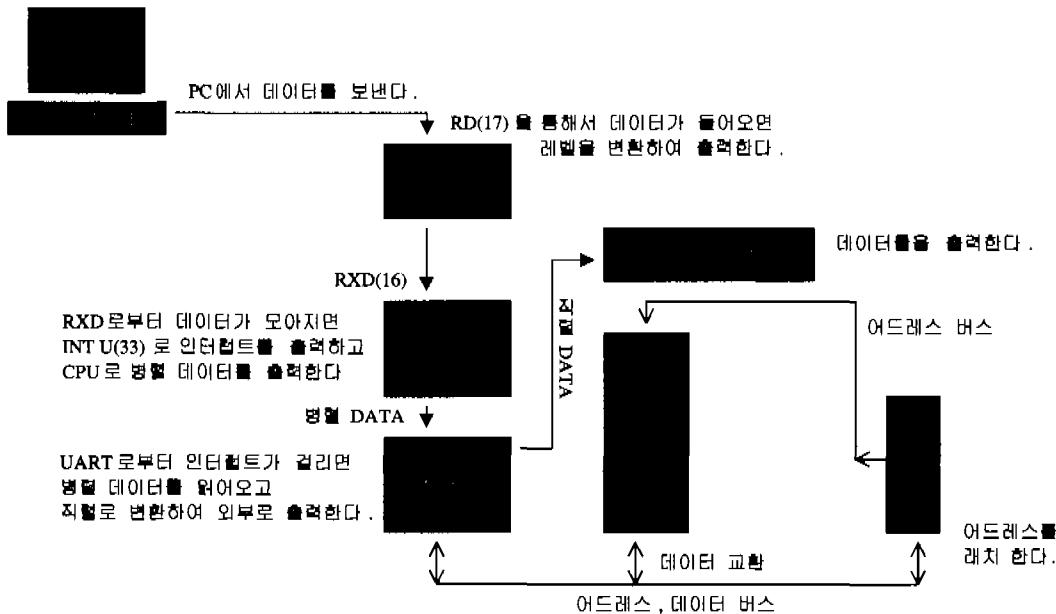


그림 8. 연동부 블록도

는 주파수 도약 프레임의 초기동기 구조는 도약동기를 제공하는 망동기 제공단의 프레임과 동기를 수신하는 망동기 수신단의 프레임 구조가 존재하고 각각의 프레임 길이는 같으며 하나의 프레임 내부에 일정한 시간 길이를 가지는 동기영역과 dummy code 송출영역 및 dummy code 수신영역이 존재한다. 수신단 프레임과 수신단 프레임 및 dummy code 송수신 영역의 프레임내 위치 및 길이는 동일하게 설정하며 망동기 제공단은 동기영역 내의 사전 설정된 동기시간에 동기코드를 전송한다. 동기영역에서는 망동기 제공단과 망동기 수신단 모두 데이터의 전송은 금지된다. 처음 망에 진입하기 위하여 초기동기절차를 수행하는 망동기 수신단은 주파수 도약 순서를 따라 이미 망에 진입한 시스템들이 데이터 통신 프레임 및 송출 동기코드를 수신하여 도약 순서중 현재의 통신주파수를 탐색할 수 있다. 그러나 망내에 존재하는 시스템간 통신이 이루어지지 않고 대기모드에 있는 경우 망동기 제공단에서 송출되는 동기코드만을 수신할 수 있다.

또한 도약동기는 도약동기를 제공하는 수신단의 프레임과 동기를 수신하는 수신단의 프레임 길이가 동일하게 설정되며 하나의 프레임 내부에 일정한 시간 길이를 가지는 동기영역이 존재한다. 수신단 프레임과 수신단 프레임의 동기영역의 프레임내 위치 및 길이는 동일하게 설정하여 동기영역에서 송

신단은 RF모듈을 송신모드로 수신단은 RF모듈을 수신모드로 세트한다. 송신단은 동기영역 내의 사전 설정된 동기시간에 동기코드를 전송하고 수신단은 동기영역 진입시 동기코드 수신을 대기하며 에러가 없는 정확한 동기코드 수신시 사전 설정된 동기시각과 수신시각을 비교한 후 편차가 존재시 타이머를 조정하여 사전 설정된 동기신호 수신시각을 실제 동기코드 수신시각과 일치시킨다.

IV. 망구성 및 시스템 테스트

연동부는 주파수도약에 필요한 망동기를 제공하고 망내의 단말간 통신을 중계하는 base station 연동부와 무선구간과 단말간의 프로토콜 변환과 도약동기 추적기능을 보유하는 mobile station 연동부로 구성된다. base station 연동부와 mobile station 연동부에 접속되는 RF모듈의 형태와 사용주파수는 동일하며 다중화는 시분할사용한다. 연동부와 RF모듈을 사용하여 double-hop 방식의 무선 데이터망을 구성하였다.

개발된 시스템의 최종 테스트는 그림 9와 같은 망내에서 실시하였으며, 융용 프로그램은 일대일 통신을 할 경우 상용 제품으로 나와 있는 통신용 프로그램을 사용해도 가능하나, 다대다 통신을 위해 융용 프로그램을 개발하여 테스트에 사용하였다.

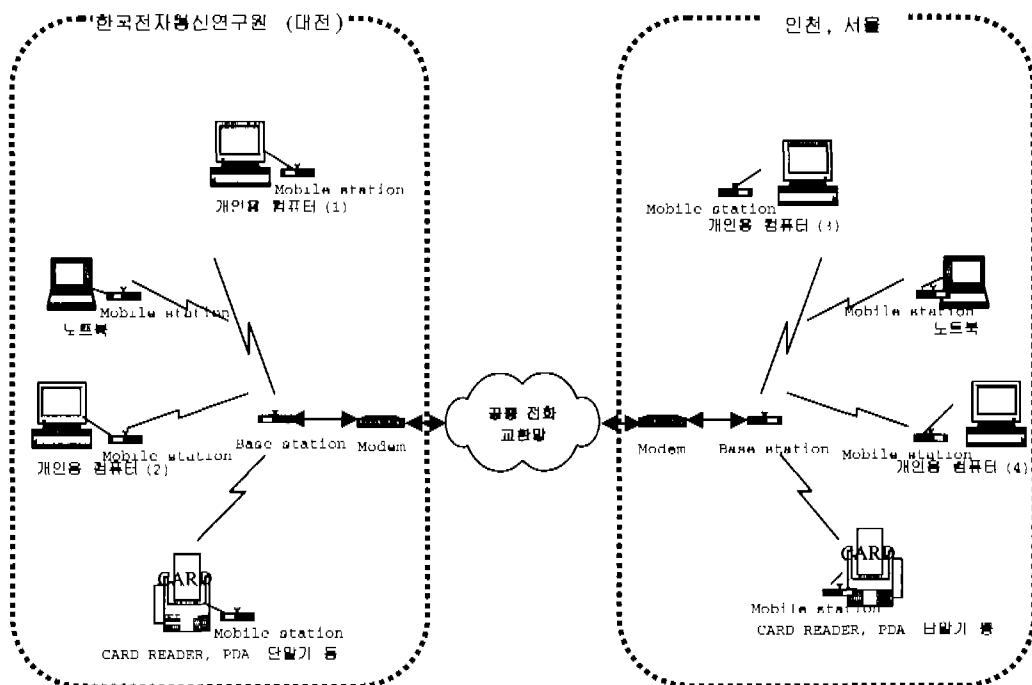


그림 9. 시험망 구성도

그림 10은 개발된 응용 프로그램을 이용하여 외부망에 접속한 창 모습이다.

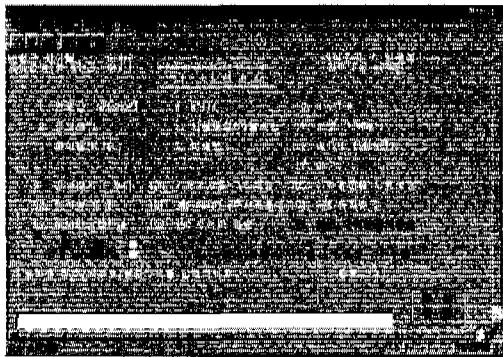


그림 10. 외부망 접속 창 모습

테스트는 사무실에서 환경과 단말의 위치를 바꾸어 가면서 실시하였다. 보통의 사무실 크기에서는 별문제 없이 통신을 할 수 있었고 창고나 백화점 등을 고려하여 통신 거리를 측정하였으며 결과는 상당히 만족스러운 결과인 테스트 환경을 구성할 수 있는 거리였던 100m 내에서 에러 없이 통신이 가능하였다. 통신속도 또한 유선망에서 가능한 속도를 충족하였으나 base station에 여리대의 mobile

station이 접속할 경우 속도가 떨어졌다. 이는 고려하고 있던 사항이며 우려할 정도의 문제는 아니었다.^{[4][6][7]}

V. 결론

본 연구에서는 2.4GHz ~ 2.48GHz ISM 대역에서 주파수 도약 방식으로 무선 LAN 모뎀을 개발하였다. 개발된 무선 LAN 모뎀은 RF모듈, 연동부 하드웨어, 구동 프로그램, 응용 프로그램 등 크게 네부분으로 나누어서 개발하였으며, 그 주안점은 경제적으로 경쟁력이 있으면서 신뢰성있는 통신이 가능하도록 저가의 안정된 RF모듈 개발과 최적의 성능을 낼 수 있는 통신 프로토콜 구현에 있었다.

기초이론 연구를 통하여 얻은 직접화산 및 주파수 도약에 의한 무선 데이터 통신 기술자료를 활용하여 주파수 도약 속도가 200msec이며 도약채널수가 76개인 느린 주파수 도약(slow hopping)방식으로 PSTN망에 접속하는 무선 단말 시스템을 개발하였다. 제품의 경쟁력을 고려하여 되도록 수급이 원활한 부품을 사용하였고 RF모듈은 상당부분 하이브리드 MIC로 처리하였으며, 추후에 PCMCIA 형태로 번형하는 것에도 문제가 되지 않는 구조인 RF모

돌과 연동부를 조합한 크기가 $10 \times 5\text{cm}^2$ 로 설계하여 개발하였다. RF모듈을 개발하면서 축적된 기술은 인접 주파수인 WLL, PCS 주파수 대역에도 적용이 가능하다.

개발된 시스템은 모듈별 테스트를 거친후 통합하여 시스템 전체를 환경을 변화시키면서 상당기간 테스트한 결과 신뢰할 수 있는 성능을 보였다.

앞으로 국제시장에서 경쟁력을 확보하기 위해서 다중 접속에서의 지연에 관하여 보완 연구와 주파수도약의 이점을 충분히 활용할 수 있는 fast hopping 방식에 대한 연구가 필요하며 이를 위하여는 고속 주파수합성 기술의 개발과 여기에 준하는 부품 개발이 선행되어야 할 것으로 사료된다.

참 고 문 헌

- [1] Ziemer Peterson, Digital Communications and Spread Spectrum Systems, Macmillan, 1985
- [2] Lee Goldberg, "802.11 IEEE Wireless LANs : A Blueprint for the Future," *Electronic Design*, pp.44~52, Aug. 1997.
- [3] Wireless LAN Medium Access Control(MAC) and Physical layer(PHY) Specifications, *IEEE Computer Society*, July 1996.
- [4] R. Carge, and I. J. Bahl, "Characteristics of Coupled Microstriplines," *IEEE Transactions on Micropulse Theory and Technique*, Vol. MIT-27, No. 7, pp.700-705 July 1979
- [5] 김민태, "Pilot 채널을 이용한 주파수 호핑 시스템", *한국통신학회 추계 종합 학술 발표회 논문집*, 15권, pp240-43, 1996.11.
- [6] 나경필, "이동 통신 채널에서 파일럿 본을 이용한 반송파 동기의 성능 분석", *한국통신학회 논문지*, 21권, 7호 pp1820-1832, 1996.07.
- [7] 김직동, "주파수도약 대역확산 다중접속 통신망에서의 최적 접속 제어", *통신 정보 학술대회 논문집 (JCCI '95)*, pp.549-553, 1995.04

강 석 엽(Suk-Youb Kang)

정회원

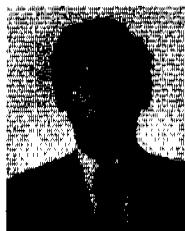


1997년 2월 : 인천대학교 전자
공학과 공학사
1997년 3월 : 인하대학교 전자
공학과 공학석사
1999년 3월 ~ 현재 : 인하대학 교
전자공학과 박사과정

<주관심 분야> RF 및 M/W 회로 설계, 통신용 능동 및 수동소자 설계

김 성 철(Sung-Cheoul Kim)

정회원



1986년 2월 : 경희대학교 전자
공학과 학사
1986~1987 : 원자력연구소
연구원
1991년 2월 : 충남대학교 전자
공학과 석사

1988~1999 : 한국전자통신연구원 선임연구원

1999~현재 : 배재대학교 정보통신과 박사과정

<주관심 분야> 통신 시스템 설계, 통신 프로토콜

박 효 달(Hyo-Dal Park)

정회원



1978년 2월 : 인하대학교 전자
공학과 공학사
1984년 6월 : 프랑스 국립항공
우주 대학 공학석사
1987년 7월 : 프랑스 국립항공
우주 대학 공학박사

1992년 3월 ~ 현재 : 인하대학교 전자공학과 부 교수

<주관심 분야> 항공통신 시스템, 이동통신 시스템,
통신용 능동 및 수동소자