DBpia

DWMT 기반 VDSL 송수신기를 위한 2차원 LMS 방식의 주파수 영역 등화기 구현

정회원 박 태 윤*, 최 재 호**

Frequency-Domain Equalizer Using 2-Dimensional LMS Algorithm for DWMT Based VDSL Transceiver

Tae-yoon Park*, Jae-ho Choi** *Regular Members*

요 약

본 논문에서는 VDSL 시스템을 위한 discrete wavelet multitone (DWMT) 송수신기의 구조에 대해 기술한다. DWMT 송수신기는 코사인 변조 필터 뱅크를 사용한 트랜스 멀티플렉서, 전송 채널의 영향을 최소화하기 위한 시간 영역 등화기 및 주파수 영역 등화기 등으로 구성된다. 주파수 영역 등화기를 위해 기존의 1차원 선형 등화기 기법을 시간 및 부채널 축의 2차원으로 확장하여 2차원 LMS 방법으로 구현하였다. 등화기 평가 계수를 DWMT 기반 VDSL 송수신기에 적용하여 ANSI T1E1.4의 VDSL 전송 시험 선로 규격을 사용한 모의실험을 통해 성능을 확인하였다.

ABSTRACT

In this paper, we describe the structure of the DWMT (discrete wavelet multitone) transceiver for VDSL system. The DWMT transceiver consists of the transmultiplexer using cosine modulation filter bank (CMFB), time domain equalizer (TEQ) and frequency domain equalizer (FEQ) minimizing the effects of the transmission channel. For FEQ, we have expanded the conventional 1-D linear transversal equalizer into 2-dimensions, i.e. time and subchannel axes; and we have implemented it using the 2-dimensional LMS methods. In order to qualify the performance of FEQ, we have applied it to the DWMT based VDSL transceiver and the equalizer's performance is verified by simulation using the VDSL line test model specified by the ANSI T1E1.4 requirements.

I. 서 론

트랜시버의 변복조에서 IDFT/DFT 알고리즘을 사용하는 DMT (discrete multitone)는 부채널의 개수 M과 변복조 필터 뱅크의 길이가 같다. 따라서 채널 임펄스 shortening 기법을 사용한 뒤, 적은 수의 순환 접두부(cyclic prefix)와 1-탭 등화기의 사용만으로 부채널간 간섭 (ICI : inter-channel interference) 및 심벌간 간섭 (ISI : inter-symbol interference)을 제거할 수 있다[1].

반면, 부채널 개수 M의 $2m$ 배(m은 자연수) 길이의 필터 뱅크를 사용하는 DWMT (discrete wavelet multitone)에서는 DWMT 심벌 하나가 전송 채널에서 $2m$ 배의 길이에 영향을 주게 되어 순환 접두부의 사용이 무의미해진다. 따라서 1-탭 등화기로는 ICI 및 ISI를 효과적으로 제거할 수 없으며, 주변의 부채널 및 시간 축에서 전후의 심벌들을 고려한 μ-

* 전북대학교 컴퓨터공학과(thilbong@hitel.net),
** 전북대학교 전자정보공학부(wave@moak.chonbuk.ac.kr)
논문번호 : 99380-0913, 접수일자 : 1999년 9월 13일
※ 본 연구는 한국과학재단 '97특정기초연구사업(과제번호 97-0100-1001-1)의 연구비로 지원되었습니다.

www.dbpia.co.kr

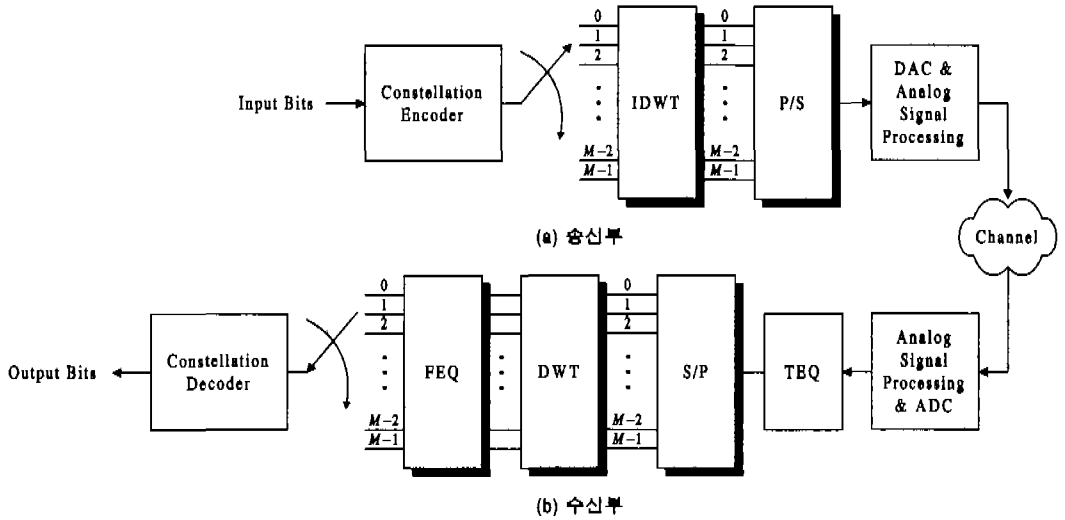


그림 1. DWMT 송수신기 구조

탭의 동화기 설계가 필수적이다[2].

본 논문의 2절에서는 VDSL (very-high-speed digital subscriber lines)을 위한 DWMT 시스템의 전체 구조에 대해 기술했고, 3절에서는 LMS (least-mean-square) 방법을 부채널과 시간 축 방향의 2차원으로 사용한 주파수 영역 동화기 (FEQ : frequency domain equalizer)의 구조에 대해 알아보았으며 4절에서는 특정 채널에 가장 맞는 FEQ의 탭 개수에 대해 컴퓨터 모의실험을 통해 살펴보았고, 5절에서는 결론을 내리고 있다.

Ⅱ. DWMT 시스템의 구조

VDSL을 위해 본 논문에서 제안한 DWMT 시스템의 구성도를 그림 1에 보였다.

그림 1(a)의 송신부는 배치 부호화기 (constellation encoder), IDWT (inverse discrete wavelet transform), P/S 변환기 (parallel-to-serial converter), DAC (digital- to-analog converter) 등의 순서로 이루어진다.

DWMT에서 사용하는 웨이블렛 변환은 실수만을 사용하므로 배치 부호화기에서는 PAM을 사용한다[3]. 발생된 PAM 심벌들은 MUX를 통하여 IDWT의 M개 입력 단자에 차례로 실린다. TDM (time-domain multiplexed) 방식의 M개의 입력 신호가 모아지면 IDWT에 의해 변조되고 P/S 변환기를 거치면 FDM (frequency-domain multiplexed) 신호로 바뀐다. 이는 D/A 변환기를 거쳐 적절한 신호처리를 통해 채널에 전송된다.

수신기에서는 통신 채널로부터의 수신 신호를 A/D 변환기를 통해 샘플링하고 시간 영역 동화기 (TEQ : time-domain equalizer)를 통해 채널의 효과를 1차로 보상하게 된다. TEQ는 채널 임펄스 응답의 길이를 줄여주는 TEQ-S 부분과, 주파수 응답을 보상해 상수와 같이 평탄하게 해주는 TEQ-F 부분으로 이루어져 있다. 등화된 수신 샘플들은 S/P 변환기에서 M개씩 병렬 신호로 묶여져 DWT에서 복조된다.

복조된 심벌은 TEQ에서 완전히 제거하지 못한 ISI 및 ICI 때문에 원래 전송된 PAM 심벌과는 차이가 있다. 이것은 FEQ를 통해 제거한다. FEQ의 구조에 대해서는 3절에서 자세히 다룬다. 복원 추정된 PAM 심벌들은 배치 복호화기(constellation decoder)를 통해 원래의 비트열로 변환된다.

IDWT 및 DWT의 필터 뱅크는 완전 복원 조건을 만족하며 π/M 넓이의 통과대역을 가지는 저역통과 모양의 원형 필터(prototype filter)를 설계한 뒤, 코사인 변조를 통해 구성된다[4]. $m=1$ 인 경우, 즉 필터 뱅크의 길이가 부채널 개수 M의 2배인 경우의 원형 필터는 다음과 같은 식에 의해 계산되며[5],

$$p_0(n)=\sqrt{\frac{1}{2M}}\cos\left(\frac{\pi}{2}-(2n+1)\frac{\pi}{4M}\right),\quad n=0,1,2,\ldots,2M-1 \tag{1}$$

그 주파수 응답은 그림 2와 같다. 원형 필터가 얻어지면 (2)식을 통해 합성 필터 뱅크, 분석 필터

www.dbpia.co.kr

뱅크가 코사인 변조로 각각 계산된다.

$$f_k(n)=2p_0(n)\cos\left(\frac{\pi}{M}(k+0.5)(n-\frac{N}{2})-\theta_k\right),$$
$$h_k(n)=2p_0(n)\cos\left(\frac{\pi}{M}(k+0.5)(n-\frac{N}{2})+\theta_k\right).$$
$$\text{where } \theta_k=(-1)^k\frac{\pi}{4},\ k=0,1,2,\ldots,M-1 \quad (2)$$

그림 3은 이렇게 구성된 합성 필터 뱅크에서 0부터 5번까지 6개 부채널 필터들의 주파수 응답을 함께 그린 것이다. 이렇게 구성된 필터 뱅크들은 실제 설계 시에는 IV-타입의 고속 DCT (discrete cosine transform)를 사용하여 구현된다[4,6].

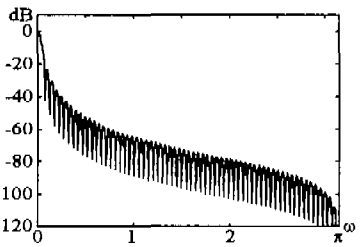


그림 2. 원형 필터의 주파수 응답 ($M=64$, $m=1$)

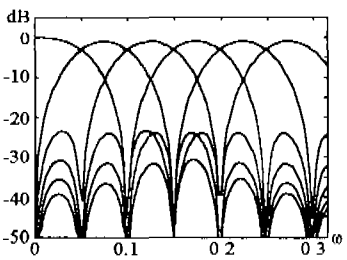


그림 3. 64-밴드 필터 뱅크의 주파수 응답 ($m=1$)

Ⅲ. 2차원 LMS에 의한 FEQ

수신기에서 DWT와 FEQ의 연결 구조는 그림 4와 같다.

수신기 DWT의 출력 심벌 θ_i^m은 완전하지 않은 채널 임펄스 응답의 영향으로 서로 간섭이 발생한다. 이 간섭을 제거하기 위해서는 시간 인덱스 i 방향으로 뿐만 아니라(ISI), FDM 신호에서 시간 영역에서 간섭이 발생할 경우 그 영향은 인접 부채널에서도 발생하게 되므로 부채널 인덱스 m 방향으로도 (ICI) 고려를 해야 한다. 이는 다음 수식을 통해서 표현할 수 있다[2].

$$\hat{s}_i^m = \sum_{j=-\nu}^{\nu}\sum_{k=-\eta}^{\eta}\lambda_j^k(m)\theta_{i+j}^{m+k} \quad (3)$$

여기서 ν는 시간 인덱스 방향으로 전후 몇 개의 심벌을, η는 부채널 인덱스 방향으로 좌우 몇 개의 부채널의 심벌을 참조하여 현재 심벌에 대한 추정치를 계산하는 가에 대한 파라미터이다. $\lambda_j^k(m)$은 부채널 m에서의 FEQ 계수 값이며, 부채널별로 $\mu=(2\nu+1)(2\eta+1)$개가 각각 필요하다.

FEQ 계수 $\lambda_j^k(m)$는 훈련기간(training period) 동안 훈련 심벌(training sequence)을 사용하여 LMS 알고리즘에 의해 계산할 수 있다. 이 때, 인접 부채널까지 고려해야 하므로 그 구조는 그림 4와 같이 2차원 형태로 확장된다. 그림에서 2차원 구조의 각 셀은 하나의 누산기를 가지고 있으며 그 값이 FEQ의 계수 값이다. 각 계수 값은 다음 식과 같은

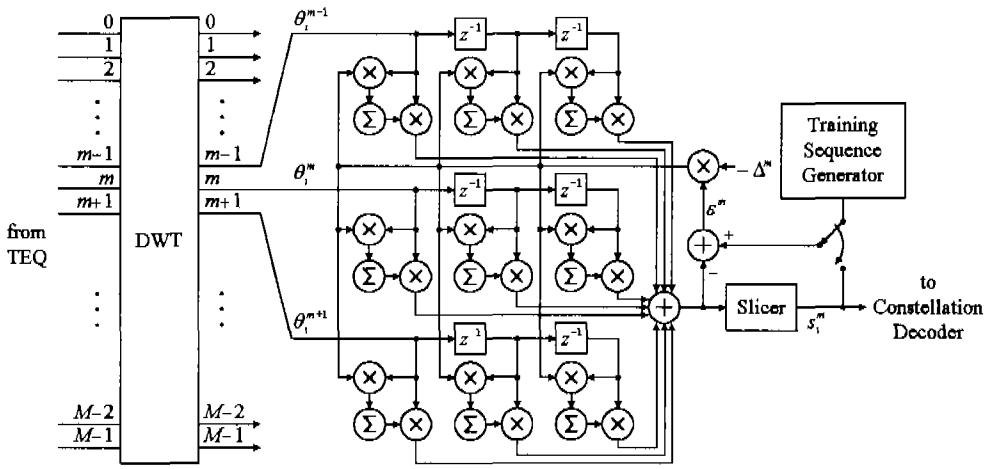


그림 4. 2차원 LMS 알고리즘을 사용한 FEQ의 구조 ($\nu=1$, $\eta=1$)

www.dbpia.co.kr

steepest descent 알고리즘으로 갱신한다. 시간 i에서의 $\lambda_j^h(m)$ 값을 $\lambda_j^h(m,i)$라고 정의하면,

$$\lambda_j^h(m,i+1)=\lambda_j^h(m,i)-\Delta^m\varepsilon_i^m\theta_{i+j}^{m+h} \quad (4)$$

이다. 여기서 ε_i^m은 FEQ의 출력 심벌과 원래의 입력 심벌과의 오류 값이며, Δ^m은 수렴 속도를 조절하기 위한 파라미터 상수이다. 수렴을 보장하기 위해서는 Δ^m값의 범위는 $0<\Delta^m<2/\Lambda^m$이어야 한다. Λ^m은 m번째 부채널 FEQ 입력 심벌의 자기상관행렬 고유치 최대 값이다[7]. 그림 5는 실제 훈련 과정에서 오류 값의 수렴 상태를 보여주고 있다.

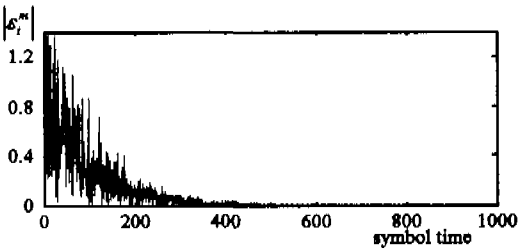


그림 5. 2차원 LMS 알고리즘의 수렴

훈련기간이 끝나면 decision-mode에서 결정한 심벌 값을 다시 사용하여 ε_i^m 값을 계산하고 FEQ의 계수 값을 계속 갱신할 수 있다.

Ⅳ. 모의 실험 결과

실험에 사용한 채널 임펄스 응답은 그림 6에 보인 바와 같은 VDSL 시험 선로 중 short range VDSL2이며 20M sample/s로 샘플링 되었다[8]. 사용 대역은 20MHz까지이고 부채널의 개수는 256, 필터 뱅크의 길이는 512로 하였다. 전체 전송 전력은 100Ω의 저항에서 11.5 dBm으로 하였으며, 선로 손상 요인으로는 20 self FEXT, -140 dBm/Hz의 AWGN을 부가하였다.

수신 신호의 품질은 SINR (signal-to-inteference-noise ratio)를 사용하였으며 특정 채널 m에서의 $SINR_m$은 다음과 같이 계산하였다. l번째 시간에 m번째 부채널에서 수신되어야 할 원래의 전송 심볼이 s_l^m이고, 실제 FEQ의 출력은 $\hat{s}_l^m$이라 할 때,

$$SINR_m=10\log E\left(\left|\frac{s_l^m}{s_l^m-\hat{s}_l^m}\right|^2\right) \quad (5)$$

이다.

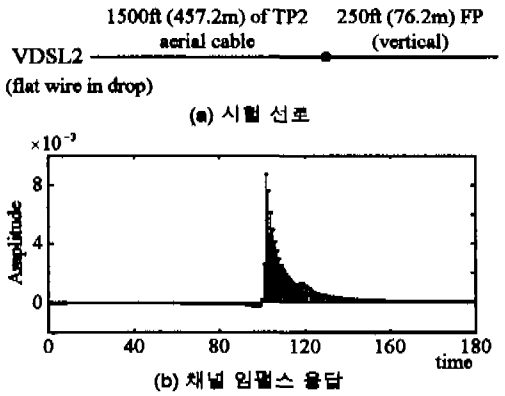


그림 6. VDSL2 short range 채널 임펄스 응답

먼저 그림 7에는 TEQ를 사용하지 않았을 때 신호 대 ISI, ICI 간섭의 SINR을 나타내었다. 그림 7(a)에서는 η를 1로 고정시키고 ν를 변화시켜 보았다. ν가 0에서 1로 높아질 때에는 저주파 대역에서 크게는 약 4 dB 정도의 개선이 있었고 1에서 2로 증가시켰을 때에는 거의 변화가 없었다. 그림 7(b)에서는 반대로 ν를 1로 고정시키고 η를 변화시켰다. 0에서 2까지 증가시키는 동안 저주파 대역에서 크게는 20 dB 이상 차이가 났으나, 2에서 3으로 증가시켰을 때에는 거의 차이가 보이지 않았다.

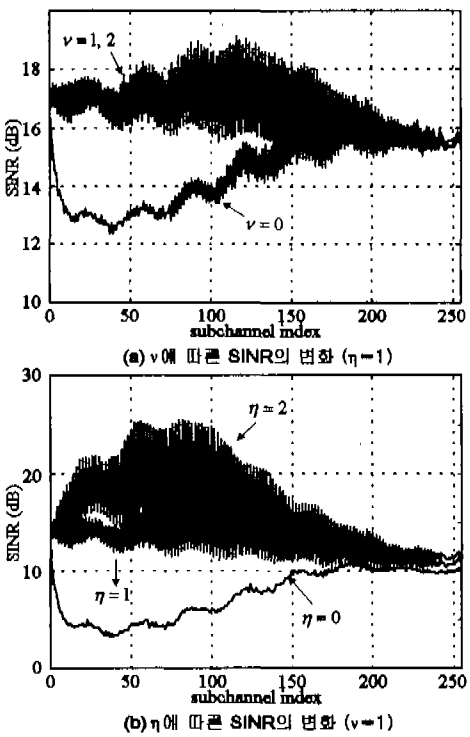


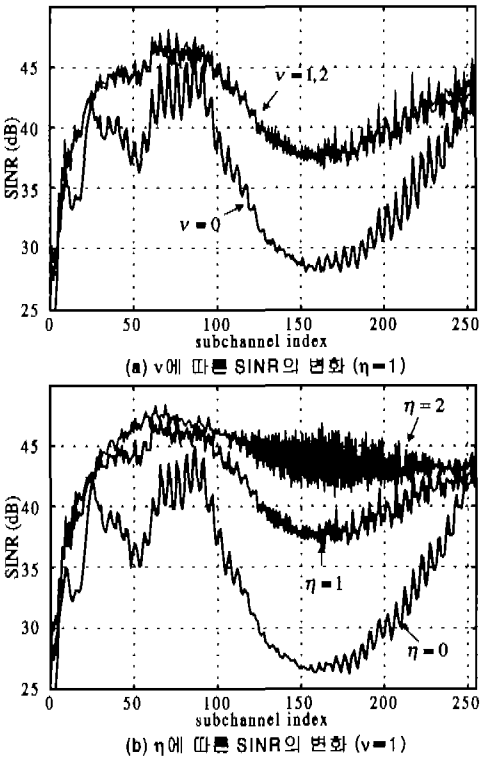
그림 7. TEQ 사용하지 않았을 때 SINR

www.dbpia.co.kr

그림 8에서는 TEQ-S에 21탭, TEQ-F에 5탭 등, 모두 25탭의 TEQ를 사용한 경우를 보여주고 있다. 이 때, ν의 변화에서는 0에서 1로 증가하는 경우에 최대 10 dB 가까이 두드러진 차이가 보였고, 그 이상 증가는 어느 경우나 차이가 거의 없었다. η의 변화에서는 0에서 2까지 증가시켰을 때에 고주파 대역에서 최대 15 dB 이상의 성능 향상이 있었으나, 그 이상은 역시 차이가 없었다.

실험 결과로 볼 때, 두 가지 경우 모두 η=2, ν=1 정도(총 15탭)를 사용하는 것이 적절함을 알 수 있다.

이 실험에서는 m이 1, 즉 필터의 길이가 부채널 개수의 2배가 되도록 하였으므로, 필터의 시간적 오버랩으로 인한 영향이 크지 않아 ν를 2 이상 늘리는 것이 큰 변화를 가져오지 못했다. 또한 그림 2에서 보았던 것처럼 원형 필터의 주파수 응답이 통과대역 밖에서는 빠르게 감쇠되어 주변 부채널에 주는 영향이 급격히 떨어지므로 η를 3 이상 늘려도 많은 성능 향상을 보여주지 않았다. 보다 우수한 특성의 원형 필터를 쓸수록 η를 적게 잡아주어도 같은 성능을 낼 수 있을 것이다. 단, 우수한 필터를 만들려면 필터의 길이가 증가해야 하므로 ν를 늘려야 할 필요가 생긴다.



(a) ν에 따른 SINR의 변화 (η=1)

(b) η에 따른 SINR의 변화 (ν=1)

그림 8. 25탭 TEQ 사용시 SINR

V. 결 론

DWMT 시스템의 FEQ를 위한 2차원 LMS 알고리즘에 대하여 살펴보았고 그 동작을 모의 실험으로 확인하였다. 2차원 LMS 알고리즘이 수렴함을 보였고, 그로 인하여 SINR이 향상됨을 볼 수 있었다.

시간 축 방향이나 부대역 방향으로 일정 크기 이상이 되면 FEQ의 성능이 거의 향상되지 않았으므로 필요 없는 비용을 줄이기 위해 적절한 FEQ 크기를 결정하는 것이 중요하다. 더불어 TEQ는 성능 향상에 결정적인 역할을 하지만, FEQ의 크기를 줄이기 위해 TEQ의 탭 개수를 늘릴 경우 TEQ의 비용이 증가하게 된다. 이상의 연구는 DWMT 기반 VDSL 시스템 구현시 등화기의 복잡도를 결정하는 기준으로 참고될 것이다.

참 고 문 헌

[1] J. S. Chow, J. C. Tu, J. M. Cioffi, "A discrete multitone transceiver for HDSL applications," *IEEE J. Select. Areas Commun.*, vol. 9, no. 6, pp. 895-908, Aug. 1991.

[2] S. D. Sandberg, M. A. Tzannes, "Overlapped discrete multitone modulation for high speed copper wire communications," *IEEE J. on Select. Areas Commun.*, vol. 13, no. 9, pp. 1571-1585, Dec. 1995.

[3] M. A. Tzannes, "System design issues for the DWMT transceiver," *ANSI TIE1.4, Contribution 93-067*, Mar. 1997.

[4] P. P. Vaidyanathan, *Multirate Systems and Filter Banks*, Prentice Hall, Englewood Cliffs, New Jersey, 1992.

[5] R. A. Gopinath, C. S. Burrus, "On cosine-modulated wavelet orthonormal bases," *CML TR-92-6*, Oct. 1993.

[6] D. F. Elliott, *Handbook of Digital Signal Processing Engineering Applications*, Academic Press., San Diego, 1987.

[7] J. G. Proakis, *Digital Communications, 3rd Ed.*, McGraw-Hill, New York, 1995.

www.dbpia.co.kr

[8] J. Cioffi, *Very-high-speed Digital Subscriber Lines - System Requirements*, ANSI T1E1.4/98-043R6, 1998.

[9] W. Y. Chen, *DSL Simulation Techniques and Standards Development for Digital Subscriber Line Systems*, Macmillian Technical Pub., Indianapolis, Indiana, 1998.

박 태 윤(Tae-yoon Park) 정회원

1995년 2월 : 전북대학교 컴퓨터공학과 졸업
1998년 2월 : 전북대학교 컴퓨터공학과 공학석사
1998년 3월~현재 : 전북대학교 컴퓨터공학과 박사과정
<주관심 분야> 신호처리, 멀티미디어통신

최 재 호(Jae-ho Choi) 정회원

1985년 : 노스캐롤라이나 주립대학교 전자공학과 졸업
1988년 : 노스캐롤라이나 주립대학교 전자공학과 공학석사
1993년 : 노스캐롤라이나 주립대학교 컴퓨터공학 공학박사
1990~1993년 : 미국 리서치 트라이앵글 연구소 시스템공학 연구센터 연구원
1997~1998년 : 한국 전자통신연구원 전송연구실 초빙 연구 교수
1994년~현재 : 전북대학교 전자정보공학과 조교수
<주관심 분야> 가입자망 전송기술, 멀티캐리어 시스템, 다차원신호처리, 영상통신

www.dbpia.co.kr