

# RS-길쌈 직렬연쇄부호에 대한 단일 및 이중 트렐리스 복호 방식 연구

정희원 임은정\*, 김동구\*

## Single and Double Trellis Decoding of RS-convolutional Concatenated Code

Eun Jeong Yim\*, Dong Ku Kim\* *Regular Members*

### 요 약

본 논문에서는 RS-길쌈 직렬연쇄부호의 단일 트렐리스와 이중 트렐리스 구조를 제안하고, 각각의 구조에 따라서 단일 트렐리스 복호 기법과 이중 트렐리스 복호 방식에 대한, AWGN과 주파수 비선택적 레일레이 페이딩 채널에서의 성능을 모의 실험을 통해서 연구하였다. (15,13)RS - (2,1,4)길쌈 직렬연쇄부호에 대해, 단일 트렐리스 복호 기법은 기존의 방식에 비해 평균 비트 오류율  $10^{-6}$ 을 얻기 위해 AWGN 채널에서 3.7dB의 이득을 얻었고, 주파수 비선택적 레일레이 페이딩 채널에서는 5.5~6dB 이득이 있다. 이중 트렐리스 기법은 페이딩 채널에서 평균 비트 오류율  $10^{-6}$ 을 얻기 위해 기존의 방법에 비해 3.5~3.8dB의 코딩 이득을 얻었다.

### ABSTRACT

This paper proposes single trellis and double trellis structures of RS-convolutional concatenated code for the high data rate transmission, and investigates and compares the performance of maximum likelihood decoding based on each trellis structure in AWGN and frequency flat Rayleigh fading channel. At BER  $10^{-6}$ , Single trellis decoding method gives 3.7dB over conventional decoding method on AWGN and provides 5.5~6dB gain over conventional decoding method on Rayleigh fading channel. Double trellis decoding method has 3.5~3.8dB gain over conventional decoding method on Rayleigh fading channel.

### I. 서론

연쇄 부호는 높은 오류 정정 능력을 갖고 있어서 우주 통신에 널리 사용되고 있으며, 차세대 이동 통신의 데이터 전송에 적합하다. RS-길쌈 직렬연쇄부호의 기존 복호 방식은 외부 복호기 및 내부 복호기로 구성된다. 기존 복호 방식에서 Viterbi 알고리즘을 이용한 내부 길쌈 복호기에서는 연판정 (soft decision decoding) 복호를 이용한 부호화 이득을 얻을 수 있지만 외부 복호기인 RS 복호기에서는 대수학적 복호 과정을 이용하므로 연판정 정보를 이용하지 못하는 것이 단점이었다.

최근 제안되고 있는 블록부호의 연판정 트렐리스 복호방법<sup>[1]</sup>을 RS 부호에 적용하면 기존에 제시된 방법에 비해 연판정 복호 이득을 얻게 되어 성능 향상을 가져온다. 본 논문에서는 직렬연쇄부호를 단일 트렐리스 구조와 이중 트렐리스 구조로 해석하여, 이를 이용한 단일 트렐리스 복호기 및 이중 트렐리스 복호기를 제안하였다. 대수학적 복호 방식에 비해 트렐리스 복호 방식은 코드를 최대 우도 (maximum likelihood) 복호를 하여, 최적의 평균 오류율을 구할 수 있다. 이러한 이유로 본 논문에서 두 가지 트렐리스 복호기를 제안하였고, 각 제안된 복호 방식의 성능을 모의 실험을 통해 연구하고, 이

\* 연세대학교 전기·전자공학과 이동통신 연구실(jeong@qycl.com)

논문번호: 00105-0317, 접수일자: 2000년 3월 17일

※ 이 연구는 정보통신연구관리단(IITA)지원으로 수행되었습니다.

를 기존 방식 및 길쌈 부호와 비교하였다.

2장에서는 RS 부호에 대한 트렐리스 해석법을 소개하고 3장에서 직렬연쇄부호의 이중 트렐리스 및 단일 트렐리스 구조와 복호 방식을 제시하고, 연판정 출력 Viterbi 알고리즘(SOVA)을 소개한다. 그리고 4장에서는 모의 실험을 통한 평균 오류율을 분석하고, 단일 트렐리스 및 이중 트렐리스 복호에 의한 성능을 기존 복호 방식에 의한 성능과 비교한다. 마지막으로 5장에서 결론을 내린다.

## II. RS 부호의 트렐리스구조

순환블록부호의 경우 생성 다항식을 가지고 트렐리스 다이어그램을 만들 수 있다<sup>[2]</sup>. GF(q)상의 생성 함수  $g(x) = g_0 + g_1x + \dots + g_{r-1}x^{r-1}$ 을 갖는 (n, k)순환부호의 부호기는 그림 1과 같이 시프트 레지스터 형태로 나타낼 수 있다.

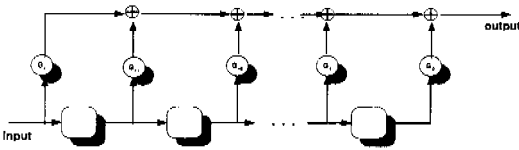


그림 1. (n, k) 순환부호의 비구조적 부호기

각 시간 지표 j에서 상태의 개수는

$$= \begin{cases} q^j & j=1, 2, \dots, r-1 \\ q^r & j=r, r+1, \dots, n-r \\ q^{n-j} & j=n-r+1, \dots, n \end{cases}$$

이며,  $j = r, \dots, n-r$ 에서는 반복적인 형태의 트렐리스 구조를 갖게 된다.

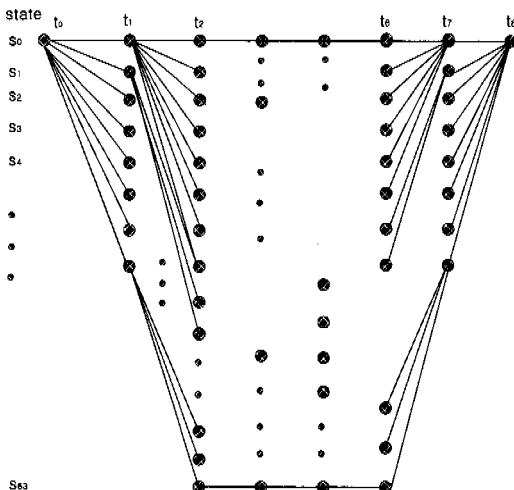


그림 2. RS(7, 5)부호의 트렐리스 구조

t개의 에러를 정정할 수 있는 RS 부호는 원시근 (primitive root) a의 연속적인 지수를 근으로 갖는 생성다항식으로 발생된다. 즉 다음과 같이 표현된다.

$$g(x) = (x - a^b)(x - a^{b+1}) \cdot \dots \cdot (x - a^{b+2t-1})$$

여기서, b는 임의의 양수이다. RS부호도 순환부호이므로 그림 1과 같은 부호기의 FIR 필터 형태를 이용하여 트렐리스 다이어그램을 표현할 수 있다. GF(2<sup>m</sup>)에서 생성된 RS부호는 2<sup>m</sup>개의 가능한 입력이 존재하며 각 시간 지표마다 최대 (2<sup>m</sup>)<sup>n-k</sup>의 상태가 존재하게 된다. 그림 2에 (7,5) RS부호의 트렐리스 구조를 나타내었다. t<sub>1</sub> ~ t<sub>8</sub>은 시간 지표의 의미하고 각 시간 마다 최대로 존재하는 64개의 상태를 S<sub>i</sub> (i=0, ..., 63)로 나타내었다.

## III. 직렬연쇄부호의 구조

### 1. 직렬연쇄부호의 이중 트렐리스 구조 및 복호 방법

RS 부호의 트렐리스 구조와 길쌈 부호의 트렐리스 구조를 이용하면, RS-길쌈 직렬연쇄부호는 이중 트렐리스 구조로 설명할 수 있다<sup>[3]</sup>. 이 경우 내부 길쌈 부호는 기존의 Viterbi 복호를 하고, 여기에 외부 RS 부호도 트렐리스 구조를 이용한 경판정 Viterbi 복호를 한다. 그림 3은 이중 트렐리스 복호 알고리즘(double trellis decoding algorithm)을 이용한 직렬연쇄부호의 구성도이다. 이렇게 두 개의 트렐리스를 이용하여 이중 트렐리스 복호를 하는 경우 두 가지 장점이 있다. 첫째는 트렐리스 복호는 최대 우도 복호이기 때문에 신드롬 복호에서 생길 수 있는 복호 실패 부분(decoding failure)있는 기존의 복호 방식에 비해 더 나은 성능을 보인다는 점이다. 둘째는 하드웨어 구현상의 효율성이다. 하나의 VA를 구현하는 하드웨어를 이용하여 RS 부호와 길쌈 부호를 모두 복호 할 수 있다.

하지만, 이중 트렐리스 복호는 두 가지 결점이 있다. 첫 번째 결점은 입력 SNR이 충분히 크지 않으면 내부 길쌈 부호의 복호 과정에서 연접 오류를 생성하여, 랜덤 오류를 정정하기에는 용이하지만 연접 오류에는 민감한 외부 RS 부호의 Viterbi 복호에서 성능 저하가 있다는 점이다. 두 번째는, 내부 길쌈 부호의 Viterbi 복호에서의 결과가 경판정이기 때문에 외부 RS 부호의 VA에서는 연판정 이득을 얻을 수 없다는 것이다<sup>[4]</sup>.

첫 번째 결점을 해결하기 위해서 연접 오류를 트

렐리스 구조에서 정정하기 용이한 랜덤 오류로 바꾸어야 한다. 연립 오류를 랜덤 오류로 바꾸기 위해 내부 인터리버의 종류를 바꾸거나 크기를 키워야 한다. 그래서, 본 논문에서는 기존 직렬연쇄부호 내부에 존재하는 심볼 블록 인터리버를 비트 블록 인터리버로 바꾸어 인터리버의 크기를 키웠다. 그림 3에서 보듯이 기존 방법에 비해 내부 심볼 인터리버가 비트 인터리버로 바뀌었고 RS 복호 방식이 트렐리스 복호로 바뀌었다.

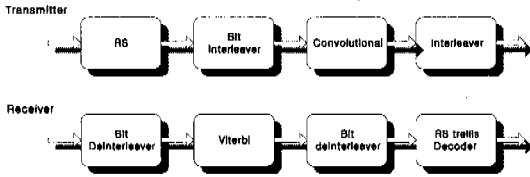


그림 3. 이중 트렐리스 복호 방법을 이용한 직렬연쇄부호의 구성도

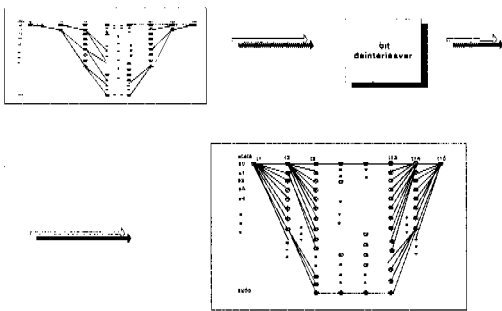


그림 4. 이중 트렐리스 구조의 블록도

그림 4는 직렬연쇄부호의 이중 트렐리스 구조이다. 직렬연쇄부호의 이중 트렐리스 다이어그램은 두 개의 트렐리스 구조와 그 사이에 비트 인터리버로 구성되어 있다. 그림 4에서 처음에 있는 트렐리스는 길쌈 부호의 트렐리스 구조이고, 그 다음의 트렐리스는 RS 부호의 트렐리스 구조이다.

2. 직렬연쇄부호의 단일 트렐리스 구조 및 복호 방식

이중 트렐리스 복호의 두 번째 단점을 해결하기 위한 방법으로써 RS 부호의 연판정 복호 방법이 필요하다. RS 부호를 연판정하기 위한 하나의 방법으로, 직렬연쇄부호를 단일 트렐리스 구조로 해석한다.

단일 트렐리스 구조는 길쌈 부호처럼 RS 부호도 연판정 복호 이득을 얻기 위해서 RS 부호의 트렐리스 구조와 길쌈 부호의 트렐리스 구조를 결합하였

다. 이 경우 내부 부호와 외부 부호간에 연관성이 있어야 하기 때문에 기존의 RS-길쌈 부호기 내부에 있는 인터리버를 제외하였다. 그림 5는 단일 복호 알고리즘을 이용한 직렬연쇄부호의 구성도이다<sup>5)</sup>.

그림 6은 단일 복호기로 해석하기 위해 인터리버를 제거한 직렬연쇄부호기의 구조이다. 길쌈 부호와 RS부호의 모든 저장 장치들을 하나의 부호기의 것으로 간주하여, 심볼 입력에 따른 상태 변화와 출력의 관계에 의해 트렐리스 다이어그램을 구성할 수 있다<sup>5)</sup>.

RS 부호에 하나의 입력 심볼(비이진 부호)이 들어오면 하나의 출력 심볼이 나온다. 길쌈 부호는 이진 부호의 부호화 과정이므로 길쌈 부호기로 입력되기 전에 RS 부호기의 출력인 심볼을 비트로 바꾼다. 이러한 이진 부호와 비이진 부호 사이의 관계 때문에 하나의 트렐리스 다이어그램으로 표시하면 심볼 입력과 상태의 천이간에 동기가 맞지 않아 하나의 심볼 입력에 대해 m(심볼 하나를 비트로 바꾸었을 때의 수) × 2개의 출력이 나오기까지 입력 지연이 있지만 입력에 따른 부호어와 그에 따른 다음 부호어에 영향을 미치게 되는 상태로의 천이를 나타내어 주면 전체 직렬연쇄부호를 나타내어 주는 트렐리스 다이어그램의 구조를 얻는다.

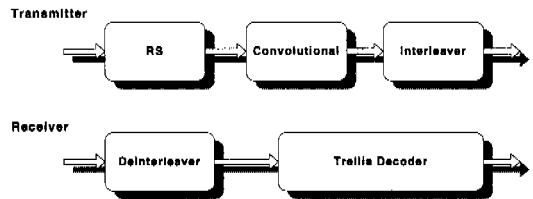


그림 5. 단일 복호 알고리즘을 이용한 직렬연쇄부호의 구성도

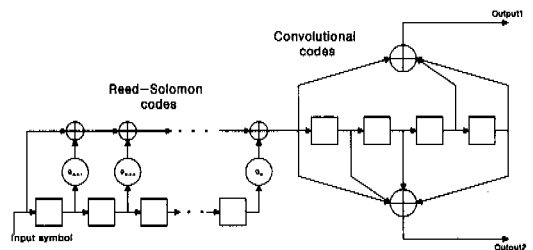


그림 6. 인터리버를 제거한 직렬연쇄부호기의 단일구조해석

그림 7은 직렬연쇄부호의 단일 트렐리스 구조를 나타낸다. 트렐리스 다이어그램 전체 구조는 RS 부호의 트렐리스 다이어그램 구조를 가지고 있으며 각 가지(branch)에는 RS 부호와 길쌈 부호에 의해

최종적으로 생성되는 부호어가 표시된다.  $t_i$ 에서  $t_{i+1}$ ( $i = 1, 2, \dots, 16$ )로 연결할 때 각 시점의 상태 ( $G_0 \sim G_{255}$ )는 RS 부호기의 상태를 의미하며, 그 사이에 존재하는 상태( $S_0 \sim S_{15}$ )는 길쌈 부호기의 상태이다. 이렇게 전체 상태는 RS 부호기와 길쌈 부호기의 전체 상태( $G_i, S_j$ )로서 결정되기 때문에 Viterbi 알고리즘을 적용하여 복호할 경우 한 심볼 입력에 의해 부호화 된 모든 비트들에 대한 metric을 비교한 후에 선택할 하나의 경로(surviving path)를 결정하여 더 많은 신뢰도를 가지고 복호한다<sup>[5]</sup>.

$$\sum_k x_k^{(m)} \cdot \hat{u}_k \log \frac{1 - \hat{p}_k}{\hat{p}_k} \quad (2)$$

여기서  $x_k^{(m)} = \pm 1$ 은  $m$ 번째 정보 시퀀스의  $k$ 번째 심볼이다. 첫 번째 단계에서 연관정 값을 전달하기 때문에 첫 번째 단계 Viterbi 알고리즘을 연 출력 Viterbi 알고리즘(soft-output Viterbi Algorithm)이라고 부를 것이다. 그리고 두 번째 단계로 전달되는 연관정 값은 다음과 같다.

$$\hat{\Lambda}_k = \hat{u}_k \hat{L}_k \quad (3)$$

여기서  $\hat{L}_k = \log \frac{1 - \hat{p}_k}{\hat{p}_k} \geq 0$ 이다.

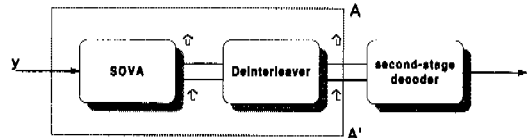


그림 8. 신뢰 정보를 가지고 있는 복호기

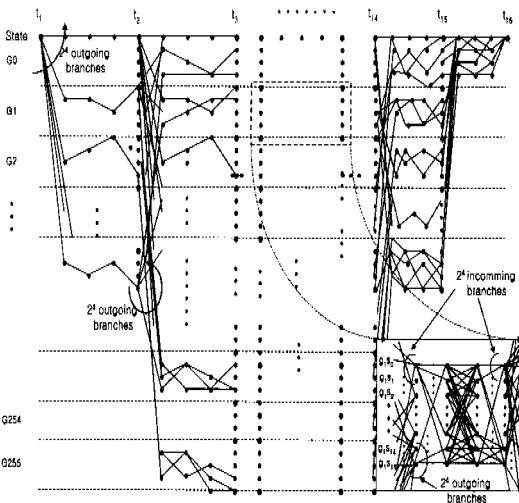


그림 7. 직렬연쇄부호의 단일 트렐리스 구조 ((15,13) RS 부호, (2,1,4) 길쌈 부호)

### 3. 연관정 출력 Viterbi 알고리즘

연쇄부호를 복호할 때, 첫 번째 단계에서 경관정 값에 덧붙여서 어떤 신뢰정보를 두 번째 단계에 보낸다면, 두 번째 단계의 성능이 향상될 수 있다고 가정한다. 이러한 방법은 그림 8에 나타내었다.

첫 번째 복호기에서는 수신된 시퀀스  $y$ 를 가지고 복호 작업을 수행한 후에 심볼 시퀀스  $u'$ 의 예측값  $\hat{u}'$ 을 다음 단계로 전달한다<sup>[4]</sup>. 이때 각 심볼에 대한 확률 예측값을 전달하기를 원하기 때문에 이에 대한 수학적 전개를 제시하고자 한다. 이 심볼이 옳지 않게 검출될 확률을 다음과 같다.

$$p_k' = \text{Prob}\{\hat{u}_k' \neq u_k'\} \quad (1)$$

만일 두 번째 복호기에서 최대 우도 검출(Maximum likelihood detection)을 수행한다고 가정할 경우, 최적의 최대 우도 메트릭은 다음과 같다.

## V. 시뮬레이션 및 결과 고찰

본 논문에서 제안된 직렬 연쇄 부호의 단일 트렐리스 복호 기법과 이중 트렐리스 복호 방식에 대한 AWGN과 주파수 비선택적 레일레이 페이딩 채널에서의 성능을 모의 실험을 통해서 연구하였다. 또한 이중 트렐리스 구조를 가지고 길쌈 부호를 복호하기 위해서는 SOVA를, RS 부호를 복호하기 위해서는 Viterbi 알고리즘을 사용하여 (15,13)RS-(2,1,4) 길쌈 직렬연쇄부호의 복호를 수행하였다. 그리고 결과를 기존 복호 방식((15,13)RS 부호는 대수학적 복호를, (2,1,4)길쌈 부호는 Viterbi 복호를 수행하는 방식)과 비교 분석하였다.

### 1. AWGN 환경에서의 결과

그림 9는 AWGN 채널에서의 평균 비트 오류율이다. 그림 9에서 보면, 평균 비트 오류율  $10^{-6}$ 에서 단일 트렐리스 복호 방식은 기존의 복호 방식에 비해 3.7dB, 이중 트렐리스 복호 방식은 0.5dB 이득을 보이고 있다. 이중 트렐리스 복호 방식에 비해 단일 트렐리스 복호 방식이 더 좋은 성능을 보이는 것은 단일 트렐리스의 경우 RS 부호와 길쌈 부호 모두 연관정 복호로 인한 연관정 이득을 얻고 있기 때문이다. RS 부호가 경관정 복호를 함에도 불구하고 이중 트렐리스 복호 방식 기존의 방식에 비해

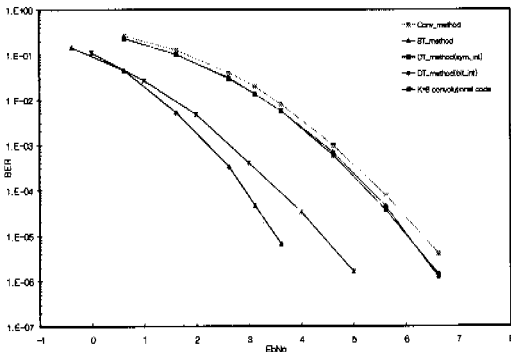


그림 9. AWGN에서 단일 트렐리스 및 이중 트렐리스 복호 방식과 기존 복호 방식의 BER (인터리버 크기 = RS 부호어 한 개)

성능이 0.2~0.5dB 정도 좋은 것은 RS 부호가 이상적인 부호(perfect code)가 아니어서 대수학적 복호의 경우 최대 우도 복호(maximum likelihood decoding)를 수행하지 못하고, 트렐리스 복호 방식만이 최대 우도 복호(maximum likelihood decoding)를 수행하기 때문에 나타나는 결과이다. 트렐리스 부호의 성능은 높은 SNR에서 부호율 보다  $d_{free}$ 에 의해 결정이 되기 때문에  $d_{free}$ 를 기준으로 비교 부호를 선택하였다. 단일 트렐리스 구조의  $d_{free}$ 와 동일한  $d_{free} = 10$ 을 갖는 K=8 길쌈 부호와 비교하였을 때, 단일 트렐리스 복호 방식은 K=8인 길쌈 부호에 비해  $10^{-6}$  BER에서 약 1dB 성능 향상이 있다. 이것은  $d_{free}$ 가 동일할지라도 부호어의 분포가 다르기 때문이다. 중간에 나타나는 그래프는 이중 트렐리스 복호 방식에서 내부 인터리버를 심볼 인터리버와 비트 인터리버를 사용한 결과이다. 내부 인터리버의 크기가 RS 부호어 길이 하나만을 모은 경우는 길쌈 복호기에서 나오는 출력을 충분히 랜덤화하지 못할 정도로 크기가 작기 때문에 비트 인터리버의 효과가 나타나지 않았다. 인터리버의 크기를 RS 부호어 하나로 제한한 이유는 모의 실험상편의 때문이다.

그림 10은 내부 인터리버 및 채널 인터리버의 크기를 변화시켜 가면서 나타나는 평균 오류율을 보여준다. AWGN에서는 채널 인터리버의 크기를 증가시켜도 성능의 변화가 거의 나타나지 않기 때문에 채널 인터리버의 크기를 8192로 고정시킨다. 그리고 내부 인터리버를 사용하는 이중 트렐리스 복호 방식에 대한 성능 변화를 관찰하였다. 내부 인터리버로 비트 인터리버를 사용하고 있는 이중 트렐리스 복호 방식은 성능 향상을 관찰할 수 있다.

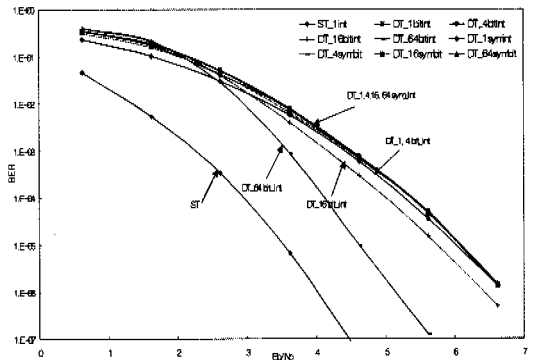


그림 10. AWGN에서 인터리버의 크기를 RS 부호어 1, 4, 16, 64개를 모은 경우에 대한 BER

내부 인터리버로 심볼 인터리버를 사용하는 경우는 그림 10의 가장 오른쪽에 나타나는 선들이며, 인터리버의 크기를 키워도 성능의 변화가 거의 없음을 보여준다. 평균 비트 오류율  $10^{-6}$ 에서 이중 트렐리스 복호(비트 인터리버를 사용하는 경우)의 경우 내부 인터리버 크기를 60, 240, 960, 1920비트로 증가시키면 0.5 ~ 2dB 부호 이득이 있었다. 이것은 이중 트렐리스 복호 방식에서 비트 인터리버를 사용하는 경우 심볼 인터리버를 사용하는 경우보다 더 큰 이득을 보일 수 있음을 보여준다.

## 2. 주파수 비선택적 레일레이 페이딩 채널에서의 성능 분석

본 실험은 주파수 비선택적 레일레이 페이딩 채널에서 단일 트렐리스 복호 방식과 이중 트렐리스 복호 방식의 성능을 기존 복호 방식의 성능 및 K=8 길쌈 부호의 성능과 비교하였다. 채널의 변화는 비트의 시간 구간과 도플러(doppler) 주파수의 비율로 구분하였다. 결과 그래프에서  $f_d$ 는 도플러 주파수를 의미하고  $T_c$ 는 부호화 된 비트의 시간 간격을 의미한다.  $f_d T_c$ 의 값이 작으면 작을수록 느린 페이딩임을 의미하고 이는 채널 에러가 발생하는 경우 더 큰 연접 에러가 발생하는 것을 의미한다. 본 연구에서는  $f_d T_c$ 가 1/3인 경우와 1/10인 경우에 대해서만 실험해 보았다. 기존의 복호 방식과 이중 트렐리스 복호 방식은 내부 인터리버의 크기와 채널 인터리버의 크기를 모두 변화해가면서 실험을 수행하였고, 단일 트렐리스 복호 방식과 K=8 길쌈 부호의 경우는 내부 인터리버가 존재하지 않는 관계로 채널 인터리버의 크기만을 변화해 가면서 실험을 수행하였다. 인터리버의 크기가 증가하면

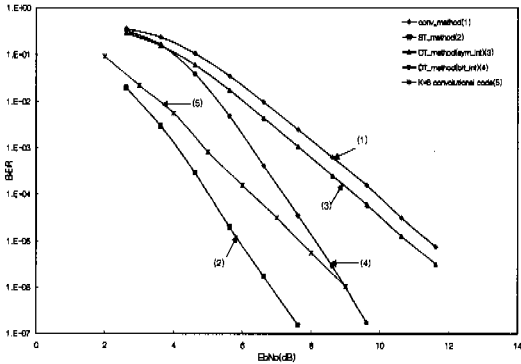


그림 11. 인터리버의 크기를 RS 부호어 16개를 모은 경우에 대한 BER ( $f_dT_c = 1/3$ )

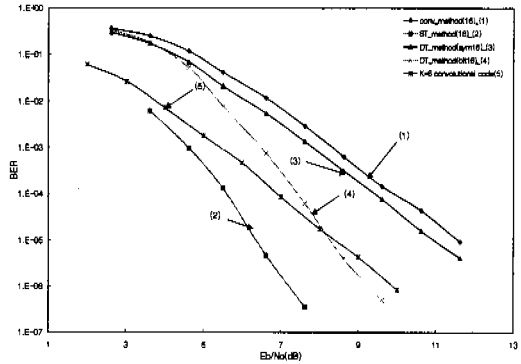


그림 12. 인터리버의 크기를 RS 부호어 16개를 모은 경우에 대한 BER ( $f_dT_c = 1/10$ )

모의 실험에 필요한 시간이 그만큼 증가하므로 인터리버의 크기를 일부(RS 부호어 16개모은 크기) 제한하여 모의 실험을 수행하였다.

그림 11은  $f_dT_c = 1/3$ 인 레일리 페이딩 채널에서 인터리버 크기는 RS 부호어 16개를 모은 경우의 결과 그래프이다. 그래프에서 (2)와 (4)를 비교하면, 단일 트렐리스 복호 방식은 이중 트렐리스 복호(비트 내부 인터리버를 가지고 있는 경우) 방식에 비해 평균 오류율  $10^{-6}$ 에서 2dB 성능 향상이 있다. 이는 단일 트렐리스 복호 방식의 경우 RS 부호와 길쌈 부호를 하나의 복호기에 의해 복호하기 때문에 동시에 채널 에러를 정정하면서도 두 부호가 모두 연판정 이득을 얻을 수 있어서 나타나는 결과이다. 평균 오류율  $10^{-6}$ 에서 기존의 복호 방식에 비해 단일 트렐리스 복호 방식은 6dB 부호 이득을 얻고, 이중 트렐리스 복호(비트 내부 인터리버를 사용하는 경우) 방식은 3.8dB이득을 보인다. (2)와 (5)를 비교하였을 경우는 단일 트렐리스 구조의 성능이 K=8 길쌈 부호의 성능에 비해 약 2.5dB 이득이 있음을 확인할 수 있다.

그림 12는  $f_dT_c = 1/10$ 인 레일리 페이딩 채널에서, 인터리버 크기는 RS 부호어 16개를 모은 경우에 대한 결과 그래프이다. 이 결과 그래프에서도  $f_dT_c = 1/3$ 인 경우와 동일한 현상이 나타난다. RS 부호와 길쌈 부호가 모두 연판정 이득을 얻는 단일 트렐리스 복호 방식이 이중 트렐리스 복호 방식(비트 내부 인터리버를 사용하는 경우)에 비해 더 좋은 성능을 보이고 있으며, 단일 트렐리스 복호 방식의 성능이 K=8 길쌈 부호의 성능에 비해 2.5dB 이득이 있다. 그래프 (2)와 (4)를 비교해 보면 평균 오류율  $10^{-6}$ 에서 단일 트렐리스 복호 방식이 이중

트렐리스 복호 방식(비트 내부 인터리버를 사용하는 경우)에 비해 2dB 부호 이득이 있음을 확인할 수 있다. 기존의 복호 방식에 비해서는, 평균 오류율  $10^{-6}$ 에서 단일 트렐리스 복호 방식은 5.5dB 이득을 보이고 있고, 이중 트렐리스 복호 방식(내부 비트 인터리버를 사용하는 경우)은 3.5dB 이득을 보이고 있다.

### 3. 연판정 출력 Viterbi 알고리즘(SOVA)을 이용한 복호를 수행한 경우의 성능 분석

이중 트렐리스 복호 방식에서 RS 부호에 연판정 결과를 넣을 경우 성능이 어느 정도 향상이 되는지 알아보기 위해 SOVA를 적용하여 이에 대한 모의 실험을 수행하였다. 모의 실험상의 편의를 위해, 레일리 페이딩 채널에서의 경우 인터리버의 크기를 RS 부호어 16개를 모은 두 가지 경우로 제한한다.

우선 이중 트렐리스 구조를 이용하고 길쌈 부호를 복호하기 위한 알고리즘으로 SOVA, RS 부호를 복호하기 위한 알고리즘으로 Viterbi 알고리즘을 사용하여 (15,13) RS - (2,1,4)길쌈 직렬연쇄부호의 복호를 수행하였다. 이번 절에서 제시하는 그래프들 중 (1)은 단일 트렐리스 복호의 결과를, (2)은 이중 트렐리스 복호 중 RS 부호가 경판정 복호를 수행하고 있는 결과를, (3)은 이중 트렐리스 복호 중 RS 부호가 연판정 복호를 수행하는 결과를, (4)은 기존의 복호 방식을 이용하여 복호한 결과를 나타낸다. 이때 이중 트렐리스 복호 방법은 내부 인터리버로 비트 인터리버를 사용하고 있다.

그림 13은  $f_dT_c = 1/3$ 인 주파수 비선택적 레일리가 페이딩 채널에서의 결과 그래프이다. 평균 오류율(BER)  $10^{-6}$ 에서 RS 부호를 연판정 복호한 이중

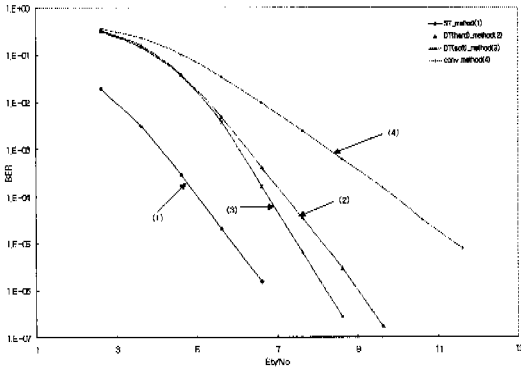


그림 13. 레일리 페이딩 채널에서의 BER(SOVA, 인터리버의 크기 = RS 부호어 16개,  $f_d T_c = 1/3$ )

트렐리스 복호 방법(3)이 RS 부호를 경관정 복호한 경우(2)보다 약 1dB 성능 향상이 있다. 하지만 단일 트렐리스 복호 방식에 비해서는 (3)번 그래프의 성능이 좋지 않다. 이것은 이중 트렐리스 복호 방식에 SOVA를 사용하여, RS 부호에서 연관성 이득을 얻더라도 단일 트렐리스 복호 방식의 성능에 많이 접근하지 못하는 것을 보여준다.

그림 14는  $f_d T_c = 1/10$  인 레일리 페이딩 채널에서의 결과 그래프이다. 앞에서 제시한  $f_d T_c = 1/3$  인 레일리 페이딩 채널에서의 결과와 동일한 현상이 나타나고 있다. 그림 14를 보면, 오류율(BER)  $10^{-6}$ 에서 RS 부호를 연관정 복호한 이중 트렐리스 복호 방법이 RS 부호를 경관정 복호한 경우 보다 약 0.8dB 정도 성능이 우수한 것으로 나타났다.

### VI. 결론

본 연구에서는 블록 부호에 대한 트렐리스 구조

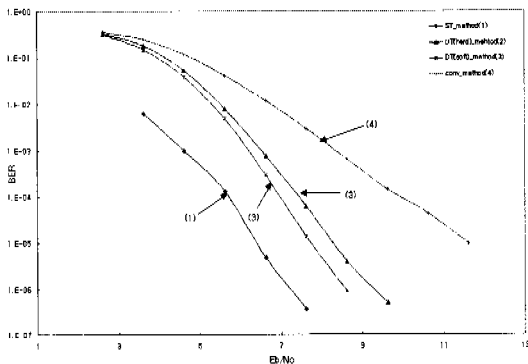


그림 14. 레일리 페이딩 채널에서의 BER(SOVA, 인터리버의 크기 = RS 부호어 16개,  $f_d T_c = 1/10$ )

해석법을 RS-길쌈 직렬연쇄부호에 적용하여서 연쇄 부호의 단일 및 이중 트렐리스 구조를 이용한 복호기를 제안하고, 이를 모의 실험하여 평균 비트 오류율을 분석하였다.

AWGN 채널에서 평균 비트 오류율  $10^{-6}$ 을 얻기 위해서 단일 트렐리스 복호는 기존의 복호 방법에 비해 3.7dB 이득이 있고, 이중 트렐리스 복호는 기존의 복호 방식에 비해서 0.5dB 이득이 있다. 단일 트렐리스 복호는 동일한  $d_{free}$ 를 갖고 있는 K=8 길쌈 부호에 비해 약 1dB 성능 향상이 있다. AWGN에서는 채널 인터리버의 크기로 인한 성능 변화가 없기 때문에 채널 인터리버의 크기를 8192로 고정시키고, 내부 인터리버의 크기를 RS 부호어 1개 모은 경우에서 RS 부호어 64개 모은 경우까지 증가시킨 결과 이중 트렐리스 복호기는 0.5dB~2dB 이득을 얻는다. RS 부호어 16개를 모은 인터리버를 사용한 경우,  $f_d T_c = 1/3$  인 페이딩 채널에서는 평균 비트 오류율  $10^{-6}$ 을 얻기 위해 단일 트렐리스는 기존 복호 방법에 비해 약 6dB 이득이 있고, 이중 트렐리스 복호(RS 부호를 경관정 복호한 결과)는 기존의 복호 방식에 비해 3.8dB 이득이 있다. K=8 길쌈 부호에 비해서는 단일 트렐리스 복호 방식이 2.5dB 성능 향상이 있다. 길쌈 부호의 트렐리스 구조에 SOVA를 적용하여 RS 부호가 연관정 복호를 수행할 수 있게 하였을 때, 평균 오류율  $10^{-6}$ 을 얻기 위해서 페이딩 채널에서는 1~1.5dB 이득을 보인다. 하지만 단일 트렐리스 복호에 비해서는 성능이 좋지 않다. 이것은 외부 부호로써 RS 부호를 연관정 복호를 하는 것에는 한계가 있음을 보여준다.

본 논문에서는 복잡도와 모의 실험상의 편의를 고려하여 (15,13) RS 부호와 (2,1,4) 길쌈 부호로 이루어진 직렬연쇄부호를 사용하였는데 더 나은 성능을 기대하기 위해서는 복잡도가 높은 부호에 대한 연구가 필요하다.

### 참고 문헌

- [1] Marc P.C. Fossorier, Shu Lin, "Soft-Input Soft-Output Decoding of Linear Block Codes on Ordered Statistics," in Proc. *IEEE Globecom* conf. pp2828 ~2833, November, 1998
- [2] JACK K. WOLF, "Efficient Maximum Likelihood Decoding of Linear Block Codes Using a Trellis," in Proc. *IEEE Transactions on*

Information Theory, vol. IT-24, NO.1 January 1978

- [3] Eun Jeong Yim, Dong Ku Kim, "Performance of Single Trellis Decoder and Double Trellis Decoder of ReedSolomon-Convolutional Codes," The 4th CIC, Vol 2, pp. 116-120, 1999
- [4] J. Hagenauer and P. Hoeher, "A Viterbi Algorithm with Soft-Decisions Outputs and Applications," in Proc. IEEE Globecomm conf.(Dallas. TX, Nov. 1989), pp1680 ~1686
- [5] S.H. Ahn, Dong Ku Kim, " Single Trellis Decoding of Reed-Solomon and convolutional Concatenated Codes," IEE letter, vol. 35, No 2, January, 1999

임 은 정(Eun Jeong Yim)

정회원



1998년 2월 : 연세대학교

전파공학과 졸업

2000년 2월 : 연세대학교

전기·컴퓨터공학과 석사

2000년 3월~현재 : 연세대학교

전기·전자공학과

박사과정

<주관심 분야> 전자공학, 통신공학

김 동 구(Dong Ku Kim)

정회원

한국통신학회 제24권 제1B호 참조

현재 : 연세대학교 기계전자공학부 부교수