

# 다중BOX분할기법을 이용한 MOSFET의 강반전에서의 I-V 모델링

정희원 노영준\*, 김철성\*\*

## The I-V Modelling in the Strong Inversion of MOSFET using the Multiple Box Segmentation Method

Young-Joon Noh\*, Cheol-Sung Kim\*\* *Regular Members*

### 요 약

본 논문에서는 계단근사법이 아닌 다중box분할기법을 이용하여 증가형 MOSFET의 강반전조건하에서의 I-V 모델링을 제안한다. 즉, 이온주입된 MOSFET의 강반전층의 깊이를 다중box분할기법에 의하여 구하고, 이 깊이에서의 이동전하농도 및 수직전계 의존 LMS이동도 모델에 의한 이동도를 구하였다. 그리고 이들 파라미터들을 바탕으로 드레인전압에 대한 드레인 전류식을 유도하였다. 제안 드레인전류식의 타당성을 검증하기 위하여 게이트 전압을 변화시켜 가면서, 제안된 I-V 모델링에 대해 모의 실험을 수행하고 Charge-sheet 모델에 의해서 구한 드레인 전류치와 비교하였다. 모의실험수행결과 유사한 I-V특성을 나타냄을 확인하였다.

### ABSTRACT

In this paper, we present the drain current equation of the enhancement MOSFET under the strong inversion condition using not the approximation step but the multiple box segmentation method. That is, the proposed drain current model is implemented from the inversion layer depth extracted using the multi-box segmentation method and the mobile electric charge concentration and the mobility which is based on a vertical field dependent LSM mobility model in its depth. This I-V modelling was simulated under various gate voltage conditions. The results show that the proposed drain current values have similar I-V characteristics with the drain current values which are simulated by the Charge-sheet model.

### I. 서론

지금까지는 General Charge Sheet 모델<sup>[1][2][3][4]</sup>로부터 시작하여 모든 반전영역에서의 유효한 드레인 전류식을 유도하였다. 즉, 반전상태에서의 MOS 시스템 특성을 나타내는 potential balance식과 charge balance식 그리고 전하량과 potential의 관계식들을 이용하여 단위면적당 반전층전하량  $Q_i'$ 를 표면전위  $\phi_s$ 의 함수로서 나타내고, 강반전시 전류는 모두 drift에 기인하여 흐르기 때문에 드레인 전

류를 소스쪽 표면전위  $\phi_{sl}$ 에서부터 드레인 쪽 표면전위인  $\phi_{sd}$ 까지  $Q_i'$ 를 적분함으로써 구하였다. 그리고 이온주입시 깊이에 따라 다른 불순물농도를 갖기 때문에 단일불순물농도로 하기 위해서 계단적으로 근사화시키고, 이때 계단근사가 implant profile의 폭과 같게 하기 위하여 가하는 채널-기판 전압의 임계치  $V_T$ 와 단자에 인가되는 소스전압  $V_{SB}$ 와 드레인전압  $V_{DB}$ 의 크기에 따라 3가지 경우로 나누어 드레인전류식을 유도하였다. 따라서, 이온주입된 MOSFET의 표면의 불순물농도는

\* 재능대학 정보통신과 nohy@mail.jnc.ac.kr

\*\* 인하대학교 전자공학과 kimcs@mail.inha.ac.kr

논문번호: 00422-1030 접수일자: 2000년 10월 30일

Gaussian profile을 갖기 때문에 이러한 계단근사법에 의한 드레인전류식의 유도는 정확성을 기하기 어렵다.

본 논문에서는 이러한 문제점을 해결하기 위해서 계단근사법에 의한 개략화가 아닌 표면깊이에 따르는 이온주입농도를 다중'box'로 분할하여 미세하게 나누고 각 'box'단위별로 수치해석하므로써 가능한 원래의 불순물농도를 최대한으로 적용하였다. 즉, 표면으로부터의 수직방향을 범좌표계의 y방향으로 하고, 이온주입에 의한 Gaussian분포를 Δy의 일정한 간격의 'box'로 분할하고<sup>5)</sup>, 각 분할점에 해당하는 불순물농도가 각 'box'내에서는 균일하다고 가정하여 수치해석하므로써 반전층의 깊이와 이동전하농도 및 반전층내 수직전계를 구하고 이들을 파라미터로 하여 n MOSFET의 강반전에서의 I-V모델링을 제안하였다.

논문의 내용의 전개는 다음과 같다. 이온주입농도를 고려한 Poisson의 방정식으로부터, 수직전계를 구하는 식을 유도하여 bulk potential을 기준으로한 각 'box'의 상부 경계면까지의 수직전계를 구한 다음, 각 'box'의 농도와 각 'box'간 폭 Δy에 의한 potential drop을 고려하여, 각 'box'의 하부 경계면의 potential을 구하므로써 이같은 연쇄적 연산법에 의하여 각 'box'의 상하경계면의 vertical potential  $\phi(y_n)$ 를 구한다. 그리고 이  $\phi(y_n)$ 로부터 이온주입농도를 고려한 각 'box'별 반전전하농도  $n(y_n)$ 를 구하고 이  $n(y_n)$ 의 평균전자농도가 강반전에서 요구하는 이동전하농도까지를 강반전층에서의 반전층깊이로 하여, 강반전층의 깊이  $T_{inv}$ 를 결정하고, 표면전위와 반전층의 하한 potential로 반전층내의 수직전계를 구하고, 이 수직전계를 이용하여 수직전계의존 이동도모델인 LSM모델에 의하여 반전층내 실효이동도  $\mu_{inv}$ 를 구하였다. 즉, 본 논문에서는 새로운 'box' 분할기법을 이용하여 반전층의 깊이와 반전층내의 이동전하농도 및 이동도를 수치화하고, 이들을 파라미터로 하여 n MOSFET의 강반전에서의 I-V모델링을 하였다. 검증을 위하여 본 논문에서 제안된 I-V모델링과 기존의 Charge-sheet모델링에 의한 I-V특성치의 비교결과를 제 4절에 나타냈다.

## II. 이동전하농도 해석

어닐링한 implant 농도  $N_{ion}(y)$ 는 다음 식에 의하여 Gaussian profile로 분포된다.

$$N_{ion}(y) = \frac{D_I}{\sqrt{2\pi} \sqrt{(\Delta R_P)^2 + 2Dt}} \exp\left[-\frac{1}{2} \left(\frac{y - R_P}{\sqrt{(\Delta R_P)^2 + 2Dt}}\right)^2\right] \quad (1)$$

$$N(y) = N_{ion}(y) + N_{BC} \quad (2)$$

여기서,  $D_I$ 는 단위면적당 주입원자들의 수이고,  $R_P$ 는 projected range로 웨이퍼내부로 침투한 주입원자들의 통과거리이고  $\Delta R_P$ 는 이온주입된 깊이에서의 standard deviation이며,  $N_{BC}$ 는 원래의 기판농도이다.

본 논문에서는  $3 \times 10^{16} [cm^{-3}]$ 의 기판농도를 갖는 p형 Si 웨이퍼에 도우즈(dose) 농도  $1.7 \times 10^{12} [cm^{-2}]$ 의 보론을 100[KeV]의 에너지로 가속하고 1000[°C] 에서 30분간 어닐링을 한 n MOSFET를 기본 시료로 하였으며, 이때 이온주입의 범위와 폭을 나타내는  $R_P$ 와  $\Delta R_P$ 는 주입된 불순물의 종류뿐만 아니라 주입이온 빔의 에너지의 크기에 의존하며, 이들의 값들은 위에서 주어진 조건하에서  $R_P \approx 3.07 \times 10^{-5} [cm]$ ,  $\Delta R_P \approx 6.9 \times 10^{-6} [cm]$ <sup>6)</sup>로 된다.

그림 1은 본 논문에서 제안한 다중'box'분할기법을 이용하여  $Si - SiO_2$  계면에서 bulk방향으로 Δy 간격으로 채널을 'box' 형태로 균일하게 세분하고 각 절점에서의 도펀트농도를 기준으로 annealed profile를 나타낸 것이다.

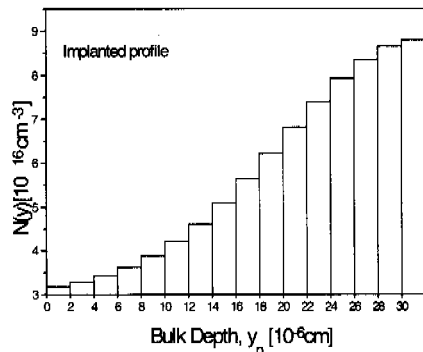


그림 1. 다중'box'분할된 채널

부가된 이온주입농도를 고려할 경우 Poisson의 방정식은 다음과 같다.

$$\frac{d^2 \phi(y)}{dy^2} = -\frac{q}{\epsilon_S} [p_0 e^{-\frac{\phi(y)}{\phi_i}} -$$

$$n_{p0} e^{\frac{\phi(y) - V_{CB}}{\phi_t}} - N_{ion}(y) - N_A] \quad (3)$$

식 (3)의 양변을  $\phi(y_n) \leq \phi(y) \leq \phi(y_{n+1})$  범위내에서의 정적분을 취하고, 각 'box'내의 수직전계  $E(y_{n,n+1})$ 를 구한값은 다음과 같다,

$$E(y_{n,n+1}) = \sqrt{\frac{2qN_A}{\epsilon_S}} \left[ \phi_t \left( e^{-\frac{\phi(y_n)}{\phi_t}} - e^{-\frac{\phi(y_{n+1})}{\phi_t}} \right) + \phi_t e^{-\frac{-2\phi_F(y_n) - V_{CB}}{\phi_t}} \left( e^{\frac{\phi(y_n)}{\phi_t}} - e^{\frac{\phi(y_{n+1})}{\phi_t}} \right) + (1 + N_{ion}(y_n)/N_A)(\phi(y_n) - \phi(y_{n+1}))^{1/2} \right] \quad (4)$$

그리고,  $\phi(y_{n+1})$ 을  $\phi(y_\infty) = 0$ , 즉 bulk내의  $y = \infty$ 의 기준 점으로 취하면 식 (4)에의하여 bulk로부터  $n$  'box'상부 경계면까지의 수직전계는 다음과 같이 구할 수 있다.

$$E(y_n)_{bulk} = \sqrt{\frac{2qN_A}{\epsilon_S}} \left[ \phi_t \left( e^{-\frac{\phi(y_n)}{\phi_t}} - 1 \right) + \phi_t e^{-\frac{-2\phi_F(y_n) - V_{CB}}{\phi_t}} \left( e^{\frac{\phi(y_n)}{\phi_t}} - 1 \right) + (1 + N_{ion}(y_n)/N_A)\phi(y_n) \right]^{1/2} \quad (5)$$

게이트전압에 의해서 형성되는 반전층의 깊이를 구하기 위해서는 먼저 반전전하농도를 알아야 하는데, 이 반전전하농도를 구하기 위해서는 각 'box'의 경계면에서의 vertical potential  $\phi(y)$ 를 추출하여야한다. 지금, 각 절점  $y_n$ 에 해당하는 bulk potential  $\phi(y_n)$ 은 이온주입에 의하여 부가된  $y_n$  'box'내 도펀트농도  $N(y_n)$ 과  $\Delta y$  폭에 의한 potential drop  $\Delta\phi(y_n)$ 를 고려하므로써 다음과 같이 구할 수가 있다<sup>[7]</sup>.

$$\phi(y_{n+1}) = \phi(y_n) - \Delta\phi(y_n) \quad (\text{단, } n=0,1,2,3,\dots) \quad (6)$$

$$\Delta\phi(y_n) = \Delta y E(y_n)_{bulk} + \frac{qN(y_n)\Delta y^2}{2\epsilon_S} \quad (7)$$

강반전에서는 게이트전압  $V_{CB}$ 에 대한 표면전위  $\phi(y_0)$ 의 변화는 거의 없으나, I-V 모델링을 위해 이 두 값의 상관관계를 규정하는 것이 필요하므로 본 논문에서는 게이트전압이 반전층전하량밀도와

$C_{OX}$ 를 상수로 비례관계에 있다는것에 감안하여 다음의 관계식을 유도하였다.

$$\phi(y_0)_{strong} = V_{CB} + \phi_t \ln \left[ \frac{C_{OX}(V_{GB} - V_{CB} - V_T)}{n_{p0}q\Delta y} \right] \quad (8)$$

채널내의 반전전하농도식은 vertical potential과 함수관계에 있으며, p형 3-terminal MOS구조의 경우 식 (6)의 vertical potential  $\phi(y_n)$ 을 이용하여 깊이  $y_n$  'box'에서의 반전전하농도는 다음과 같이 구할 수 있다.

$$n(y_n) = n_{p0} e^{(\phi(y_n) - V_{CB})/\phi_t} \quad (9)$$

또한 강반전시 반전전하농도조건식은,

$$n_{sc} = n_{p0} e^{[(2\phi_F + 6\phi_t) - V_{CB}]/\phi_t} \quad (10)$$

이다.

또한  $y_n$ 깊이 내에서의 평균반전전하농도는,

$$n_{inv} = \sum_{n=0}^N n(y_n)\Delta y / y_n \quad (11)$$

로 된다. 본 논문에서는 p형 Si 표면에서의 평균전하농도가 강반전층에서 요구하는 농도인  $n_{sc}$ 이상의 깊이까지를 강반전층의 깊이  $T_{inv}$ 으로 하였다.

주어진 시료가 산화막 두께  $T_{OX} = 33.2[nm]$ , 채널폭  $W = 5[\mu m]$ , 채널 길이  $L = 5[\mu m]$ 로 하고, 게이트재료로는 알루미늄을 사용하였으며, 이때 변형된 일함수의 값으로는  $4.35[eV]$ 로 하여  $\phi_{ms} = -0.17[eV]$ ,  $V_{FB} = -0.25[eV]$ 로 계산하였다. 이러한 시료조건에서 그림 2에  $V_{CB} = 0[V]$ 일 때 각  $V_{CB}$ 에 대한 반전층내의 반전전하농도를 나타냈다.

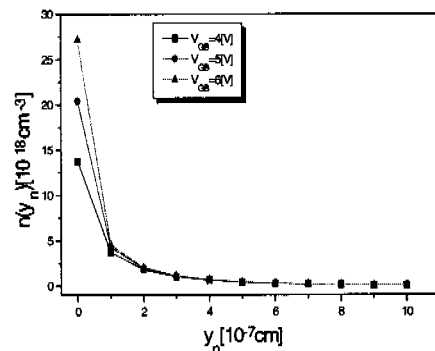


그림 2.  $V_{CB}$ 에 대한 반전층내의 반전전하농도

표면에서의 반전전하농도가  $V_{GB}=4[V]$ 일 때는  $1.374 \times 10^{19} [cm^{-3}]$ 이고,  $V_{GB}=5[V]$ 일 때는  $2.043 \times 10^{19} [cm^{-3}]$ 이고  $V_{GB}=6[V]$ 일 때는  $2.713 \times 10^{19} [cm^{-3}]$ 로  $V_{GB}$ 가 1[V]증가함에 따라 반전전하농도는 약  $0.67 \times 10^{19} [cm^{-3}]$ 정도 증가한다. 또한 표면에서 가장 높은 값을 나타내다가 깊이에 따라 지수함수적으로 감소하며, 벌크깊이 40[Å]에서는  $6.5 \times 10^{16} [cm^{-3}]$ 로 거의 같은 값을 나타냄을 관찰할 수가 있다.

그림 3에 채널전압  $V_{CB}$ 가 0[V], 1[V] 및 2[V]일 경우,  $V_{GB}=4[V], 5[V], 6[V], 7[V]$  및 8[V]로 변화시켰을 때의 반전층의 깊이를 computer simulation 으로 구한 결과를 나타냈다.

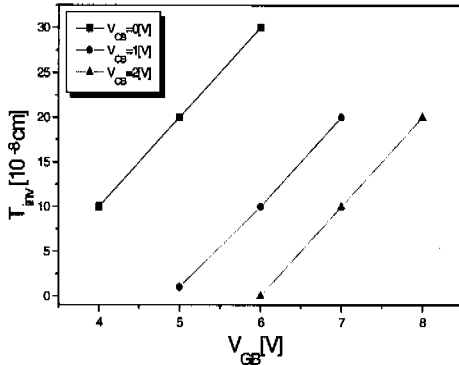


그림 3.  $V_{CB}$ 에 대한 반전층 깊이

$V_{CB}=0[V]$ 일 때에  $V_{GB}$ 의 4[V]~6[V]에 대한 반전층의 범위는 10[Å]~30[Å]이고,  $V_{CB}=1[V]$ 일 때에  $V_{GB}$ 의 5[V]~7[V]에 대한 반전층의 범위는 1[Å]~20[Å]이고  $V_{CB}=2[V]$ 일 때에  $V_{GB}$ 의 6[V]~8[V]에 대한 반전층의 범위는 0[Å]~20[Å]이다. 이 값은 이미 반전층이 약 30[Å]~300[Å]<sup>[8]</sup>으로 알려진 값과 유사함을 알 수 있다. 게이트전압의 증가에 대한 반전층깊이의 변화는 각  $V_{CB}$ 에 대해 선형관계를 나타냄을 관찰할 수 있다.  $V_{CB}$ 가 1[V] 증가시 반전층깊이는 약 10[Å]정도 증가하는데 반해  $V_{CB}$ 가 1[V] 증가시 반전층깊이는 10[Å]~20[Å] 감소한다. 이처럼 채널전압  $V_{CB}$ 가 증가함에 따라 채널깊이가 감소하는것은 채널전압이 유기된 채널층에 역바이어스로 걸려 채널단자를 통해서 이동전하들이 흘러 나가기 때문이다. 결국 게이트전압에 따라서 반전층의 깊이  $T_{inv}$ 가

결정되며, 게이트전압의 변화  $\Delta V_{GB}$ 에 의해서  $\Delta T_{inv}$ 가 이루어지고 이로 인해 소스에서 드레인으로 흐르는 채널 전류는 제어된다. 본 논문에서는 제안한 방법에 의해서 게이트전압과 채널전압에 의한 반전층의 형성관계를 수치해석하고, 이 반전층깊이를 MOSFET의 I-V modelling에 적용하므로서 드레인전류를 유도하였다.

### III. LSM이동도 해석

반전층 하한부의 vertical potential을  $\phi(y_T)$ 라고 하면, 반전층내의 수직전계는 식 (4)에 의하여 다음과 같이 나타낼 수 있다.

$$E(y_{n,inv}) = \sqrt{\frac{2qN_A}{\epsilon_s}} \left[ \phi_t \left( e^{-\frac{\phi(y_n)}{\phi_t}} - e^{-\frac{\phi(y_T)}{\phi_t}} \right) + \phi_t e^{-\frac{-2\phi_t(y_n - V_{CB})}{\phi_t}} \left( e^{\frac{\phi(y_n)}{\phi_t}} - e^{\frac{\phi(y_T)}{\phi_t}} \right) + (1 + N_{im}(y_n)/N_A)(\phi(y_n) - \phi(y_T))^{1/2} \right] \quad (12)$$

반도체-절연체의 경계면과 반도체 벌크내에서의 수직전계에 의한 이동도의 감소를 결정짓는 모델로서는 Lombardi Surface Mobility 모델<sup>[9]</sup>이 있다. n형 이동도에대한 LSM모델의 기본방정식은 Mathiessen's rule에 의한 것으로 식 (12)에서 구한 수직전계의 값을 대입하므로서 반전층내에서의 LSM이동도를 구할 수 있다.

그림 4에 채널전압  $V_{CB}$ 가 0[V], 1[V] 및 2[V]일 경우,  $V_{GB}=4[V], 5[V], 6[V], 7[V]$  및 8[V]로 변화시켰을 때의 반전층내의 LSM이동도를 computer simulation 으로 구한 결과를 나타냈다. 게이트전압의 증가에 대한 이동도의 변화는 각  $V_{CB}$ 에 대해 선형관계를 나타냄을 관찰할 수 있다.  $V_{CB}=0[V]$ 일 때에  $V_{GB}$ 의 4[V]~6[V] 증가에 대한 이동도의 범위는  $505.1 [cm^2 Vs^{-1}] \sim 421.7 [cm^2 Vs^{-1}]$ 이고  $V_{CB}=1[V]$ 일 때에  $V_{GB}$ 의 5[V]~7[V]증가에 대한 이동도의 범위는  $513.3 [cm^2 Vs^{-1}] \sim 439.3 [cm^2 Vs^{-1}]$ 이고,  $V_{CB}=2[V]$ 일 때에  $V_{GB}$ 의 7[V]~8[V]의 증가에 대한 이동도의 범위는  $501.4 [cm^2 Vs^{-1}] \sim 451 [cm^2 Vs^{-1}]$ 이다. 채널전압  $V_{CB}$ 가 0[V]에서 2[V]로 증가함에 따라 이동도는 증가함을 알 수 있는데 동일한 게이트전압  $V_{GB}$ 에

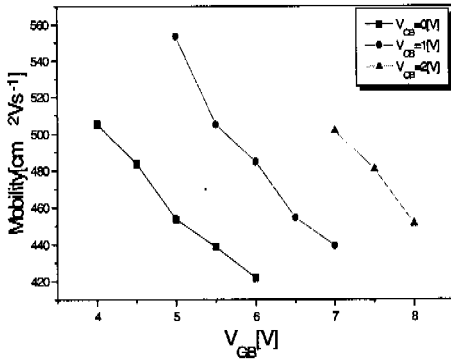


그림 4. V<sub>GB</sub>와 V<sub>DS</sub>에 의한 반전층내의 LSM 이동도

서도 채널전압 V<sub>CB</sub>의 1[V] 증가에 따라 이동도는 60[cm<sup>2</sup> Vs<sup>-1</sup>] 정도로 증가하는 반면에 V<sub>GB</sub>가 1[V]증가시 이동도는 30[cm<sup>2</sup> Vs<sup>-1</sup>] ~50[cm<sup>2</sup> Vs<sup>-1</sup>] 정도로 오히려 감소한다. 수직전계를 고려하지 않았을 경우의 이동도를 불순물농도 7 × 10<sup>16</sup>[cm<sup>-3</sup>]의 비소가 갖는 800[cm<sup>2</sup> Vs<sup>-1</sup>]인데 비해, 본 논문에서 구한 수직전계를 고려한 경우의 LSM모델에 의한 이동도는 크게 감소하였다.

#### IV. 드레인 전류식 유도

강반전의 경우 전류는 모두 드리프트에 기인하여 흐르기 때문에 반전층내에 흐르는 드레인전류는 다음과 같이 나타낼 수 있다.

$$I_D = q u_{inv} n_{inv} W T_{inv} \frac{d\phi(x)}{dx} \quad (13)$$

그런데,

$$\phi(x) = \phi_B + V_{CB}(x) \quad (14)$$

이므로, 식 (13)은 다음과 같이 된다.

$$I_D = q u_{inv} n_{inv} W T_{inv} \frac{dV_{CB}(x)}{dx} \quad (15)$$

여기서, V<sub>CB</sub>(x)는,

$$V_{CB}(x) = V_{SB} + \frac{V_{GS} - V_T}{1 + \delta} [1 - \sqrt{1 - \frac{x}{L}(1 - \alpha^2)}] \quad (16)$$

$$\delta = \frac{r}{2\sqrt{1 + \phi_B + V_{SB}}} \quad (17)$$

$$\alpha = 1 - \frac{V_{DS}}{V_{DS}'} \quad (18)$$

$$V_{DS}' = \frac{V_{GS} - V_T}{1 + \delta} \quad (19)$$

이다. 또한, 식 (16)을 식 (15)에 대입하여 미분을 하면 다음 식을 얻는다.

$$I_D = q u_{inv} n_{inv}(x) W T_{inv}(1 - \alpha^2) \left( \frac{V_{GS} - V_T}{2L(1 + \delta)} \left[ 1 - \frac{(1 - \alpha^2)}{L} x \right]^{-1/2} \right) \quad (20)$$

식 (20)이 본 논문에서 제안한 드레인 전류식이다. 여기서, 소스에서 드레인으로 접근할수록 전자들의 드리프트속도는 가속되고, 그 반면에 전자농도는 감소하므로 이를 고려하면, 임의의 점 x에서의 채널전자농도 n<sub>inv</sub>(x)는,

$$n_{inv}(x) = [Q_{inv} - C_{ox}(1 + \delta) (V_{CB}(x) - V_{SB})] / qA_d \quad (21)$$

가 된다.

#### V. 시뮬레이션 결과 및 고찰

##### 4.1 n-channel MOSFET 시료제작

모의 실험에 사용될 N-채널 MOSFET의 제작과정은 다음과 같다.

P형 기판에 폴리실리콘으로 게이트를 형성한 후에 도즈량 5 × 10<sup>13</sup> [cm<sup>-2</sup>], 에너지 50keV로 인(P)이온을 주입하여 LDD(lightly doped drain)구조를 형성하였다.

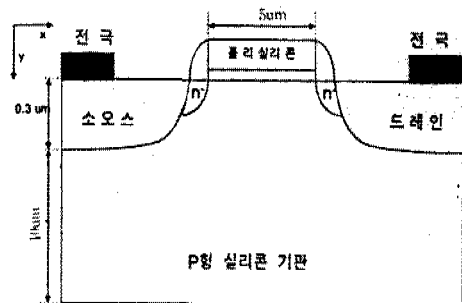


그림 5. 모의 실험용 n-채널 MOSFET의 기본구조

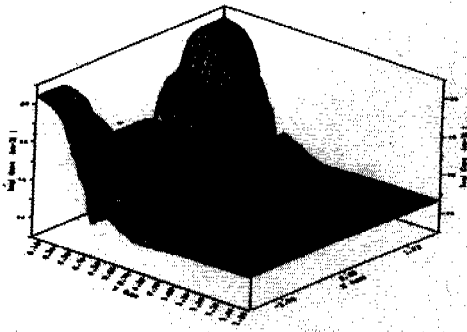


그림 6. n-MOSFET의 불순물 농도분포의 조감도

n-LDD구조는 채널에서 고전계효과를 최소화 시켜 주는 역할을 한다.

SiH<sub>4</sub>를 400°C에서 데포지션하여 폴리실리콘 측면에 스페이서를 형성한다. 도즈량  $5 \times 10^{13} \text{cm}^{-2}$ , 에너지 90keV로 비소(As)이온을 주입한후에 950°C에서 40분동안 열처리를 하여 소스와 드레인을 형성하였으며, 유효채널길이는 5[ $\mu\text{m}$ ]이다.

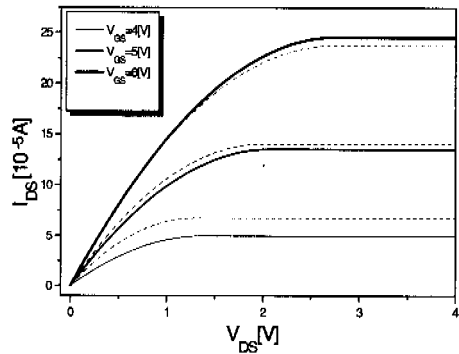
제작된 n-채널 MOSFET의 기본 구조는 그림 5와 같다. 그림 6은 제작된 n-채널 MOSFET의 불순물 농도분포에 대한 鳥瞰圖이다.

모의 실험에 대한 경계조건은  $V_{SB}$ 가 0[V], 1[V] 및 2[V]일때에 각 'box'의 상하수직 전위  $\phi(y_n)$ 으로 하였고, 수렴회수는 'box'의 폭  $\Delta y$ 를  $10^{-7}$  [Å]으로 하여, bulk으로부터 n'box'상부 경계면까지의 수직 전계  $E(y_n)$ , bulk 계산, bulk potential  $\phi(y_n)$  계산,  $y_n$  'box'내에서의 반전전하농도  $n(y_n)$  계산, VGB에 대한 반전층 깊이  $T_{inv}$ , 반전층내의 수직전계  $E(y_{n,inv})$ , 각 'box'내의 수직 전계에 의한 LSM 이동도 계산, 그리고  $V_{GB}$ 가 4[V], 5[V] 및 6[V]일 때의 I-V출력 특성 실험치 추출에 120여회를 수행하였다.

본문에서 제안한 다중 box 분할 기법에 의한 결과치와 비교한 charge-sheet 모델치는 회로 시뮬레이터인 Spice3에 의한 시뮬레이션 결과치이다.

그림 7, 8 및 9에 채널전압  $V_{SB}$ 가 0[V], 1[V] 및 2[V]일 경우,  $V_{GS}$ =4[V], 5[V], 6[V]로 변화시켰을 때의 드레인전류를 computer simulation으로 구한 결과를 나타냈다.

그림 5는  $V_{SB}$ =0[V],  $V_{GS}$ =4[V], 5[V], 6[V]일 때의 기존의 Charge-Sheet 모델에 의한 드레인전류와 본 논문에서 제안한 드레인전류를 비교해서 나타냈다.  $V_{GS}$ =4[V]에서는 Charge-Sheet 모델에

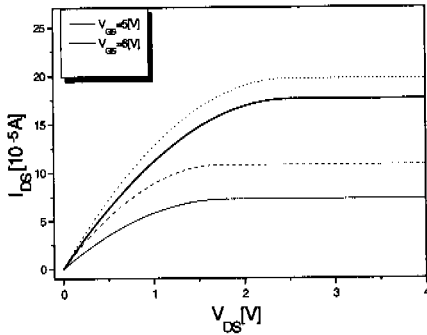


실선: 본 연구 결과      점선: Charge-sheet 모델

그림 7.  $V_{SB}$ =0[V]일 때의 드레인전류 대 드레인전압 특성

서는  $V_{DS}$ =1.3[V]에서 포화되고 이 때 포화드레인전류는 0.07[mA]이고, 제안된 모델에서는  $V_{DS}$ =1.4[V]에서 포화되며 이 때 포화드레인전류는 0.05[mA]로 0.02[mA]의 차이를 나타낸다. 또한  $V_{GS}$ =5[V]에서는 Charge-Sheet 모델에서는  $V_{DS}$ =2[V]에서 포화되고 이 때 포화드레인전류는 0.14[mA]이고, 제안된 모델에서는  $V_{DS}$ =2.1[V]에서 포화되며 이때 포화드레인전류는 0.136[mA]로 약 0.004[mA]의 차이를 나타낸다.  $V_{GS}$ =6[V]에서는 Charge-Sheet 모델에서는  $V_{DS}$ =2.7[V]에서 포화되고 이 때 포화드레인전류는 0.24[mA]이고, 제안된 모델에서는  $V_{DS}$ =2.7[V]에서 포화되어 이때 포화드레인전류는 0.25[mA]로 0.01[mA]의 차이를 나타낸다. 따라서 거의 비슷한 특성을 나타냄을 관찰할 수 있다.

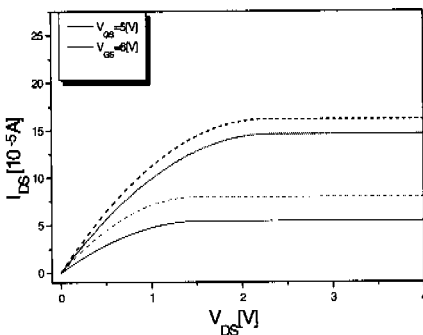
그림 6은  $V_{SB}$ =1[V],  $V_{GS}$ =5[V], 6[V]일 때의 기존의 Charge-Sheet 모델에 의한 드레인전류와 본 논문에서 제안한 드레인전류를 비교해서 나타냈다.  $V_{GS}$ =5[V]에서는 Charge-Sheet 모델에서는  $V_{DS}$ =1.7[V]에서 포화되고 이때 포화드레인전류는 0.11[mA]이고, 제안된 모델에서는  $V_{DS}$ =1.8[V]에서 포화되어 이때 포화드레인전류는 0.072[mA]로 0.04[mA]의 차이를 나타낸다. 또한,  $V_{GS}$ =6[V]에서는 Charge-Sheet 모델에서는  $V_{DS}$ =2.5[V]에서 포화되고 이 때 포화드레인전류는 0.197[mA]이고, 제안된 모델에서는 같은  $V_{DS}$ =2.5[V]에서 포화되어 이때 포화드레인전류는 0.176[mA]로 0.02[mA]의 차이를 나타냄을 알 수 있다.



실선: 본 연구 결과    점선: Charge-sheet 모델

그림 8.  $V_{SB}=1[V]$ 일 때의 드레인전류 대 드레인전압 특성

그림 7은  $V_{SB}=2[V]$ ,  $V_{GS}=5[ V ], 6[ V ]$ 일 때의 기존의 Charge-Sheet 모델에 의한 드레인 전류와 본 논문에서 제안한 드레인전류를 비교한 것이다.  $V_{GS}=5[ V ]$ 에서는 Charge-Sheet 모델시  $V_{DS}=1.5[ V ]$ 에서 포화되고 이 때 포화드레인전류는  $0.792 [ mA ]$ 이고, 제안된 모델에서는  $V_{DS}=1.6[ V ]$ 에서 포화되어 이 때 포화드레인전류는  $0.542 [ mA ]$  로  $0.25[ mA ]$ 의 차이를 나타낸다.  $V_{GS}=6[ V ]$ 에서는 Charge-Sheet 모델에서는  $V_{DS}=2.3[ V ]$ 에서 포화되고 이 때 포화드레인 전류는  $0.162 [ mA ]$ 이고, 제안된 모델에서는  $V_{DS}=2.3[ V ]$ 에서 포화되어 이 때 포화드레인전류는  $0.146 [ mA ]$  로  $0.016[ mA ]$ 의 차이를 나타낸다.



실선: 본 연구 결과    점선: Charge-sheet 모델

그림 9.  $V_{SB}=2[ V ]$ 일 때의 드레인전류 대 드레인전압 특성

결과적으로  $V_{GS}$ 가 증가할수록 약간의 차이를 나타내고 있는데, 이것은 Charge-Sheet 모델의 기본 개념이 반전층이  $10[ nm ]$  정도로 극히 얇다는 기본가

정하에 모든 반전전하가 마치 반전층이 2차원면인것 처럼 산화막-실리콘의 계면에 존재하고 있다고 보는 것이다. 따라서 본 논문에 의하면,  $V_{GS}$ 가 증가할수록 반전층의 깊이가 증가하므로 Charge-Sheet 모델과의 상대적 오차가 발생하는 것으로 해석될 수 있다.

## VI. 결론

본 논문에서는 기존의 계단근사법에 의존하지 않고 다중 'box' 분할기법에 의한 새로운 기법으로 3개의 파라미터 즉, 반전층 깊이와 반전층내의 반전전하농도 및 반전층내의 수직전계의존 이동도를 구하고 이들을 이용하여 n MOSFET의 강반전에서의 드레인 전류식을 유도하였다. 유도한 과정을 정리하면 다음과 같다.

1. 이온주입된 bulk의 불순물농도분포를  $10^{-7} [ cm ]$ 의 간격  $\Delta y$ 로 bulk방향으로 분할하고, 각 분할점에서의 불순물농도가 균일하다는 가정하에, Poisson의 방정식을 구간별 정적분하여 각 'box'에서의 vertical potential  $\phi(y_n)$ 를 구하였다.
2.  $\phi(y_n)$ 을 이용하여 각 'box'내의 반전전하농도를 구하고, 이 반전전하농도가 강반전역에서 요구하는 전하농도조건과 같게되는 깊이로부터 반전층을 구하였다. 반전층의 깊이는  $10[ \text{\AA} ] \sim 30[ \text{\AA} ]$ 로 나타났다.
3. 반전층에서의 수직전계  $E(y_{n,inv})$ 를 구하고, 수직전계의존 LSM이동도모델에 의한 이동전하들의 이동도  $\mu_{inv}$ 를 구하였다. 이동도의 범위는  $513 [ cm^2 V_s^{-1} ] \sim 421 [ cm^2 V_s^{-1} ]$ 로 나타났다.
4. 채널농도와 채널깊이 및 LSM이동도를 파라미터로 하여 강반전하에서의 n MOSFET의 드레인전류식을 유도하였다.
5. 제안된 드레인전류식과 Charge-sheet 모델에 의한 드레인전류식과의 특성을 관찰하기 위하여  $V_{SB}=0[ V ], 1[ V ], 2[ V ]$  및  $V_{GS}=4[ V ], 5[ V ], 6[ V ]$ 를 변화시켜 가면서 computer simulation하고 그  $V_{DS}$  대  $I_{DS}$  값들을 상호 비교하였다. 그 결과 포화점에서의  $V_{DS}$  값은 거의 일치하나,  $V_{SB}$ 값이 증가할수록 약간의 차이가 나타남이 관찰되었다.

MOSFET 소자의 I-V 모델링 결과치에 대한 검증은 시료를 직접 제작하고 이를 반도체 측정장치에 의하여 측정하고 그 결과를 이론치와 비교하는

방법이 가장 적절하다. 이는 MOSFET의 개별부품에 대한 실제 제작은 현재 반도체 제조 여건상 어려운 실정이다.

또한, TSUPERUM4로 소자를 모의 제작하며 2차원 소자 시뮬레이터인 MEDICI에 의하여 삼각형 mesh법에 의거 경제조건과 수천회 이상의 수렴조건으로 1-V 특성치를 추출할 수 있으나 이 방법도 수직전계, 수평전계의 수치해석의 문제로 정확성을 기할수 없다. 본 논문에서 제안한 MOSFET의 5V 모델은 회로 모델이므로, 이와 유사한 charge-sheet 모델의 결과치와 비교하므로써 이론적 제안에 대한 검증은 하였다. 앞으로 기능면에서 개선되고 있는 protel 99SE의 complete board-level Design system 이나Pspice A/D Standard 버전에 의한 비교 검증이 필요하다고 생각된다.

### 참 고 문 헌

[1] G. Baccarani et al., "Analytical i.g.f.e.t model including drift and diffusion currents." *IEEE journal on Solid-state and Electron Devices*. vol.2 pp. 62. March 1978.

[2] J. R. Brews, "A Charge-Sheet Model of the MOSFET." *Solid -State Electronics*. vol.21 pp.345. 1978.

[3] I. R. M. Mansour, "Improved modeling of MOS devices," *Proceeding of the European Conference on Circuit Theory and Design*, Italy, 1976.

[4] Y. A. El-Mansy and A. R. Boothroyd, "A new approach to the theory and modeling of insulated-gate field-effect transistors," *IEEE Transistors on Electron Devices*, vol. ED-24, pp.241-253, March 1977.

[5] 노 영 준, 김 철 성, "다중box분할기법을 이용한 MOSFET의 강반전층내에서의 수직전계해석", *한국통신학회*, vol. 제25권 제8B호, pp.1469-1477, 2000년 8월.

[6] R. S. Muller, T. I. Kamins, *Device Electronics for Integrated Circuits*, John, Wiley & Sons, pp 80-89, 1986.

[7] Yannis P. Tsividis, *Operation and Modelling of the MOS Transistor*, McGraw-Hill, pp. 454-459, 1988.

[8] Stanley Wolf, *Silicon Processing for the VLSI*

ERA, *Lattice Press*, pp150, 1995.

[9] *MEDICI 4.1 user's manual*, Lombardi Surface Mobility Model, Inc. pp. 2-13 ~2-31, July, 1998.

노 영 준(Young-Joon Noh) 정회원  
 1966년 : 한국항공대학교 항공통신공학과.  
 1979년 3월~1982년 2월 : 인하대학교 전자공학과 (공학석사).  
 2001년 3월 : 박사과정수료  
 1968년 3월~현재 : 재능대학 교수.  
 <주관심 분야> 반도체소자 모델링, 센서 자동화회로설계

김 철 성(Cheol-Sung Kim) 정회원  
 1972년 2월 : 청주대학교 물리학과  
 1975년 3월 : 일본경동의속대학교(공학석사).  
 1979년 3월 : 일본경동의속대학교 대학원(공학박사).  
 1979년 3월~현재 : 인하대학교 전자공학과 교수.