

GaAs MESFET를 이용한 ISM 대역 MMIC SPDT 스위치 설계

준희원 박 훈*, 정희원 윤 경 식*, 지 홍 구**, 김 해 천**

Design of MMIC SPDT Switches in the ISM Band Using GaAs MESFETs

Hun Park* Associate Member, Kyung-Sik Yoon*, Hong-Koo Ji**,
Hae-Cheon Kim** Regular Members

요 약

본 논문에서는 ISM대역에서 수신경로의 격리도를 크게 송신경로의 삽입손실은 작게 하며 동시에 P1 dB를 크게 하는 비대칭구조의 MMIC SPDT 스위치를 제안하였으며, 이를 ETRI에서 지원하는 IDEC M PW의 0.5 μ m GaAs MESFET으로 제작하였다. 이 SPDT 스위치 수신경로의 삽입손실은 3GHz에서 1.518 dB, 5.75GHz에서 1.777dB이고, 격리도는 3GHz에서 38.474dB, 5.75GHz에서 29.125dB로 측정되었다. 그리고, 송신경로의 삽입손실은 3GHz에서 0.961dB, 5.75GHz에서 1.162dB이고, 격리도는 3GHz에서 23.259dB, 5.75GHz에서 16.632dB였다. 비대칭구조의 스위치는 대칭구조에 비하여 수신경로의 격리도가 3GHz에서 15.9dB, 5.75GHz에서 11.9dB 정도 개선되었으며, 삽입손실은 약 0.6dB 정도 증가하였다. 또한, SPDT 스위치 송신경로의 P1dB는 21.5dBm로 대칭구조에 비하여 3.86dB 증가하였다.

ABSTRACT

In this paper, an asymmetric topology of MMIC SPDT switch was proposed to increase the isolation in the receiving path and decrease the insertion loss with higher P1dB in the transmitting path for the ISM band. This SPDT switch was implemented with 0.5 μ m GaAs MESFETs processed by ETRI for the IDEC MPW project. For the receiving path the measured insertion losses were 1.518dB at 3GHz and 1.777dB at 5.75GHz and the isolations were 38.474dB at 3GHz and 29.125dB at 5.75GHz. For the transmitting path the insertion losses were 0.916dB at 3GHz and 1.162dB at 5.75GHz and the isolations were 23.259dB at 3GHz and 16.632dB at 5.75GHz. Compared to the symmetric topology the isolations of the receiving path for the asymmetric one were improved by 15.9dB at 3GHz and 11.9dB at 5.75GHz and its insertion loss was increased by about 0.6dB. In addition, P1dB of 21.5 dBm for the transmitting path was obtained, which is increased by 3.86dB compared to the symmetric one.

I. 서 론

최근 IEEE 802.11x 무선랜 이용자의 급증과 ADSRC 기반의 ITS 시스템 개발 등으로 ISM (Industrial, Scientific, and Medical) 대역의 주

파수 사용이 급증하는 추세이다. 그러므로 ISM 밴드의 SPDT 스위치의 수요가 급격하게 증가하였다. 그 동안에는 작은 삽입손실(insertion loss)과 큰 격리도(isolation)를 갖는 PIN 다이오드 스위치가 주로 사용되었으나 PIN 다이오

* 고려대학교 전자 및 정보공학부 (corresponding author : ksyoon@korea.ac.kr), ** 한국전자통신연구원 초고주파소자팀
논문번호 : 030051-0204, 접수일자 : 2003 년 2 월 4 일.

※ 본 연구는 과학기술부와 KISTEP의 재정지원에 의하여 수행 되었으며, IDEC의 설계도구 지원에 의하여 연구 되었음.

드를 이용한 스위치에 비해 GaAs MESFET을 이용하는 MMIC 스위치는 시스템 온 칩(System-on-a Chip)이 가능하고 넓은 주파수 특성과 간단한 바이어스 회로, 그리고 전력소모가 적으며, 스위칭 속도가 빠른 장점[1]을 가지고 있다. 또한, 최근 주목받는 MEMS 기술[2]을 이용한 RF MEMS 스위치도 격리도, 삽입손실, 전력구동능력 등에서 우수한 특성[2]을 보이나, 아직은 높은 구동전압과 느린 스위치 전환시간의 문제점과 수명 및 신뢰성이 검증되지 않은 상태이다.

따라서, 본 논문에서는 송수신경로가 대칭 구조인 Series-Shunt형[3,4]의 MMIC SPDT 스위치로 설계하는 대신에, 수신경로의 격리도를 크게 송신경로의 삽입손실은 작게 하며 동시에 큰 전력구동능력을 갖도록 P1dB를 크게 하는 비대칭구조의 SPDT 스위치로 설계하였다. 이를 ETRI에서 지원하는 IDEC MPW 공정으로 제작하였으며 제작된 SPDT 스위치의 전기적 특성을 측정하여 그 결과를 소개하고자 한다.

II. SPDT 스위치 설계

이미 발표한 ETRI 스위치 소자의 소신호 등가회로 모델^[5]은 IDEC MPW 공정과는 다른 공정에서 제작된 것으로, 본 연구의 MPW 공정으로 제작한 소자의 특성과는 다를 것으로 판단하여 사용하지 않았다. 대신 ETRI에서 IDEC MPW공정으로 제작한 GaAs MESFET의 게이트 길이 0.5 μm , 게이트 폭 8x100 μm , 4x100 μm , 4x50 μm , 2x50 μm 스위치소자의 ON/OFF 상태에서 측정된 S-파라미터로 설계하였다. 먼저, 그림 1과 같은 전형적인 Series-Shunt 구조의 SPDT 스위치에 대한 삽입손실과 격리도를 측정된 S-파라미터를 이용하여 SPDT의 삽입손실과 격리도와 같은 소신호 특성을 시뮬레이션 하였다.

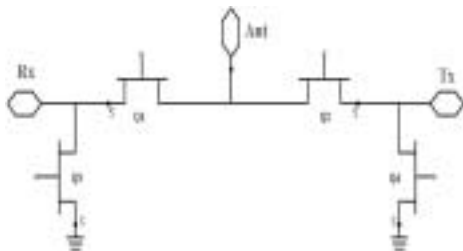


그림 1. Series-Shunt 구조의 SPDT 스위치.

그림 1에서 Series FET인 Q1과 Q2의 게이트 폭은 8x100 μm 으로 고정하고 Shunt FET 인 Q3와 Q4의 게이트 폭을 8x100 μm (\diamond), 4x100 μm (+), 4x50 μm (∇), 2x50 μm (*)로 바꾸어서 시뮬레이션한 결과를 그림 2에 나타내었다. 그림 2에서 보는 바와 같이 3GHz에서 삽입손실은 0.503~0.677dB이고 격리도는 23.003~36.539dB이고, 5.75GHz에서 삽입손실은 1.029~1.511dB이고 격리도는 17.551~27.959dB이다. 또한, 그림 3에는 Series FET인 Q1과 Q2의 게이트 폭은 4x100 μm 으로 고정하고 Shunt FET 인 Q3와 Q4의 게이트 폭을 4x100 μm (\diamond), 4x50 μm (∇), 2x50 μm (*)로 바꾸어서 시뮬레이션한 결과를 나타내었다. 그림 3으로부터 3GHz에서 삽입손실은 0.562~0.615dB이고 격리도는 28.621~37.912dB이고, 5.75GHz에서 삽입손실은 0.754~0.902dB이고 격리도는 22.921~30.509dB임을 알 수 있다. 그러므로, 위와 같은 Series-Shunt 구조의 SPDT로는 5.75GHz에서 40dB 이상의 격리도를 구현하기 어렵다. 따라서, 수신경로의 격리도를 40dB이상, 삽입손실은 1.5dB이하, 송신경로의 격리도는 20dB이상, 삽입손실은 1dB이하를 얻기 위하여 그림 4와 같은 비대칭 구조의 SPDT로 설계하였다.

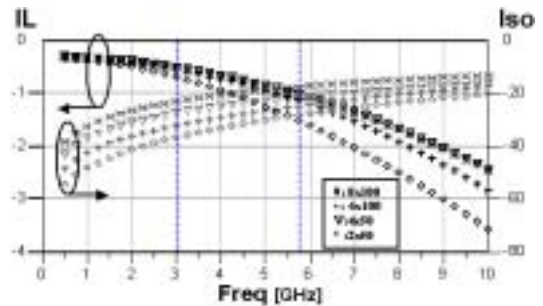


그림 2. Series FET인 Q1과 Q2의 게이트 폭은 8x100 μm 로 고정시키고 Shunt FET 인 Q3와 Q4의 크기를 변화.

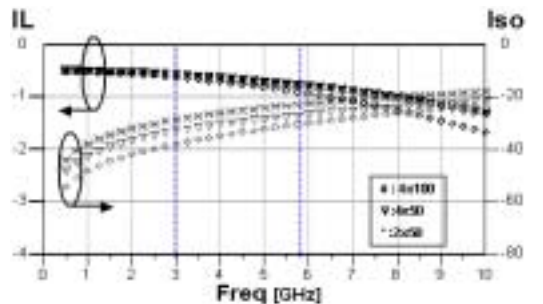


그림 3. Series FET인 Q1과 Q2의 게이트 폭은 4x100 μm 로 고정시키고 Shunt FET 인 Q3와 Q4의 크기를 변화.

그림 4에서 수신경로의 격리도를 증가시키기 위해 Series-Shunt FET를 캐스케드로 연결하였으며, 송신경로의 전력구동능력을 향상시키기 위해 Shunt 경로에 직렬로 FET Q6과 Q7를 2개 연결한 stack 구조를 선택하였다.

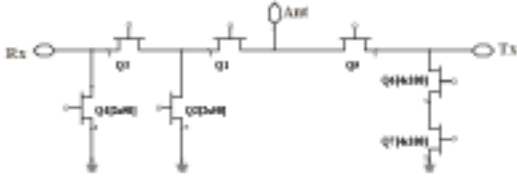


그림 4. 비대칭 구조의 SPDT 스위치.

수신경로의 Q1과 Q3, 송신경로의 Q5를 $8 \times 100 \mu\text{m}$ (\langle)로 한 경우와 $4 \times 100 \mu\text{m}$ (*)로 한 경우의 수신경로의 격리도와 삽입손실을 그림 5에 비교하였으며, 송신경로의 격리도와 삽입손실은 그림 6에 비교하였다. 그림 5로부터 수신경로의 삽입손실은 3GHz에서 $0.781 \sim 1.038 \text{ dB}$, 격리도는 $43.155 \sim 54.569 \text{ dB}$, 5.75GHz에서 삽입손실은 $1.305 \sim 1.41 \text{ dB}$, 격리도는 $32.201 \sim 43.083 \text{ dB}$ 를 얻었다. 그림 6에서 송신경로의 삽입손실은 3GHz에서 $0.571 \sim 0.604 \text{ dB}$ 이고 격리도가 $26.771 \sim 32.291 \text{ dB}$ 이며, 5.75GHz에서 삽입손실이 $0.871 \sim 1.184 \text{ dB}$, 격리도가 $19.381 \sim 24.793 \text{ dB}$ 임을 보여준다. 그림 5와 그림 6의 결과로부터 그림 4와 같은 비대칭구조의 SPDT 스위치의 수신경로의 Q1과 Q3, 송신경로의 Q5를 $4 \times 100 \mu\text{m}$ 로 설계하면 수신경로의 격리도를 40dB 이상, 삽입손실은 1.5dB 이하, 송신경로의 격리도는 20dB 이상, 삽입손실은 1dB 이하를 얻을 수 있음을 보여준다. 또한, 전력 구동능력을 향상시키기 위한 stack 구조의 P1dB를 계산하기 위해 참고문헌^[1]에 소개한 대신호 모델을 사용하였다. 그림 4의 송신경로의 Shunt FET Q6만을 사용한 경우와 Shunt FET Q6과 Q7를 stack 시킨 경우의 P1dB를 그림 7에 비교하였으며, P1dB가 2.66dB만큼 개선됨을 볼 수 있다. 그러나, Q1, Q3, Q5의 크기를 $4 \times 100 \mu\text{m}$ 에서 $8 \times 100 \mu\text{m}$ 로 증가시킨 경우의 전력구동능력은 거의 증가하지 않음을 시뮬레이션을 통하여 확인하였다. 따라서, 본 연구에서는 수신경로의 Series FET인 Q1과 Q3는 $4 \times 100 \mu\text{m}$, Shunt FET인 Q2와 Q4는 $2 \times 50 \mu\text{m}$, 송신경로의 Series FET인 Q5는 $4 \times 100 \mu\text{m}$, Shunt FET인 Q6과 Q7은 $4 \times 100 \mu\text{m}$ 로 결정하였으며, 설계제작한 SPDT 스위치 칩 사진은 그림 8과 같다. 그러나, ISM 대역에서는 레이아웃의 영향이 크지 않을 것이라 가정하여, 여기까지의 SPDT의 설계에는 레이아웃의 영향을 시뮬레이션에 반영하지 않았다.

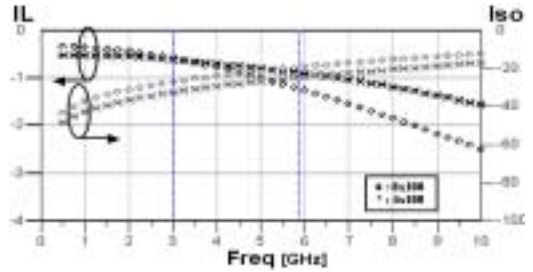


그림 5. 비대칭 구조의 SPDT 스위치의 수신경로의 격리도와 삽입손실.

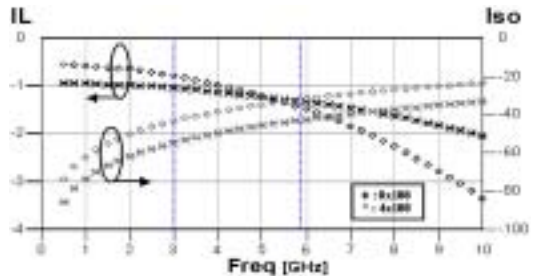


그림 6. 비대칭 구조의 SPDT 스위치의 송신경로의 격리도와 삽입손실.

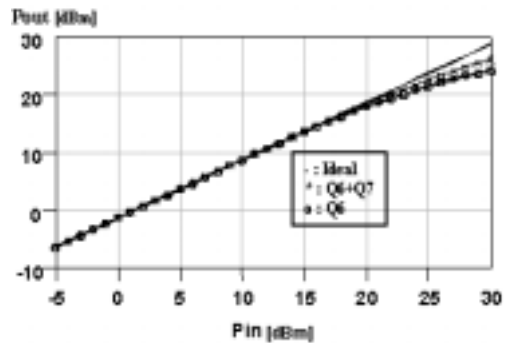


그림 7. Shunt FET Q6만을 사용한 경우와 Shunt FET Q6과 Q7를 stack 시킨 P1dB.

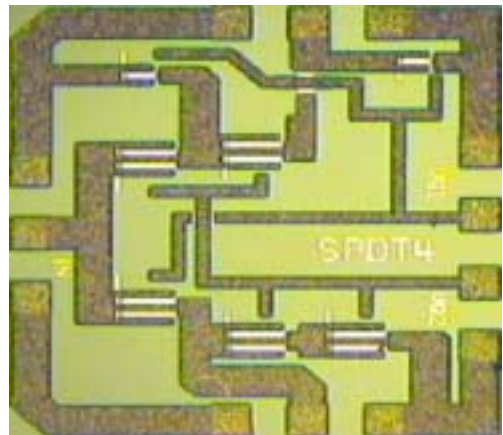


그림 8. 비대칭 구조 SPDT 스위치 칩 사진.

III. SPDT 스위치 특성 측정 결과

본 연구의 MPW공정으로 제작한 SPDT 스위치를 서로 다른 필드에서 4개를 선택하여 소신호 특성을 VNA로 측정하였다. 측정결과 매우 균일한 소신호 특성을 보여주나 측정값과 설계값이 차이를 보이므로, SPDT 스위치 레이아웃에 사용된 마이크로 스트립 라인을 ADS의 MLIN, MTEE, MCORN 등의 모델을 사용한 스위치 회로를 그림 9에 나타내었다. 이와 같이 스위치 레이아웃을 포함시킨 시뮬레이션 결과와 수신경로의 측정값을 그림 10에, 송신경로의 측정값을 그림 11에 비교하였다.

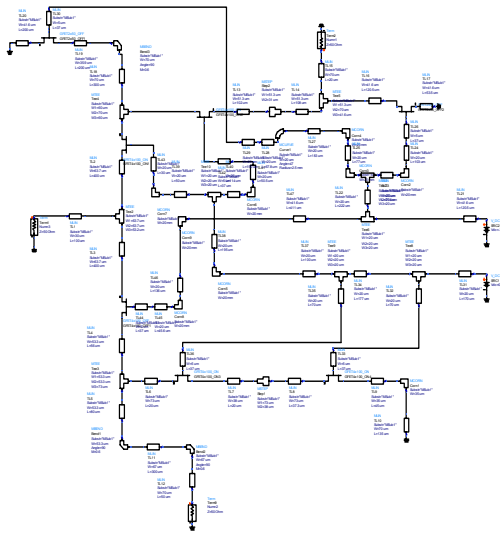


그림 9. SPDT 스위치의 레이아웃의 마이크로 스트립 라인을 포함한 스위치회로

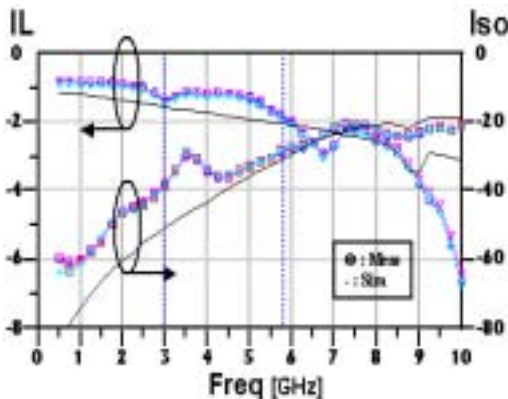


그림 10. 레이아웃의 마이크로 스트립 라인을 포함한 수신경로의 격리도와 삽입손실.

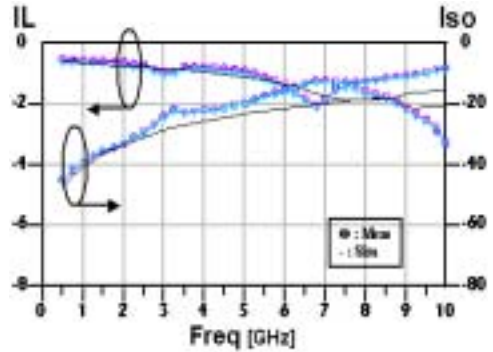


그림 11. 레이아웃의 마이크로 스트립 라인을 포함한 송신경로의 격리도와 삽입손실.

그림 10과 그림 11로부터 SPDT 스위치의 시뮬레이션 결과와 측정값을 비교해 보면 3GHz 부근에서 수신경로의 격리도가 측정값과 큰 차이를 보이는 것을 제외하면, 수신경로의 삽입손실과, 송신경로의 삽입손실과 격리도는 ISM 대역에서 잘 일치함을 볼 수 있다. 그러나, 수신경로의 격리도가 3.5GHz이하에서 큰 차이를 보이는 이유를 살펴보기 위하여 레이아웃을 EM 시뮬레이션으로 검증하여 보았으나 레이아웃에 의한 영향으로 보기가 어렵다. 따라서, 현재로서는 ISM 대역의 낮은 주파수에서 특히 3.5GHz 근처에서 격리도의 피크가 보이는 이유를 설명할 수가 없다.

표 1에 본 연구에서 제작한 비대칭 구조 SPDT 스위치의 소신호 특성을 요약하였다. 또한, 이를 일반적인 Series-Shunt 구조의 SPDT 스위치의 특성과 비교하기 위하여 그림 1의 대칭구조의 $Q1=Q2=4 \times 100 \mu\text{m}$ 로 $Q3=Q4=2 \times 50 \mu\text{m}$ 로 설계한 SPDT 스위치를 제작하였다. 이의 측정 결과는 삽입손실이 3GHz에서 0.881dB, 5.75GHz에서 1.167dB 격리도는 3GHz에서 22.569dB, 5.75GHz에서 17.399dB였다. 그러므로, 비대칭구조의 스위치는 대칭구조에 비하여 수신경로의 격리도가 3GHz에서 15.9dB, 5.75GHz에서 11.9dB 정도 개선되었으며, 삽입손실은 약 0.6dB 정도 증가하였다. 송신경로의 소신호 특성은 거의 차이가 없음을 알 수 있다.

끝으로, SPDT 스위치의 전력구동능력을 확인하기 위하여 송신경로의 P1dB를 그림 12에 시뮬레이션 결과와 비교하였다. 이로부터 대신호 모델을 이용하여 시뮬레이션한 P1dB는 5.75GHz에서 21.274dBm이고 측정값은 21.5dBm으로 매우 잘

일치함을 알 수 있다. 또한, 위에서 언급한 Series-Shunt 대칭구조 스위치의 전력구동능력을 Y. Ayasli 등[6]의 (5)식으로부터 계산한 최대출력은 17.324dBm이고, 이의 측정값으로 17.64dBm을 얻었다. 따라서, 본 논문의 비대칭 구조의 송신경로의 FET를 stack 시켜 전력구동 능력이 3.86dB 증가하였다.

표 1. 비대칭 구조 SPDT 스위치의 소신호 특성.

Parameters		Measured	Simulated
Tx	IL[dB]	3.0GHz	0.961
		5.75GHz	1.162
	Iso[dB]	3.0GHz	22.759
		5.75GHz	16.632
Rx	IL[dB]	3.0GHz	1.518
		5.75GHz	1.777
	Iso[dB]	3.0GHz	38.474
		5.75GHz	29.125

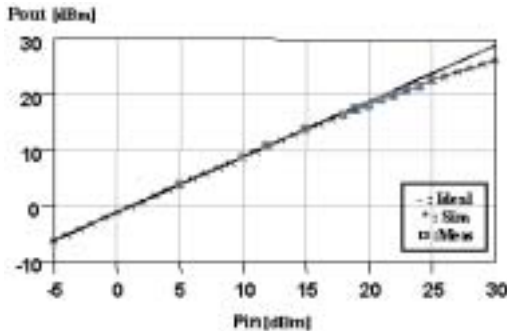


그림 12. SPDT 스위치의 송신경로의 P1dB.

IV. 결론

본 논문에서는 0.5 μ m GaAs MESFET을 이용하여 수신경로의 격리도는 크게 송신경로의 삽입손실은 작게 하는 동시에 큰 전력구동능력을 갖도록 P1dB를 크게 하는 비대칭구조 SPDT 스위치를 설계하였다. 이를 ETRI에서 지원하는 IDEC MPW 공정으로 제작하여 그 특성을 측정하였다. 또한, 대칭구조의 Series-Shunt 형의 SPDT 스위치를 함께 제작하여, 비대칭구조 SPDT 스위치의 특성과 비교하였다. 비대칭구조의 스위치는 대칭구조에 비하여 수신경로의 격리도가 3GHz에서 15.9dB, 5.75GHz에서 11.9dB 정도 개선되었으며, 삽입손실은 약 0.6dB 정도 증가하였다. 그리고, 송신경로의 소신호 특성은 대칭구조에 비하여 거의 차이가 없으나, 비대칭 구조의 송신경로의 FET를 stack 시켜 전력구동 능력이 3.86dB 증가하였다. 그러나, 수

신경로의 격리도가 3.5GHz이하에서 설계값과 차이를 보이는 원인을 앞으로의 연구에서 규명하고자 한다.

본 논문에서 제안한 0.5 μ m GaAs MESFET을 이용한 비대칭구조의 MMIC SPDT 스위치는 송신경로의 5GHz대에서 격리도를 개선하고, 스위치 소자의 핀치오프 전압을 증가시켜 P1dB를 27dB정도 증가시키면, WLAN, ADSRC 등과 같은 ISM 대역의 응용 분야에 광범위하게 사용될 수 있을 것으로 기대된다.

참고문헌

- [1] Yalcin Ayasli, Microwave Switching with GaAs FETs, Microwave Journal, pp. 61-74, November 1982.
- [2] S. Pacheco, C.T. Nguyen, and L. P.B. Kathehi, Micromechanical Electrostatic K-Band Switches, IEEE MTT-S Digest, pp. 1569-1572, 1998.
- [3] M.J. Shindler and A. Morris, DC-40GHz and 240GHz MMIC SPDT Switches, IEEE MTT, pp. 1486-1493, 1987.
- [4] Hiroshi Mizutani, Masahiro Funabashi, Compact DC-60 GHz HJFET MMIC Switches Using Ohmic Electrode-Sharing Technology, IEEE MTT, pp. 1597-1603, November 1998.
- [5] 이명규, 윤경식, 형창희, 김해천, 박철순 GaAs MESFET을 이용한 MMIC SPS T 스위치 설계, 한국통신학회 논문지 제27권 제4호.
- [6] Y. Ayasli, R. Mozzi, L. Hanes, and L.D. Reynolds, An X-Band 10W Transmit-Receive GaAs FET Switch, Microwave Switching with GaAs FETs, IEEE MTT-S Digest, pp. 42-46, 1982.

박 훈(Hun Park)

준회원



2002년 2월 : 고려대학교 정보 공학과 학사
2002년 3월~현재 : 고려대학교 전자정보공학과 석사과정

<주관심분야> 초고주파회로 설계

김 해 천(Hae-Cheon Kim)

정회원



1982년 2월 : 서울대학교 금속 공학과 학사
1984년 2월 : 한국과학기술원 재료공학과 석사
1992년 12월 : Illinois Institute of Technology 재료공학 박사

현 재 : 한국전자통신연구원 반도체 원천기술 연구소 초고주파소자팀 팀장

<주관심분야> GaAs, InP 기반의 화합물

윤 경 식(Kyung-Sik Yoon)

정회원



1971년 : 서울대학교 공과대학 전자공학사
1977년 : Univ. Louis Pasteur de Strasbourg D.E.A
1988년 : Univ. of Utah 전자공학 박사

1978년~1982년 : 한국 해양 연구소 해양기기실 실장

1988년 9월~현재 : 고려대학교 전자 및 정보공학부 정교수

<주관심분야> 초고주파소자 모델링, 초고주파회로 설계

지 흥 구(Hong-Koo Ji)

정회원



1998년 2월 : 광운대학교 전자 공학과 학사
2000년 2월 : 광운대학교 전자 공학과 석사
현 재 : 한국전자통신연구원, 반도체 원천기술 연구소 연구원

<주관심분야> 화합물 반도체 집적회로