

선형제어가 가능한 CMOS 가변 감쇄기의 설계

정희원 송운섭*, 김재민**, 김수원***

A design of the linearly controlled CMOS Attenuator

Yun-Seob Song*, Jae-Min Kim**, Soo-Won Kim*** *Regular Members*

요 약

본 논문에서는 CMOS 공정을 사용하여 선형적으로 제어가 가능한 π 모델 감쇄기를 구현하였고, 브릿지 T모델을 사용한 감쇄기를 제안하였다. CMOS 공정으로 코어의 수동소자를 트랜지스터로 구현하여 기존의 수동소자나 능동소자를 사용하는데 따른 문제점을 개선하였으며 GaAs MESFET공정의 문제점인 높은 비용 또한 해결하였다. π 모델 감쇄기는 2-poly 4-metal 0.35 μ m CMOS 공정을 사용하여 구현하였으며 기존의 수백 MHz의 동작 주파수 범위를 DC-1GHz 대역으로 향상시켰다. 또한 700 μ m x 300 μ m로 면적을 줄였으며 일정한 주파수에서 감쇄 값과 제어 전압 사이의 선형적인 관계를 개선하였다. 제안된 브릿지 T모델 감쇄기는 π 모델에서 동작주파수를 제한하던 매칭 특성을 향상시킴으로써 동작 주파수 범위를 DC-2GHz 대역으로 넓혔다

Key Words : attenuator; CMOS; π configuration; Bridged-T configuration, matching

ABSTRACT

To reaffirm the use of a mainstream CMOS process for designing passive-like attenuator structures, a linearly controlled variable attenuator is realized with 0.35 μ m 2-poly 4-metal CMOS process. It uses the π configuration for large attenuation range and suitable matching property. Compared to conventional passive-like CMOS attenuators, it is demonstrated that this work advances the frequency band from MHz to GHz (DC-1GHz), and reduces the size to 700 μ m X 300 μ m. Both simulation results and test results are provided. They show the improved linear relation between attenuation and control voltage. It is very useful in CDMA or GSM band, which uses under 1GHz frequency band. An alternative topology, Bridged-T configuration, is proposed to get over the limit of applications by elevating operation bandwidth. The proposed topology covers over DC-2GHz frequency band, which means that the proposed architecture can cover the tripleband (800MHz CDMA/GSM, 1.5GHz GPS, 1.9GHz PCS system) in applications as well. The simulation results are provided.

I. 서론

가변 감쇄기는 신호처리 소자로서 무선 통신 시스템에 유용하게 쓰이는 소자 중의 하나이다. 최근 무선 통신 시스템은 800MHz 대역의 셀룰러 CDMA/GSM와 1.9GHz 대역의 PCS가 주류를 이루고 있으며 그 외에도 1.5GHz 대역의 GPS(Global positioning system)가 서비스 되고 있다. 따라서 가

변 감쇄기 역시 이 트리플 밴드를 모두 지원할 수 있는 주파수 대역인 DC-2GHz에서 동작할 수 있어야 한다. 그림 1은 핸드폰 단말기 송수신부의 RF 부분으로 송신부의 최종단에서는 안테나를 통한 전송을 위해 증폭기(PA)를 이용해서 신호를 증폭시킨다. 통신 방식에 따라 정해진 레벨의 파워를 출력하기 위해서 PA의 뒤에 감쇄기를 사용한다. 또한 각 블록의 사이에 필요한 경우 매칭 네트워크로 사용

* 고려대학교 전자공학과 ASIC 연구실(yssong@asic.korea.ac.kr),

** 고려대학교 전자공학과 ASIC 연구실(junemyth@asic.korea.ac.kr)

*** 고려대학교 전자공학과 ASIC 연구실(ksw@asic.korea.ac.kr)

논문번호 : 030337-0806, 접수일자 : 2003년 8월 6일

될 수도 있다.

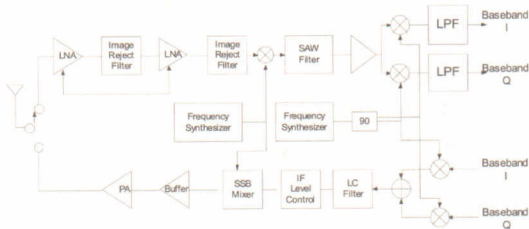


그림 1. 무선 통신 시스템에서의 송수신부 구조

최근 MMIC의 급속한 발전에 힘입어 GaAs 감쇄기의 개발이 활발하게 진행되고 있으며 실제로 상용화되어 널리 쓰이고 있는 실정이다^{[2][3][4][5]}. GaAs는 무선 통신 시스템에서 요구되는 고주파 동작을 위한 주파수 특성이 뛰어난 반면 높은 가격과 공정의 복잡성 같은 단점을 안고 있다. 따라서 상대적으로 가격이 저렴하고 가장 많이 사용되고 있는 CMOS 공정을 이용한 감쇄기 제작에 대한 연구가 진행되고 있다.

CMOS 공정으로는 주로 수동소자인 저항을 통해 감쇄기가 구현되거나 가변이득증폭기(Variable gain amplifier, VGA)가 감쇄기의 역할을 대신해 왔다. 그러나 수동 소자를 통한 감쇄기의 경우에는 고정된 값만을 나타낼 수 있어서 가변성이 떨어질 뿐만 아니라 집적화 할 경우에도 정확한 값을 기대하기 어렵다. 또한 가변이득증폭기의 경우에는 가변적인 값을 얻을 수는 있으나 회로가 크고 복잡하고 고주파에서 동작시키기 어려우며 전력 소모량이 커서 효과적이지 못하다.

이러한 문제점을 해결하기 위하여 본 논문에서는 MOSFET의 선형영역을 이용하여 MOSFET 자체를 저항으로 사용해서 수동소자의 구조로 가변적인 값을 얻을 수 있도록 감쇄기를 설계하였다. 현재 MHz 단위의 주파수 대역에 머물러 있는 II모델 가변 감쇄기를 GHz 대역으로 동작이 가능하도록 설계하였고, DC-2GHz 대역에서 안정적으로 동작 가능한 브릿지 T 모델을 이용한 가변 감쇄기 구조를 제안하여 트리플 밴드의 무선 통신 시스템에 모두 적용이 가능하도록 하였다.

II. II모델 감쇄기의 설계

초고주파에서 감쇄기를 구현하는 모델링 방법에는 T모델, II모델, 그리고 브릿지 T모델의 3가지가 있다^[1]. T모델의 경우, 직렬저항과 병렬저항 사이에

아무런 제약이 없기 때문에 감쇄영역이 매우 넓은 장점이 있다. 그러나 입력력단의 매칭을 고려해볼 때 임피던스를 50Ω으로 맞추는데 큰 어려움이 있다. 따라서 본 논문에서는 T모델에 비해 상대적으로 입력력 임피던스를 50Ω으로 맞추기 쉬운 모델 감쇄기를 설계하였다.

1. 회로 설계

그림 2는 구현된 II모델 가변 감쇄기의 블록 다이어그램이다. 감쇄 작용을 하는 코어 블록과 코어를 구성하는 MOSFET저항에 선형성 유지와 매칭을 위한 바이어스를 걸어주는 두 개의 바이어스 블록으로 구성되어 있다.

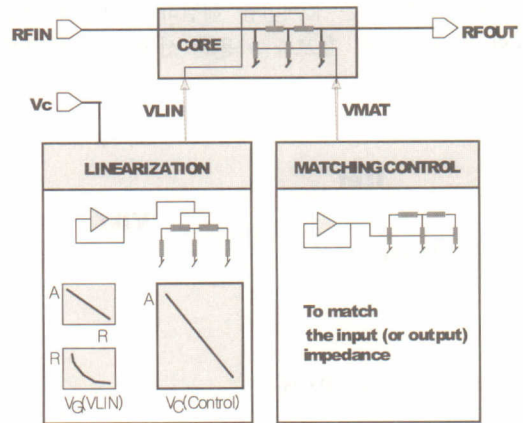


그림 2. 구현된 감쇄기의 전체 구조

1) 코어 블록

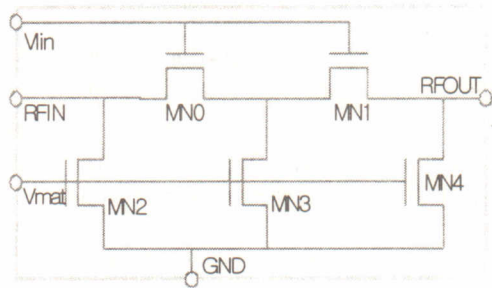


그림 3. II모델을 이용한 코어 블록

그림 3에 설계된 II모델 감쇄기의 코어 블록을 나타내었다. 감쇄영역을 크게 하기 위해 두 개의 II모델을 직렬로 연결하였다. 감쇄값은 직렬 연결된 두 트랜지스터인 MN0, MN1의 임피던스 값에 의해 결정되므로 가변 할 수 있는 감쇄영역을 크게

할 수 있다. 입출력단의 50Ω 매칭은 병렬 연결된 트랜지스터 MN2, MN3, MN4 에 의해 결정되므로 T모델에 비해 쉽게 매칭을 할 수 있다. 감쇄값 크기와 매칭은 각각 트랜지스터의 게이트에 인가되는 Vlin과 Vmat전압에 의해 임피던스를 변화시켜 조정한다.

2) 선형성 제어 블록

감쇄값은 코어를 구성하는 직렬 MOSFET의 저항성분에 거의 선형적인 함수 값을 갖는다^[1]. 그러나 MOSFET의 채널저항과 게이트 전압은 비선형적인 관계이므로 게이트 전압에 직접 제어 전압을 인가한다면 감쇄값을 선형적으로 제어하기가 매우 어렵다^[6]. 이와 같은 문제점을 해결하기 위하여 그림 4와 같이 피드백 루프를 이용한 선형성 제어 블록을 설계하였다.

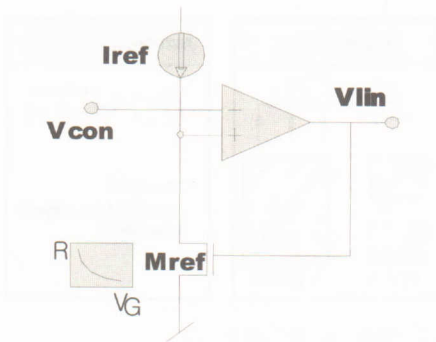


그림 4. 선형성 제어 블록의 피드백 루프

그림 4에서 MOSFET Mref는 감쇄기 코어에서 직렬 저항 성분으로 사용된 MN0, MN1과 같은 크기로 만들어졌다. 제어 전압(Vcon)을 낮게 유지하면 Mref를 선형영역에서 동작하게 하여 저항으로 사용할 수 있다. 바이어스 전류인 Iref를 항상 일정하게 유지한다면 증폭기의 양의 입력 단자의 전압은 Mref의 저항 값이 바뀌면서 변화하게 된다.

$$\Delta V = \Delta V_{-} = \Delta V_{+} = I_{ref} \cdot \Delta R_{ref} \quad (1)$$

식 (1)에서 나타내듯이 피드백 루프에 의해 증폭기의 두 입력 단자의 전압은 이상적으로는 항상 같아져야 하기 때문에 Vcon에서의 변화량은 증폭기의 양의 입력 단자에서 같은 크기의 변화량으로 나타나게 된다. 즉, 제어전압(Vcon)을 변화시킴으로써 Mref의 저항 값을 변화시킬 수 있는 것이다. 이는 Mref에 흐르는 전류 Iref가 일정하게 유지되기 때문

에 가능하다. 피드백에 의해 저항 값이 조절이 되어서 일정 저항을 나타내게 될 때의 게이트 전압을 실제 감쇄기의 MOSFET에 인가한다. 같은 크기로 구성되어 있기 때문에 실제 코어에서도 같은 저항 값을 나타낸다. 따라서 선형성 제어 블록에 인가하는 Vcon 전압은 감쇄값과 선형적인 관계를 갖게 되며, 그러한 채널 저항을 갖도록 하는 게이트 전압을 만들어 준다.

3) 매칭 제어 블록

매칭 제어 블록은 그림 5와 같이 레플리카 (Replica) 바이어스를 통해 구현되었다. 두 개의 동일한 코어 구조를 포함하고 있는데 하나는 RF신호를 감쇄시키기 위한 코어 그 자체이고, 다른 하나는 레플리카 구조이다. 이 구조의 입력부분에는 매칭된 것을 가정하는 의미로 50Ω이 연결되어 있다.

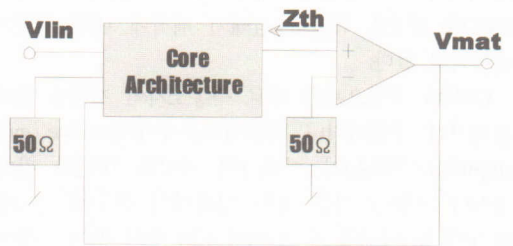


그림 5. 매칭 제어 블록의 피드백 루프

Vlin의 변화에 따른 직렬 저항값의 변화는 증폭기의 (+)단자의 전압을 변화시킨다. 증폭기의 (-)단자에 연결된 50Ω 임피던스는 고정되어 있으므로 증폭기의 (-)단자의 전압은 변화가 없다. 증폭기의 특성상 두 단자의 전압이 같아야 하므로 피드백에 의해 출력 임피던스(Zth)가 50Ω으로 맞춰질 때까지 조정되며, 이때의 바이어스 전압(Vmat)이 코어의 병렬트랜지스터의 게이트에 인가된다.

2. 실험 결과

제어블록의 피드백 루프가 제대로 동작하는지 알아보기 위해 두 피드백 루프에 사용된 증폭기의 두 입력 단자에서 전압을 측정하였다. 그림 6에서 볼 수 있듯이 두 단자의 전압이 피드백 루프에 의해 시간이 지남에 따라 같아지는 것을 확인 할 수 있다. 이는 선형성 제어 블록에서 제어전압의 변화에 따라 저항 값이 변화하는 것을 의미하며 선형성이 보장됨을 보여준다. 또한 매칭 제어 블록에서 출력 임피던스가 피드백 루프에 의해 50Ω으로 보정됨을

의미한다. 그림 7은 V_c 에 의한 피드백에 의해 생성된 두 바이어스 전압 (V_{lin} , V_{mat})의 관계를 나타내고 있다.

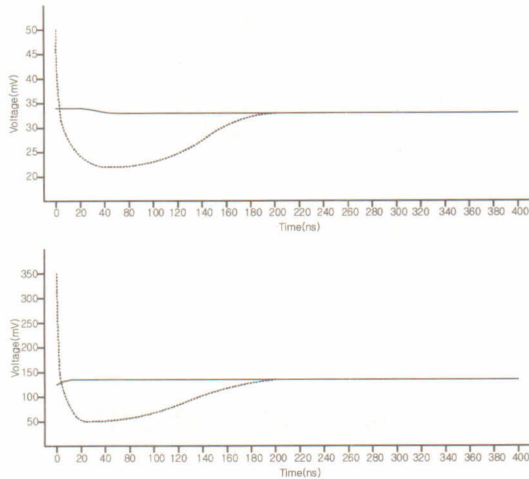


그림 6. 피드백 루프의 동작 모의 실험

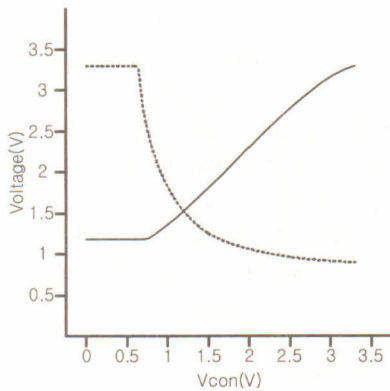


그림 7. V_{lin} , V_{mat} 의 모의 실험 결과

그림 8은 감쇄기 전체 시스템에 대한 주파수 응답 모의 실험 결과이다. 모의 실험 결과에서는 DC-2GHz 까지 제어 전압(V_{con})에 따라 일정한 감쇄 값을 유지하고 있다. 또한 V_{con} 이 변화에 따라 감쇄 값에서도 선형적인 변화를 보이고 있다. 매칭의 경우 1GHz 이상의 고주파에서는 다소 나쁜 특성을 보여준다. 하지만 선형적인 변화를 일으키고 있는 V_{con} 의 범위 내에서는 어느 정도 수준의 매칭 특성을 보이고 있으므로 반사파에 대한 손해가 크게 영향을 미치지 않는 적용범위에서 사용한다면 트리플 밴드의 주파수 범위인 2GHz 까지 동작이 가능하다.

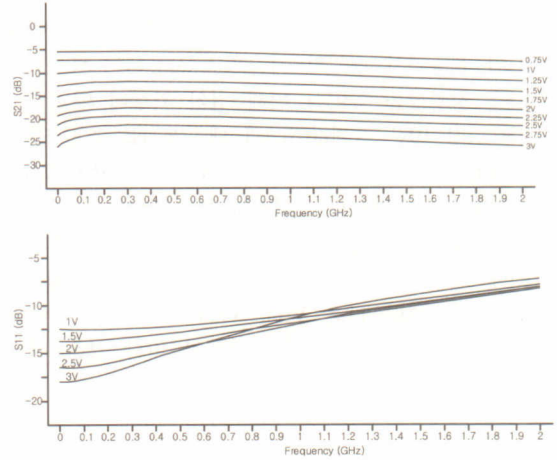


그림 8. Π 모델을 이용한 주파수 응답

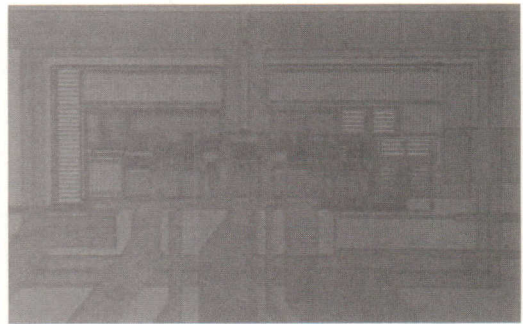


그림 9. 제작된 칩 사진

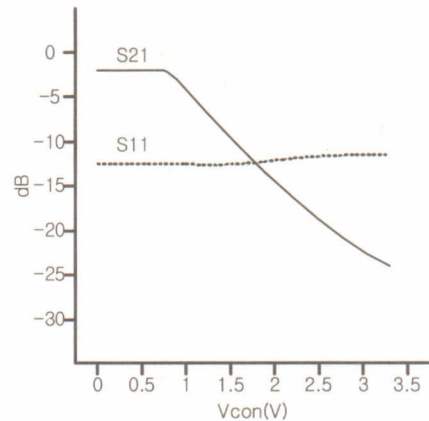


그림 10. V_{con} 의 변화에 따른 S_{21} 과 S_{11} 측정값 ($f=500\text{MHz}$)

II 모델 코어와 두 개의 바이어스 기능 블록을 0.35um 공정으로 그림 9와 같이 구현하였다. 매칭 제어 블록에서 매칭의 기준으로 사용되는 50Ω 저항은 정확성을 높이기 위해 칩의 외부에 연결하였다. 그림 10은 감쇄값(S₂₁)과 매칭(S₁₁)을 조정 전압(Vcon)에 따라 표현한 그래프이다. 감쇄 값이 Vcon에 따라 선형적으로 변화하고 있는 것을 볼 수 있으며, S₁₁이 전 구역에서 -11dB이하로 측정되어 매칭에 의한 입력 손실이 허용 범위 안에 있음을 알 수 있다. 그림 11은 Vlin, Vmat의 관계를 나타낸 것으로 앞서 모의실험에서 설명한 바와 같은 결과를 보인다.

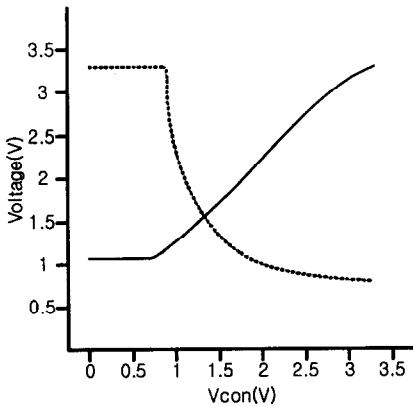


그림 11. Vlin, Vmat의 실험결과

그림 12는 측정된 주파수 응답을 나타내고 있다. 맨 위에 있는 선이 Vcon이 0.75V일 때의 감쇄값을 나타내고 있으며 0.25V 간격으로 3V가 될 때까지 측정을 하였다. 모의 실험에서 예상한 바와 같이 DC-1GHz에서 거의 일정한 감쇄 값을 유지하고 있으며 1GHz 이상의 고주파에서는 S₁₁의 절대값이 작아져서 신호의 손실이 많으므로 S₂₁에 그 영향이 나타나게 된다.

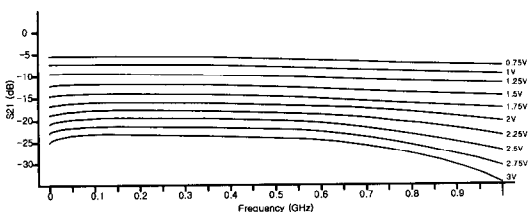


그림 12. 측정된 주파수 응답

측정한 결과들을 토대로 II 모델로 구현된 감쇄기의 특성을 표 1에 정리하였다.

특성	측정값
동작 주파수	DC-1GHz
최소 감쇄값	-3.4dB
감쇄 영역	>-23dB
반사 손실	<-11dB@DC-1GHz
편평도	+/-2.5dB
잡음특성	<0.1dB
공급 전원	3.3V
전력소모량	15mW

표 1. 구현된 감쇄기의 특성

III. 제안된 브릿지 T 모델 감쇄기

실험 결과에서 알 수 있듯이 II 구조의 감쇄기는 감쇄 영역이 매우 넓고 2GHz 이내의 주파수 범위에서 안정적인 감쇄 특성을 나타내고 있다. 하지만 매칭 특성이 그리 좋지 못하므로 동작 주파수의 제한을 받는다. 이는 CDMA나 GSM 방식의 무선 통신 시스템에서는 안정적으로 동작할 수 있지만 1.9GHz PCS 방식을 사용하는 무선 통신 시스템이나 1.5GHz를 사용하는 GPS 시스템에서는 확실한 안정성을 보장하지는 못한다.

따라서 매칭 특성을 개선시키는 방법으로 코어의 구조를 II 모델에서 브릿지 T 모델로 바뀌서 감쇄기를 설계하는 것을 제안하였다.

1. 회로 설계

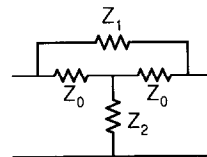


그림 13. 브릿지 T 모델

그림 13의 브릿지 T 모델에서 S₂₁은 다음과 같이 식 (2)로 나타낼 수 있다.

$$S_{21} = \frac{Z_0^2 + 2Z_0Z_2 + Z_1Z_2}{2(Z_0 + Z_1)(Z_0 + Z_2)} = \frac{1}{2} \left[\frac{Z_0}{Z_0 + Z_1} + \frac{Z_2}{Z_0 + Z_2} \right] \quad (2)$$

이상적인 매칭을 위해 반사계수가 0이기 위해서는 다음 조건을 만족해야 한다.

$$Z_{in} = Z_0 \frac{Z_0^2 + 2Z_0Z_1 + 2Z_0Z_2 + 3Z_1Z_2}{3Z_0^2 + 2Z_0Z_1 + 2Z_0Z_2 + Z_1Z_2} = Z_0 \quad (3)$$

$$Z_1Z_2 = Z_0^2 \quad (4)$$

따라서 위에서 나타낸 매칭 조건을 만족시키는 S_{21} 은 다음과 같다.

$$S_{21[dB]} = -20 \log \left\{ \frac{Z_2}{Z_0 + Z_2} \right\} = -20 \log \left\{ \frac{Z_0}{Z_0 + Z_1} \right\} \quad (5)$$

식 (5)와 같이 감쇄 값의 로그스케일(dB)은 직렬 저항 성분의 크기와 거의 선형적인 관계를 갖고 있기 때문에, 모델에서 사용한 선형성 제어 블록의 피드백 구조를 그대로 사용할 수 있다. 또한 레플리카 바이어스 구조를 이용한 매칭 제어 블록의 피드백도 마찬가지로 사용할 수 있다.

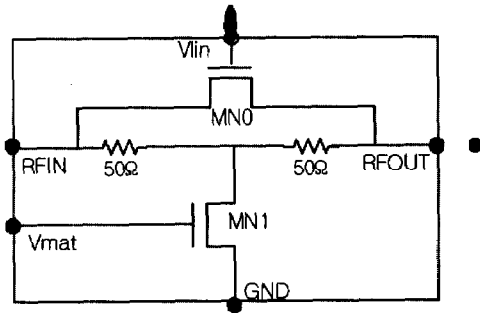


그림 14. 브릿지 T 모델을 이용한 코어 블록

그림 14에 제안된 브릿지 T모델의 코어 블록을 나타내었다. 신호선에 직렬로 위치한 두 개의 저항이 임출력단의 임피던스 레벨을 결정하기 때문에 보다 쉽고 안정적으로 매칭을 할 수 있다.

2. 모의 실험

주파수 응답에 대한 모의 실험 결과를 그림 15에 나타내었다. 감쇄 값이 -16dB 정도 나오는데 이는 같은 코어 구조 두 개를 직렬로 연결하면 두배로 증가시킬 수 있으므로 크게 문제가 되지 않는다. 또한 출력단에 연결되는 MOSFET의 크기가 크게 줄어들어서 기생 성분도 많이 줄일 수 있다. 구조적인 매칭 특성에 대한 장점과 기생 성분의 감소로 매칭 특성을 크게 향상시켜서 2GHz 이상의 고주파수에서도 좋은 특성을 나타내고 있다.

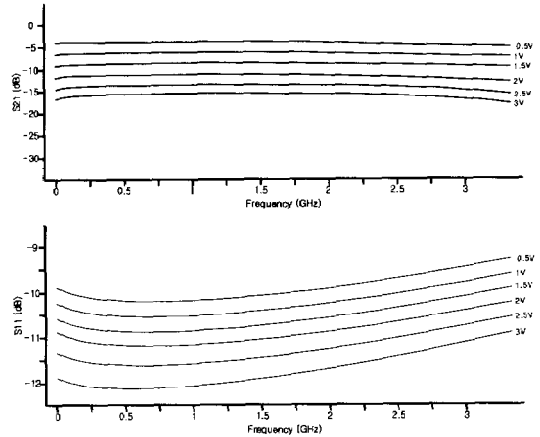


그림 15. 브릿지 T 모델을 이용한 주파수 응답

3. II모델과의 특성 비교

모의 실험 결과에서 볼 수 있듯이 브릿지 T 모델을 사용한 경우 감쇄 영역 범위가 줄어든다. 하지만 이 낮은 감쇄기로 사용하기에는 충분한 값이며 더 높은 감쇄값이 요구되는 경우에는 같은 구조를 직렬로 연결함으로써 원하는 감쇄값을 얻을 수 있다. 매칭 특성이 크게 향상된다는 것은 큰 장점이라 할 수 있다. 동작주파수를 제한하던 매칭 특성을 향상 시킴으로써 동작 주파수 범위를 2GHz 이상으로 넓혔다. 이는 감쇄기를 적용할 수 있는 분야를 넓힐 뿐 아니라 본 논문에서 목표로 하고 있는 트리플 밴드에서의 동작에도 더욱 유리하다.

IV. 결론

본 논문에서는 CMOS 공정을 사용하여 동작 주파수와 감쇄값이 각각 1GHz/60dB인 II모델 감쇄기를 구현하였고, 3GHz/20dB인 브릿지 T 모델을 사용한 감쇄기를 제안하였다. CMOS 공정으로 코어의 수동소자를 트랜지스터로 구현하여 기존의 수동소자 또는 능동소자를 사용하는데 따른 문제점을 개선하였고 GaAs MESFET 공정의 문제점인 고비용 또한 해결하였다.

II모델 감쇄기는 2-poly 4-metal 0.35um CMOS 공정을 사용하여 구현하였다. 기존의 수백 MHz의 동작 주파수를 GHz 단위로 향상시켰으며 일정한 주파수에서 감쇄값과 제어전압 사이의 선형적인 관계를 개선하였다. 또한 잡음 특성을 10배 가까이 향상시켰으며 70% 이상 면적을 줄였다. 표 2에 본 논

문에서 구현된 II모델 감쇄기와 기존에 발표된 것을 비교하였다.

참고 문헌

표 2.기존의 CMOS 감쇄기와 구현된 감쇄기의 특성 비교

특성	기존의 감쇄기	구현된 감쇄기
동작 주파수	DC-900MHz	DC-1GHz
최소 감쇄값	-3.3dB	-3.4dB
감쇄 영역	>-28dB	>-23dB
반사 손실	<-9dB@DC-900MHz	<-11db@DC-1GHz
편평도	+/-2dB	+/-2.5dB
공급 전원	2.75V	3.3V
면적	1850um X 850um	700um X 300um
소비 전력	12mW	15mW

표 2에서 볼 수 있듯이 구현된 감쇄기는 1GHz 미만의 주파수 대역을 사용하는 CDMA 방식이나 GSM 방식에서 매우 유용하게 쓰일 수 있다.

한편 새롭게 대두되고 있는 1.9GHz 대역을 이용한 PCS 시스템이나 1.5GHz 대역을 사용하는 GPS 시스템까지 지원하기 위해서는 더 높은 동작 주파수에서 사용될 수 있는 감쇄기가 필요하다. 따라서 3개의 통신 시스템의 주파수 대역을 모두 수용할 수 있는 감쇄기를 구현하기 위해 브릿지 T 모델을 제안하였다.

표 3.GaAs 감쇄기와 제안된 감쇄기의 특성 비교

특성	AT280(M/A-COM)	제안된 감쇄기
공정	GaAs MESFET	CMOS MOSFET
동작 주파수	DC-2GHz	DC-3GHz
감쇄 영역	>-15.5dB	>-17dB
반사 손실	-	<-9.3dB
편평도	+/-0.3dB	+/-1dB
비용	High	Low

표 3에 현재 상용화되어 있는 GaAs 제품과 제안된 구조를 이용한 CMOS 감쇄기와의 특성을 비교하였다. II모델은 매칭 특성의 저하 때문에 동작 주파수의 제약을 받지만, 브릿지 T모델은 매칭 특성이 좋기 때문에 2GHz 이상의 동작 주파수 범위까지 안정적으로 동작할 수 있다. 따라서 제안된 구조를 사용할 경우 트리플 밴드를 모두 수용할 수 있는 감쇄기를 구현할 수 있다.

[1] R. Kaunisto, P. Korpi, J. Kiraly, and K. Halonen, "A linear-control wide-band CMOS attenuator," *The 2001 IEEE International Symposium on Circuits and Systems*, Vol. 4, pp. 458-461, 2001

[2] D. A. Fisher and D. M. Dobkin, "A temperature-compensated linearizing technique for MMIC attenuators utilizing GaAs MESFETs as voltage-variable resistors," *IEEE MIT-S International Microwave Symposium Digest*, Vol. 2, pp. 781-784, 1990

[3] B. Maoz, "A novel, linear voltage variable MMIC attenuator," *IEEE Transactions on Microwave Theory and Techniques*, Vol. 38, Issue 11, pp. 1675-1683, Nov. 1990

[4] K. W. Kobayashi, A. K. Oki, D. K. Umemoto, S. K. Z. Claxton, and D. C. Streit, "Monolithic GaAs HBT p-i-n diode variable gain amplifiers, attenuators, and switches," *IEEE Transactions on Microwave Theory and Techniques*, Vol. 41, Issue 12, pp. 2295-2302, Dec. 1993

[5] H. Kondoh, "DC-50GHz MMIC variable attenuator with a 30dB dynamic range," *IEEE MIT-S International Microwave Symposium Digest*, Vol. 1, pp. 499-502, 1988

[6] R. Razabi, "Design of analog CMOS integrated circuits," pp. 18-19, McGraw-Hill, 2001

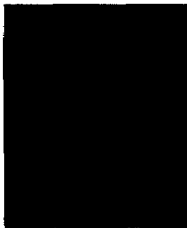
송 윤 섭(Yun-Seob Song) 정회원



1998년 2월 : 고려대학교
전자공학과 졸업
2001년 8월 : 고려대학교
전자공학과 석사
2001년 9월 ~현재 : 고려대학교
전자공학과 박사과정

<관심분야> VLSI 설계, 신호처리, 컴퓨터 구조

김 재 민(Jae-Min Kim) 정회원



2002년 2월 : 동국대학교
전자공학과 졸업
2004년 2월 : 고려대학교
전자공학과 석사
2004년 3월 ~현재 : LG
정보통신

<관심분야> VLSI 설계, 통신공학, 초고주파 공학

김 수 원(Soo-Won Kim) 정회원



1974년 2월 : 고려대학교
전자공학과 졸업
1983년 2월 : TEXAS A&M
전자공학과 석사
1987년 2월 : TEXAS A&M
전자공학과 박사
1987년 9월 ~현재 : 고려대학교
전자공학과 교수

<관심분야> 아날로그/디지털 VLSI 설계 기술 개발,
이동 통신용 부품설계, 고성능 연결망
용 트랜시버 IC 설계