

낮은 삽입손실을 갖는 새로운 대역통과 필터를 이용한 주파수 3체배기 설계

준희원 민준기*, 조승용*, 김현진*, 김용환*,
정희원 이경학**, 김대희*, 윤호석*, 종신회원 홍의석*

Design for Frequency Tripler Using Novel Bandpass Filter with Low Insertion Loss

Jun-Ki Min*, Seung-yong Cho*, Hyun-Jin Kim*, Yong-Hwan Kim* *Associate Members*
Kyoung-Hak Lee**, Dae-Hee Kim*, Ho-Seok Yun* *Regular Members*, Ui-Seok Hong* *Lifelong Member*

요 약

본 논문은 APDP(Anti-Parallel Diode Pair)를 이용한 3체배기로서 출력단에 기존의 Coupled line BPF가 아닌 낮은 삽입손실과 작은 회로사이즈를 갖는 새로운 구조의 BPF를 제안하였다. 이 제안된 구조의 BPF는 인터디지털 캐패시터와 나선형 개방 스텐브로 구성되어 있다. 제안된 BPF만의 삽입손실은 대역(16.41~19.23 GHz)내에서 0.7 dB이하의 특성을 나타내었다. 3체배기의 변환손실은 기본주파수 5.72 ~ 6.28 GHz에서 약 16.6~18.5dB(평탄도 $\pm 1\text{dB}$)의 특성을 얻었으며 6 GHz에서 기본주파수와 5차 고조파 억압특성은 각각 -32.16 dBc와 -44.6 dBc의 특성을 보였으며, 위상잡음 감쇠특성은 약 9.5dB@100kHz의 특성을 나타내었다.

Key Words : Small-size BPF, Insertion Loss, Frequency Tripler

ABSTRACT

This paper proposes a novel BPF structure with less insertion loss and small size instead of the existing coupled line BPF for the output of the tripler using APDP (Anti-Parallel Diode Pair). This proposed BPF consists of the interdigital capacitor and spiral open stub. The proposed BPF has the insertion loss of less than 0.7 dB within the band (16.41 ~ 19.23 GHz). The conversion loss of the tripler is about 16.6~18.5 dB (flatness ± 1 dB) at 5.72 ~ 6.28 GHz of fundamental frequency. Its fundamental frequency and the fifth harmonic suppression characteristic at 6GHz are -32.16 dBc and -44.6 dBc, respectively. And its phase noise attenuation characteristic is about 9.5 dB at 100 kHz.

I. 서 론

최근 통신 정보량의 증가에 따라 통신시스템의 주파수가 점차 높아지고 있다. 초고주파 통신 시스템의 경우 고안정, 저 잡음의 신호원을 필요로 하는

데 주파수가 높아질수록 이러한 신호원을 직접 만들기 어렵다. 따라서 높은 안정도와 저잡음 특성을 갖는 저주파 신호원을 체배하여 고주파 신호원을 만드는 방법을 많이 사용하고 있다. 주파수 체배기는 사용하는 소자에 따라 다이오드와 트랜지

* 이 논문은 2005년도 광운대학교 교내학술연구비에 의하여 연구되었음.

* 광운대학교 전자공학과 초고주파 연구실 (junkim@kw.ac.kr)

** 광운대학교 전자통신공학과 (goldbug123@hanafos.com)

논문번호 : KICS2006-05-202, 접수일자 : 2006년 5월 9일, 최종논문접수일자 : 2006년 9월 29일

스터를 이용한 체배기가 있다. FET, HEMT, BJT 등 트랜지스터를 이용한 체배기의 경우는 다이오드 체배기에 비해 회로 구성이 복잡하고 크기가 증가하는 단점이 있으나 낮은 차수를 체배할 경우 변환이득을 얻을 수 있으며, 입·출력 격리도가 좋아 정합이 수월하다. 또한 소자의 열 발생이 적기 때문에 다이오드 체배기에 비해 안정도가 높고 낮은 DC전력 소모로 인해 효율도 높다¹⁾. 반면 바랙터와 SRD(Step Recovery Diode)처럼 리액티브 비선형 요소를 이용하여 하모닉을 발생시키는 경우는 주파수와 밀접히 연관되어있기 때문에 동작범위가 좁은 단점이 있으나 저항성분이 없기 때문에 효율이 높은 장점이 있다²⁻³⁾. 하지만 쇼트키 다이오드는 높은 차수일 경우 체배 효율이 $1/n^2$ 로 낮아지지만 광대역 특성을 나타낸다. 또한 쇼트키 다이오드를 APDP(Anti-Parallel Pair Diode) 형태로 이용하게 되면 우수항을 외부회로 없이도 억압시킬 수 있으며 기본주파수와 5차 고조파만을 억압시키게 되면 간단한 구조의 3체배기를 설계할 수 있다. 이러한 3체배기의 출력단에 기존의 커플드라인 대역통과여파기를 사용하는 것보다 삽입손실을 낮추고 회로 크기를 줄일 수 있는 대역통과 여파기를 제안하여 이를 3체배기에 적용하였다. 이는 우수차 항은 고려하지 않고 기본주파수와 5차항만을 억압시키는 구조이므로 APDP를 이용한 3체배기에만 적용가능한 제한적 구조이다. 마지막으로 사용된 쇼트키 APDP의 타입은 저가이면서 마이크로 스트립 또는 CPW(Coplanar Waveguide) 라인처럼 광대역 전송 라인 구조에 적합한 RF임피던스를 갖는 Beam-lead 타입을 사용하였다.

II. APDP를 이용한 체배기의 이론

본 논문에서는 APDP 형태의 쇼트키 다이오드를 이용하여 3체배기를 설계 하였으며 그림 2-1은 동일한 특성을 갖는 두 개의 비선형소자를 서로 반대 방향으로 연결한 회로를 나타낸다. 각각에 대한 전류는 식 (1)과 (2) 그리고 식 (3)으로 주어진다.

$$I_A = f(V) = aV + bV^2 + cV^3 + dV^4 + \dots \quad (1)$$

$$I_B = -f(-V) = aV - bV^2 + cV^3 - dV^4 + \dots \quad (2)$$

$$I = I_A + I_B = f(V) - f(-V) = 2aV + 2cV^3 + \dots \quad (3)$$

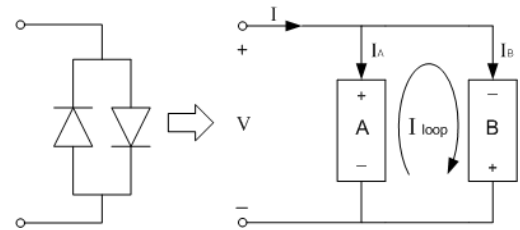


그림 2-1. Anti-parallel로 연결된 다이오드 블록도

식 (3)의 외부 전류는 우수차 항을 포함하고 있지 않으므로 비선형소자의 Anti-parallel 연결은 단지 기수차의 비선형성만을 갖고 있는 한 개의 비선형소자로 볼 수 있다. 그리고 회로의 내부를 순환하는 루프전류는 다음과 같다.

$$I_{loop} = I_A - I_B = 2bV^2 + 2dV^4 + \dots \quad (4)$$

식 (3)과 식 (4)를 비교해 보면 우수차와 기수차 항이 분리되어 있음을 알 수 있다. 즉 우수차 항을 갖는 전류는 루프를 순환하고, 반면에 기수차 항을 갖는 전류는 외부회로를 통하여 출력 된다⁴⁻⁵⁾.

III. 주파수 3체배기의 설계

본일반적인 3체배기인 경우 고조파를 억압하기 위하여 출력단에 개방형 스테브나 대역통과 여파기를 사용한다. 그러나 개방 스테브는 대역폭이 좁고 각 고조파에 따른 여러개의 개방 스테브를 사용해야 하며 특히 3체배기에 f_0 의 개방 스테브를 출력단에 사용하게 되면 주기적 특성으로 인해 $3f_0$ 또한 억압이 되기 때문에 고조파들을 억압시키기 어렵다. 반면 일반적인 커플드라인 대역통과 여파기는 효과적으로 고조파들을 억압시킬 수 있다. 하지만 커플드라인 대역통과 여파기는 삽입손실을 크므로 3체배기의 변환손실을 좀 더 초래하게 된다. 따라서 대역폭이 넓고 삽입손실을 최소화시키면서 회로 크기를 줄일 수 있는 구조를 제안하게 되었다. 제한된 구조는 APDP 형태의 쇼트키 다이오드를 이용한 3체배기에 적합한 제한적 특성을 가지고 있다. 즉 우수차 고조파들은 다이오드 내에서 소멸되므로 기수차 고조파만을 효과적으로 억압시키게 되는 구조이다.

본 논문에서 3체배기에 적용한 제안된 BPF를 그림 3-1에서 보여주고 있으며 다음과 같은 치수를 갖는다. L1 = 1.25 mm, L2 = 2.37 mm, L3 = 3.4 mm, L4 = 0.66 mm, L5 = 1.5 mm, L6 = 1.6 mm, W1 = W2

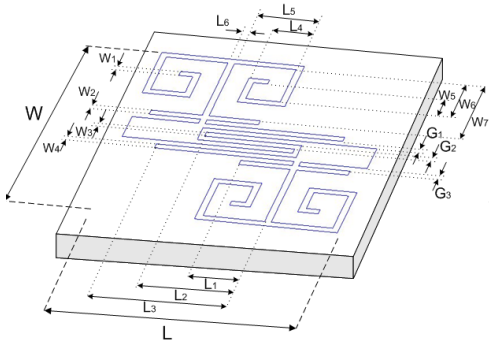


그림 3-1. 제안된 대역통과 여파기의 구조

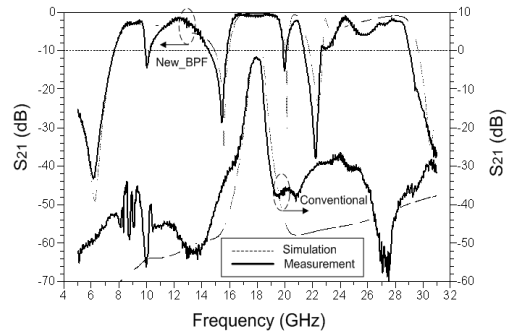
= $W_3 = W_4 = 0.16 \text{ mm}$, $W_5 = 0.64 \text{ mm}$, $W_6 = 1.3 \text{ mm}$, $W_7 = 2.1 \text{ mm}$, $G_1 = G_2 = G_3 = 0.16 \text{ mm}$. 또한 전체 회로크기는 $6.14 \times 6.28 \text{ mm}^2$ 로서 일반적인 커플드 라인 3단 대역통과 여파기에 비하여 약 42.9% 정도의 회로크기를 갖는다. 제안된 구조는 인터디지털 캐패시터(IDC : Intergital Capacitor) 와 나선형 개방 스테르브를 대칭적으로 결합된 구조를 이용하였다 [6-7]. 인터디지털 캐패시터는 Finger의 수와 간격에 의해 식(5)와 같이 정전용량 값이 정해지게 된다.

$$C = \left(\frac{\epsilon_r + 1}{W} \right) l [(N-3)A_1 + A_2] \quad (5)$$

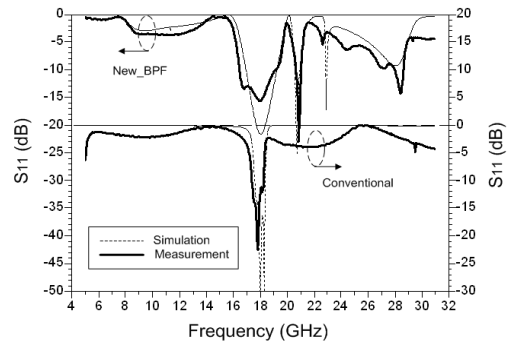
[pF/Unit length]

여기서, ϵ_r 은 기판의 유전율이며 A_1 과 A_2 는 Finger의 캐패시턴스이고, N 은 Finger의 수 그리고 W 와 l 은 폭과 길이로서 각각 그림 3-1에 나타내고 있는 길이이다. 커플드 라인의 차수가 증가하면 억압특성은 향상되지만 삽입손실과 회로크기의 증가를 초래하게 되므로 2단 특성에 기수차 고조파를 억압하기 위한 개방 스테르브를 이용하였다. 나선형태의 개방 스테르브 길이는 기본주파수의 약 $\lambda/4$ 길이를 가지며 5차 고조파를 억압시키는 개방 스테르브 또한 5체배 주파수의 $\lambda/4$ 길이를 갖는다. 이 개방 스테르브들을 대칭적으로 함으로써 억압되는 주파수 대역을 확장시키는 특성을 가지게 된다.

그림 3-2는 일반적인 커플드라인 3단 대역통과 여파기와 제안된 구조의 대역통과 여파기를 비교한 설계 및 측정 결과이다. 측정에는 Agilent사의 8510C Network analyzer를 사용하였으며 커넥터의 손실이 약 0.8 dB(Connector×2)로 이 값을 보정하여 측정된 결과이다. 그림 3-2(a)는 일반적인 대역통과 여파기의 삽입손실은 대역(17.52 GHz ~ 18.18



(a)



(b)

그림 3-2. 기존의 BPF와 제안된 BPF의 특성비교
(a) 삽입손실에 대한 설계 및 측정 결과
(b) 반사손실에 대한 설계 및 측정 결과

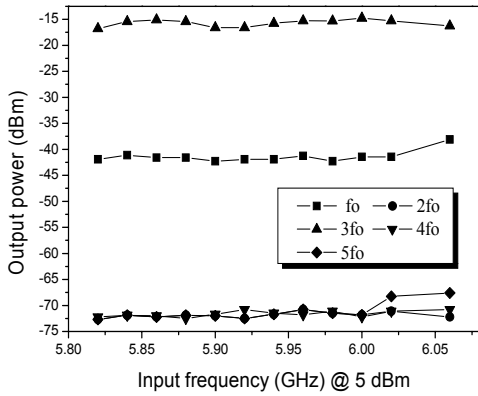
GHz) 내에서 약 1.9 ~ 3.5 dB이었으며, 제안된 대역통과 여파기의 삽입손실은 16.41 GHz ~ 19.23 GHz에서 약 0.3 ~ 0.7 dB의 특성을 나타내었다.

그림 3-2(b)는 반사손실에 대한 설계 및 측정값으로 일반적인 대역통과 여파기의 반사특성은 대역(17.52 GHz ~ 18.18 GHz) 내에서 약 -12 dB 이하이었으며, 제안된 대역통과 여파기의 반사특성은 16.41 GHz ~ 19.23 GHz에서 약 -10 dB 이하의 특성을 나타내었다.

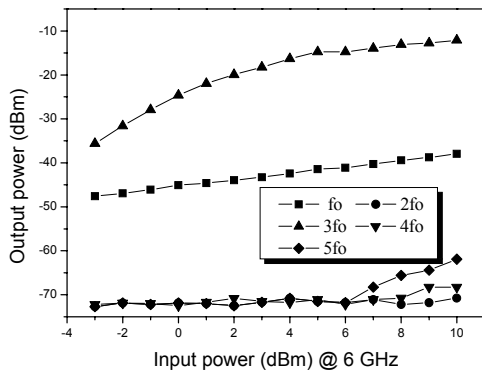
IV. 주파수 3체배기의 실험 및 결과

본 논문에서 제안된 BPF를 적용한 3체배기를 설계하기 위하여 APDP형태의 쇼트키 다이오드로 Metelics사의 MGS-902의 Beam lead 타입을 이용하였다.

또한 Rogers사의 Duroid RT5880($\epsilon_r = 2.2$, $\tan \delta = 0.0009$, $H = 0.254 \text{ mm}$, $T = 0.018 \text{ mm}$)을 기판으로 사용하였다. Beam-lead 쇼트키 다이오드와 기판은 Conductive silver epoxy를 이용하여 접합을 하였다.



(a)



(b)

그림 3-3. 기존의 주파수 3채배기 출력전력
(a) 입력주파수에 따른 특성(@ 5dBm)
(b) 입력전력에 따른 특성(@ 6 GHz)

그림 3-3(a)는 변환손실이 가장 낮은 입력전력 5 dBm일 때 커플드라인 대역통과기 이용한 3채배기의 출력 및 고조파 특성을 입력주파수에 따라 측정된 결과이다. 6 GHz에서 변환손실이 약 -19.7 dB이었으며, 기본주파수 및 그 외의 고조파 억압특성은 각각 41.4 dBc와 약 70 dBc 이하를 얻었다. 또한 그림 3-3(b)는 입력주파수를 6 GHz에 고정 후 입력전력에 따른 출력전력과 고조파 특성을 나타내었다.

그림 3-5(a)는 제안된 대역통과 여파기를 이용한 3채배기의 측정결과로 최적화된 입력전력인 5 dBm을 인가했을 때 입력주파수에 따른 출력전력과 고조파 특성을 나타낸 것이다. 이때 6.1 GHz에서 16.6 dB의 변환손실을 얻었으며, 기본 주파수 억압특성으로는 32.16 dBc, 5차 고조파 억압특성은 약 -44.6

dBc 이하의 특성을 나타내었다. 그림 3-5(b)는 6.1 GHz의 입력주파수 고정 후 입력전력에 따른 출력과 고조파들의 특성을 나타내었다.

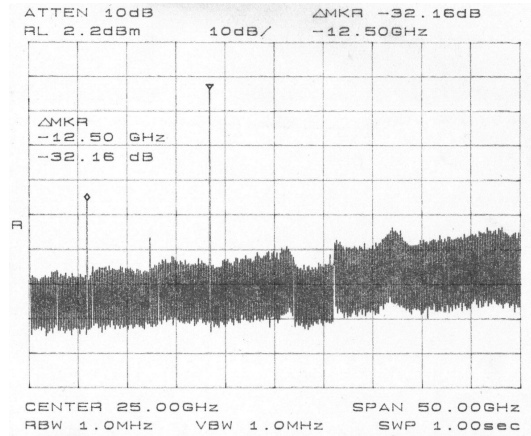
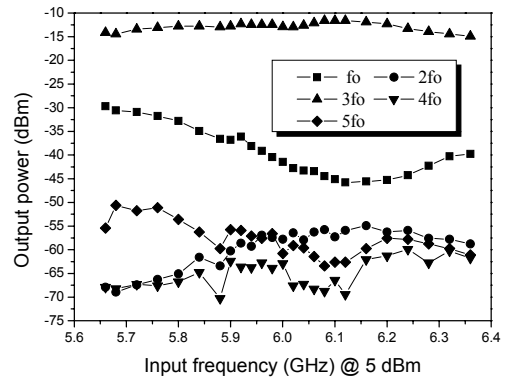
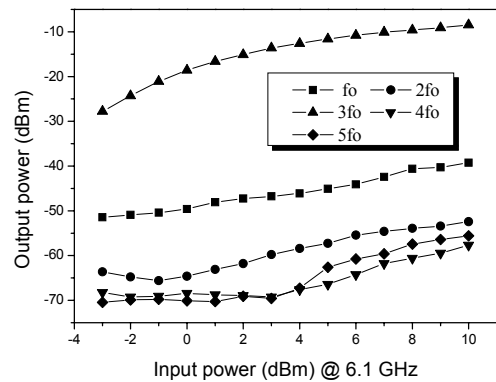


그림 3-4. 제안된 대역통과 여파기를 이용한 주파수 3채배기의 출력 스펙트럼



(a)



(b)

그림 3-5. 제안된 대역통과 여파기를 이용한 주파수 3채배기 출력전력
(a) 입력주파수에 따른 특성(@ 5dBm)
(b) 입력전력에 따른 특성(@ 6.1GHz)

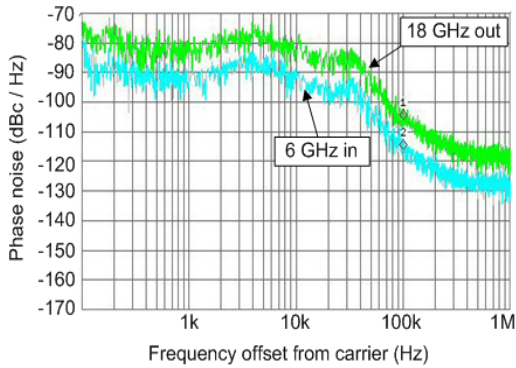


그림 3-6. 제안된 대역통과 여파기를 이용한 주파수 3 배배기의 위상잡음 감쇠특성

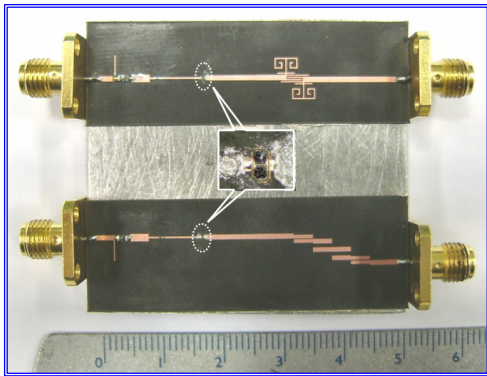


그림 3-7. 제안된 주파수 3배배기의 실물사진

또한 제안된 3 배배기의 주파수 변환에 따른 위상잡음감쇠 특성은 그림 3-6에서 보여주고 있다. 입력전력 5 dBm일 때 6 GHz의 위상잡음 특성은 18 GHz로 변환된 후 위상잡음 특성이 약 9.5 dB @100 kHz 감쇠되었다. 이것은 이론적인 값인 $20\log(N)$ 으로 하여 9.5 dB와 거의 같다. 여기서 N은 체배 차수를 나타낸다.

그림 3-7은 제작된 3 배배기의 실물사진을 보여주고 있으며 각 3 배배기에 Beamlead 형태의 APDP의 접착된 것을 확대하여 보여주고 있다. 또한 입력 측에 3차 고조파인 출력신호의 격리 특성을 높이기 위하여 개방 스테리브를 두었으며, 입력반사특성을 높이기 위하여 1[Ω]의 직렬저항을 추가하였다.

V. 결론

본 논문에서는 기존의 체배기 출력단에 사용되는 고조파 억압을 위한 스테리브나 커플드라인 대역통과

여파기를 대체하는 새로운 구조의 대역통과 여파기를 제안하여 3 배배기에 적용하였다. 제안된 구조는 낮은 삽입손실을 통해 변환손실을 낮추고 전체회로 크기를 줄였다. 기존 대역통과 여파기를 사용한 3 배배기 보다 제안된 대역통과 여파기를 이용한 3 배배기의 변환손실을 약 3 dB를 줄였으며, 회로크기는 3단 커플드라인 대역통과 여파기에 비해 약 42.9 %로 감소하였다. 또한 고조파들의 억압특성으로는 약 32 dBc 이하의 특성을 나타내었다. 이러한 회로는 MMIC 응용에 적합하며 밀리미터 대역에서도 적용할 수 있을 것으로 기대된다.

참고 문헌

- [1] S. A. Maas, *Nonlinear Microwave Circuits*, Artech House, 1988.
- [2] J. E. Johnson, G. R. Branner, J. P. Mima, "Design and optimization of large conversion gain active microwave frequency triplers", *IEEE Trans. Microwave Wireless Com. Lett.*, vol.15, No.7, pp.457~459, July 2005.
- [3] S. S. Liao, H. . Chen, P. T. Sun, C. Y. Lai, H. Y.Liao, Y. C. Chang, "Novel design for small-size coplanar waveguide frequency tripler," *IEEE Trans. Microwave Wireless Com. Lett.*, vol.13, No.12, pp.529~531, Dec. 2003.
- [4] M. Cohn, J. E. Degenford, and B. A. Newman, "Harmonic Mixing with an Antiparallel Diode Pair", *IEEE Trans. on Microwave Theory and Techniques*, vol. 23, pp.667~673, Aug. 1975.
- [5] 민준기, 김현진, 김용환, 유형수, 윤호석, 이근태, 홍의석, "Sub-harmonic 혼합기를 이용한 접대점 시스템용 하향 변환기에 관한 연구", *한국통신학회논문지*, Vol. 30 No. 10A pp.958~964, 2005.
- [6] R. Esfandiari, D. W. Maki, and M. Siracusa, "Design of interdigitated capacitors and their application to GaAs monolithic filters", *IEEE Trans. on Microwave Theory and Techniques*, vol. 31, pp.57~64, Jan. 1983.
- [7] G. D. Alley, "Interdigital capacitors and their application to lumped element microwave circuit", *IEEE Trans. on Microwave Theory and Techniques*, vol. 18, pp.1028~1033, Dec. 1970.

민 준 기 (Jun-Ki Min)

준회원



2000년 2월 광운대학교 전자공학
학과(공학사)
2002년 2월 광운대학교 전파공
학과(공학석사)
2002년 3월~현재 광운대학교 전
파공학과 박사과정
<관심분야> PLL 발진기 회로 설
계, HPA 설계

이 경 학 (Kyoung-Hak Lee)

정회원



1992년 2월 광운대학교 전자통
신공학과(공학사)
1994년 2월 광운대학교 전자통
신공학과(공학석사)
2000년 3월~현재 광운대학교 전
자통신공학과 박사과정
<관심분야> RF Signal detecting,
통신신호처리, DSP

조 승 용 (Seung-yong Cho)

준회원



2005년 2월 광운대학교 전파공
학과(공학사)
2005년 3월~현재 광운대학교 전
파공학과 석사과정
<관심분야> RF & 마이크로파 회
로 설계 및 응용

김 대 희 (Dae-Hee Kim)

정회원



1988년 2월 한양대학교 전자공
학과(공학사)
2004년 8월 광운대학교 전파공
학과 석·박 통합과정
<관심분야> RF & Microwave
Circuit Design,

김 현 진 (Hyun-Jin Kim)

준회원



2000년 2월 광운대학교 전자공
학과(공학사)
2002년 2월 광운대학교 전파공
학과(공학석사)
2002년 3월~현재 광운대학교 전
파공학과 박사과정
<관심분야> PLL 회로설계, RF 시
스템 설계

윤 호 석 (Ho-Seok Yun)

정회원



1983년 2월 광운대학교 전자공
학과(공학사)
2004년 2월 광운대학교 전파공
학과(공학석사)
2004년 3월~현재 광운대학교 전
파공학과 박사과정
<관심분야> 초고주파 회로설계,
시스템 설계

김 용 환 (Yong-Hwan Kim)

준회원



2000년 2월 광운대학교 전자공
학과(공학사)
2002년 2월 광운대학교 전파공
학과(공학석사)
2002년 3월~현재 광운대학교 전
파공학과 박사과정
<관심분야> 초고주파 회로설계,
RF 시스템 설계

홍 의 석 (Ui-Seok Hong)

중신회원

한국통신학회논문지 제25권 제11B호 참조