

# 주파수도약 무선통신 시스템의 동기 성능

정회원 배석능\*, 한성우\*\*

## Synchronization Performance on the Frequency Hopping Radio Communication System

Suk-neung Bae\*, Sung-woo Han\*\* *Regular Members*

### 요약

본 논문에서는 주파수도약 무선 통신 시스템의 초기동기 구조를 모델링하고 시뮬레이션을 통해 주파수도약 성능을 알아보았다. 주파수도약 동기성능은 실제 시스템에서 측정이 어렵기 때문에 본 연구에서는 주파수도약 초기동기 구조를 실제 시스템과 유사하게 모델링하고, AWGN 채널 환경에서 최적 상관동기 임계값과 동기성능을 시뮬레이션 하였다. 그 결과 낮은 SNR에서도 주파수도약 시스템의 상관동기 최적 임계값 및 동기획득을 확인하였다.

**Key Words** : Frequency Hopping, Synchronization, Correlation, AWGN, Random sequence

### ABSTRACT

In this paper, we studied the frequency hopping(FH) performance on the FH radio communication system via M&S of initial synchronization architecture. It is difficult to test the synchronization performance on the real FH communication environment. Thus, we have modeled the synchronization system similar to the real radio communication structure, and simulated the optimum correlation value and the synchronization performance on AWGN channel. As the result, we could obtain the thresholds of correlation synchronization and the FH synchronization performance under the low SNR.

### 1. 서론

주파수도약(FH ; Frequency Hopping) 통신 기법은 재밍 또는 감청을 회피하기 위한 대전자전 군용 통신 시스템에 널리 사용되고 있으며, 상용에서는 다중 사용자 간섭회피를 목적으로 Bluetooth 등에 사용되고 있다<sup>[1,2]</sup>.

이러한 주파수도약 무선통신 시스템은 랜덤코드를 사용하여 송신기에서 실시간으로 반송주파수를 의사 랜덤 도약시키고, 수신기는 송신기의 랜덤도약에 시퀀스를 일치시켜야 하므로 정확한 주파수도약 초기동기를 찾고, 송신 시퀀스에 맞춰 도약 신호를 수신할 수 있는 동기 구조가 필요하다<sup>[3]</sup>.

또한 주파수도약 동기는 운용자가 느낄 수 없을 정

도로 짧은 시간에 획득되어야 하며, 도약 시퀀스가 랜덤하여 쉽게 추정되지 않아 감청을 회피할 수 있도록 설계되어야 한다.

초기의 주파수도약 동기 구조는 도약동기의 난이도로 인해 고정 주파수로 초기동기를 맞추고 정보 데이터는 주파수 도약을 시키는 고정주파수 동기 방식에서 시작하여, 동기용 주파수 외에 의사 주파수를 혼합하여 전송하는 고정/의사 주파수 혼합 방식으로 발전하였다. 현재 도약 시스템은 항재밍 성능 향상을 위해 여러 개의 동기용 주파수를 사용하는 도약주파수 동기 방식으로 발전하였고, 초기동기 소요시간을 줄이기 위한 적응도약 방식도 있다<sup>[3]</sup>.

주파수도약 동기는 매우 짧은 시간에 획득되어 실제 시스템에서 동기성능을 측정하기 어렵기 때문에,

\* 과학기술연합대학원대학교 대전전자통신기술 전공(bsnplus@gmail.com), \*\* 국방과학연구소 2기술연구본부(hansw79@add.re.kr)  
논문번호: KICS2010-12-613, 접수일자: 2010년 12월 20일, 최종논문접수일자: 2011년 4월 4일

본 연구에서는 여러 개의 동기용 주파수를 사용하는 도약주파수 동기 방식을 모델링 및 시뮬레이션 하였다. 성능 분석을 위해 AWGN 환경에서 초기동기 프리앰블의 최적 상관동기 임계값과 주파수도약 동기성능을 시뮬레이션으로 확인하였다.

주파수도약 동기 시뮬레이션 결과 상관 임계값은 상관기 프레임 길이 40bits 중 33bits, AWGN 채널환경  $E_b/N_0=0dB$ 에서 99% 이상의 확률로 주파수도약 동기 획득이 가능한 것을 알 수 있었다.

본 논문은 II장에서 주파수도약 동기 구조를 모델링하고, III장은 AWGN 환경에서 주파수도약 동기 시스템의 상관동기 임계값 및 동기성능을 시뮬레이션하고 결과를 분석하였으며, IV장 결론에서는 분석결과 및 향후 주파수도약 기술의 발전방향을 제시하였다.

## II. 주파수도약 동기 모델링

주파수도약 동기 시스템의 성능 분석을 하기 위한 시뮬레이션 모델은 그림 1과 같다. 주파수도약 동기 모델은 크게 송신기와 수신기로 구성되며, 송신기에서는 동기정보를 인코딩하여 변조하고 동기주파수 생성기에서 만들어진 주파수를 사용하여 주파수도약 시켜서 전송한다. 수신기에서는 동기 주파수 생성기에서 만들어진 주파수를 통해 역도약을 시켜 복조를 하고, FH 프레임 상관 동기를 통해 동기정보의 시작 지점을 찾아 디코딩하여 동기정보를 획득한다. 획득된 동기정보는 도약동기 제어부에 공급되어 정확한 주파수 순서와 타이밍으로 역도약 주파수를 생성하게 된다. 그림 1에서  $T_{tx}$ ,  $C_{tx}$ 는 각각 송신기의 현재 시간과 주파수 도약정보이며,  $T_{rx}$ ,  $C_{rx}$ 는 각각 수신기의 현재 시간과 주파수 도약정보이다.

이번 장에서는 위와 같은 절차를 통해 이루어지는 주파수도약 동기성능 분석을 위해, 그림 1의 모델 요소 중에서 동기주파수 생성부, FH 프레임 상관동기부, 동기제어부에 대해 자세히 알아볼 것이다.

### 2.1 동기주파수 생성부

도약주파수 동기 방식은 초기동기 주파수를 도약시키면서 동기 시퀀스를 일치시키는 방식으로써 도약하는 동기주파수가 랜덤하고 동기 소요시간이 최소가 되도록 설계 되어야 한다. 동기주파수가 쉽게 추정되지 않으려면 주기가 긴 랜덤코드를 사용해야 하지만, 주기가 길어짐에 따라 초기동기 시간이 길어진다. 따라서 짧은 시간 내에 주파수도약 동기가 이루어지면서 동기주파수가 시간에 따라 랜덤하게 바뀌는 구조

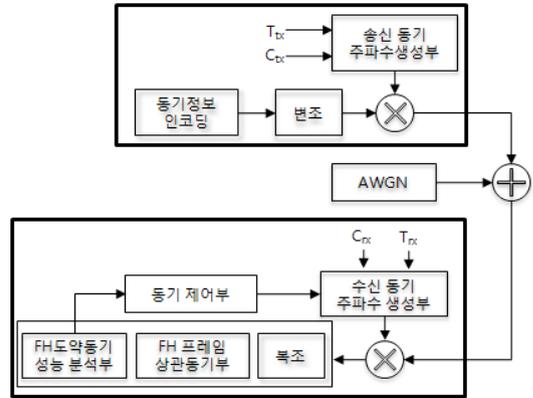


그림 1. 주파수도약 동기성능 분석 모델

가 되어야 한다.

위와 같은 요구 조건을 만족시키기 위해 동기주파수는 그림 2와 같은 구조를 통해 발생시킨다. 동기주파수 생성기에는 코드( $C_{tx}$  또는  $C_{rx}$ )와 초 단위의 시간( $T_{tx}$  또는  $T_{rx}$ )을 입력으로  $n$ 개의 랜덤 동기 주파수를 선택하여 주파수 합성기에 보내주는 역할을 한다. 이때 생성되는 초기동기 주파수는 일정한 시간( $T_{th}$ )이 지나면 바뀌게 되며, 송/수신기의 시간차이에 따라 다를 수 있다. 따라서 위와 같은 주파수 도약 동기 시스템에서는 송/수신기의 시간차이가 일정한 값 이내로 설정되어야 한다.

그림 3과 같은 동기주파수 구조에서, 동기주파수 송신 형식은 랜덤 주파수 생성기에서 만들어진  $n$ 개의 주파수를 1홉 시간( $T_{th}$ )마다 도약시키게 되며, 패턴의 주기는 수차례 반복된다.  $M$ 번의 싸이클이 초기동기 홉 시간이 되며, 이 시간 동안 초기동기가 끝날 수 있어야 한다.

동기주파수 수신 형식은 주파수 패턴은 동기주파수 송신형식과 같으나, 그림 3에서와 같이 한 주파수의 지속 시간이  $(n+1)$ 홉 시간이 되도록 설계한다. 수신 주파수의 지속시간이 초기동기 1주기 시간보다 1홉 길게 되므로 임의의 송신 주파수  $f_k$ 가 수신 주파수  $f_k$ 와 한 주기에서 반드시 한 번 일치하며 열악한 무선환경에서 동기확률을 높일 수 있도록 동기주파수 주기를  $M$ 번 반복하도록 하였다.

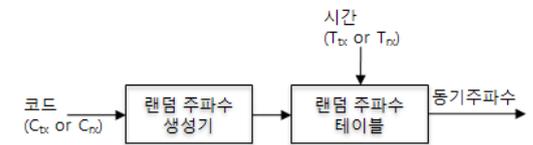


그림 2. 랜덤 동기주파수 생성도

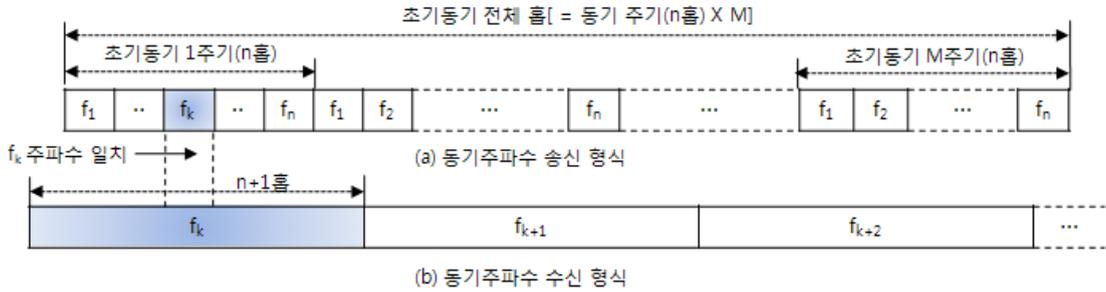


그림 3. 동기주파수 송/수신 형식

주파수가 일치될 때 동기정보를 획득함으로써 송신 측의 동기 주파수를 알 수 있게 된다. 수신된 동기 주파수는 수신 동기 주파수를 제어하기 위한 목적으로 사용한다.

또한 동기 주파수가  $n$ 개로 고정되면 빈번한 통화가 있게 되면 주파수가 노출 가능성이 있으므로 초기동기마다 일정 시간( $T_s$ )이 지나면 동기 주파수를 새로운 주파수로 갱신함으로써 동기 주파수의 노출 확률을 낮추고 빠른 시간 안에 주파수 도약 동기가 가능하도록 모델링 하였다.

2.2 FH 프레임 상관동기 분석 모델

FH 프레임 상관동기부는 그림 4(a)와 같이 모델링 하며, 상관연산은 그림 4(b)에서와 같이 참조 프레임  $r_N$ 과 수신 프레임  $x_N$ 을 비트 단위로 논리적 AND 연산의 결과 합을 구하게 된다. 복조기에 수신된  $N$  bits의 프레임은 참조프레임과 이러한 연산을 통해 상관 결과  $C$ 를 얻는다.  $r_N$ 과  $x_N$ 이 완전히 같으면 그 결과값  $C$ 는  $N$ 이 되며, 완전히 다르면 결과값  $C$ 는 0이 된다. 상관 결과  $C$ 는 상관 임계값  $\eta$ 와 비교하여  $C$ 가  $\eta$ 보다 크면 프레임 동기가 획득된 것으로 판단하며 그렇지

않은 경우에 상관동기를 계속 하게 된다<sup>5)</sup>.

그림 4의 FH 상관동기 분석 모델을 수학적 모델로 나타내면 다음과 같다. 먼저 수신 프레임  $x_N$ 은 길이가  $N$ 인 벡터  $[x(n) \ x(n-1) \ \dots \ x(n-(N-1))]^T$ 이며, 참조 프레임  $r_N$ 은 길이가  $N$ 인 벡터  $[r_0 \ r_1 \ \dots \ r_{N-1}]^T$ 로 나타낼 수 있다. 결과값  $C$ 는 두 벡터  $x_N$ 과  $r_N$ 을 아래와 같이 내적하여 얻는다.

$$C = x_N^T \cdot r_N$$

이때, 상관동기의 판정률은 다음과 같다.

$$C > \eta : H_2$$

$$C < \eta : H_1$$

여기서  $H_1, H_2$ 는 가설 검정을 위한 변수로써 아래와 같은 의미를 갖는다.

$H_1$  : 상관동기 시퀀스가 포함되지 않음

$H_2$  : 상관동기 시퀀스가 포함됨

이러한 FH 프레임 상관동기 모델에서는 먼저 단독으로 시뮬레이션을 수행하여 AWGN 채널에서 상관 임계값에 따른 FH 프레임 동기 성공확률을 확인한다. 시뮬레이션 결과는 전체 시스템에서 사용하게 될 대략의 FH 프레임 상관동기 임계값을 알아보는데 사용한다.

2.3 주파수도약 동기성능 분석 모델

주파수도약 동기성능 분석 모델(그림 1) 수신기의 동기 제어부에서는 수신된 동기정보를 사용하여 현재 발생하는 역도약 주파수를 제어하며 수신된 동기정보는 송신기의 시간과 도약주파수 순번이 포함된다. 시간과 순번을 정확하게 디코딩 했다면 송신기와 같은 동기 주파수 테이블과 현재 발생하고 있는 주파수를 알 수 있으므로 수신기는 송신 신호에 시간을 정확하게 일치하여 역도약 시킬 수 있게 된다. 그러나 잘못된 FH 프레임 상관동기 획득으로 인해 시간과 순번에 오류가 있으면 오동기가 된다. 따라서 이러한 문제를 해결하는 알고리즘이 필요하다.

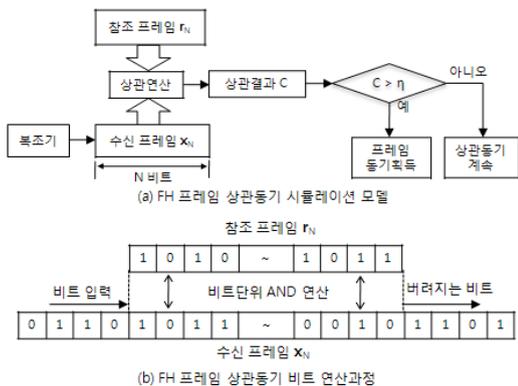


그림 4. FH 프레임 상관동기 분석 모델

그림 5는 FH 프레임 상관 오동기 해결 알고리즘이다. 처음 FH 프레임 상관동기가 이루어지면 그림 5의 “동기확인”이 시작되면서 그림 1의 동기 제어부가 동작되게 된다.

도약동기 제어 알고리즘은 먼저 기존의 주파수 테이블과 현재 도약주파수를 저장한다. 획득한 동기정보를 가지고 새로운 동기 주파수 테이블과 도약주파수 순번을 얻고, 새로운 주파수로 수신 신호를 역도약 시키면서 계속 상관동기 확인을 하게 된다. 이 때 상관동기 확률을 높이기 위해 majority 방법을 사용하게 된다. 3번 연속 상관동기를 확인하여 2번 이상 상관동기 확인이 된다면 상관동기가 성공한 것으로 판단하며, 그렇지 않은 경우에는 오동기로 판단하여 기존에 저장된 주파수 테이블과 도약주파수 순번을 복원시켜 상관동기가 최초로 성공했던 이전의 상태로 되돌아간다. 위의 알고리즘에서 Counter는 3번의 상관동기 확인을 위해, 홉의 수를 세는 변수이며, SyncConf는 상관동기 획득이 된 횟수를 세는 변수이다. 3번 상관동기를 확인하고 나서 SyncConf 값이 2보다 크면 주파수도약 “동기성공”이 되며, SyncConf가 1보다 작거나 같으면 다시 “동기추적” 상태로 가도록 알고리즘을 설계하였다.

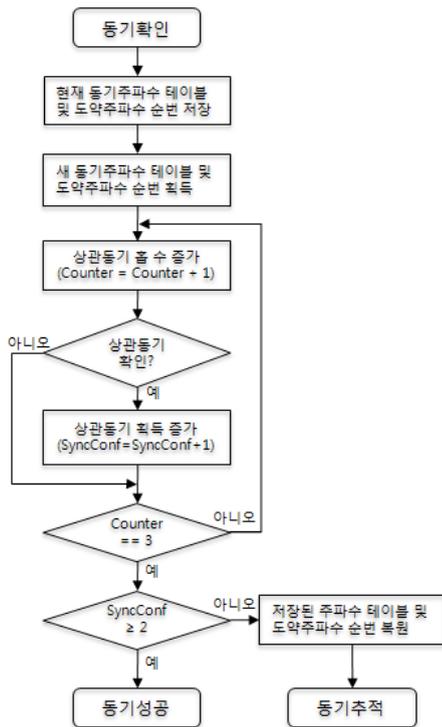


그림 5. 도약동기 제어 알고리즘 순서도

### III. 시뮬레이션 및 결과 분석

#### 3.1 동기모델 파라미터 설정

시뮬레이션을 위한 도약주파수 동기 모델 파라미터는 표 1과 같다.

$C_{tx}$ 는 송신기,  $C_{rx}$ 는 수신기의 랜덤주파수 생성을 위한 코드이며, 두 코드를 같은 값으로 설정하여 실제 시스템 운용과 같이 시뮬레이션 한다.  $d$ 는 송/수신기 간 clock 차이로써, 차이가 0 ~ 10sec 이내이면  $d=0$ , 차이가 10 ~ 20sec일 때는  $d=1$ , 50 ~ 60sec일 경우  $d=5$ 가 된다.  $d$ 가 0일 때는 송/수신기의 동기주파수 6개가 같으며,  $d$ 가 1일 때는 송/수신기의 동기주파수 5개가 같고,  $d$ 가 5일 때는 동기주파수 1개가 같다.

$T_u$ 는 주파수를 갱신하는 시간으로 여기에서는 송신기와 수신기의  $T_u$  모두 10sec로 설정하였다.

$T_h$ 는 1홉의 지속 시간은 10msec로 정하고, 1홉 구성은 160bits로써, 개략적 구성은 bit 동기 16bits, FH 프레임 상관동기 40bits, 동기정보 전달용 104bits로 구성된다. 시뮬레이션에서 비트 동기는 포함되지 않았다.

동기 주파수의 수  $n$ 은 6, 송신동기 주기는 8, 상관을 위한 비트는 40bits로 정하며, 상관동기 판정을 위한 상관 임계값  $n_t$ 은 28 ~ 34의 범위에서 시뮬레이션 하였다.

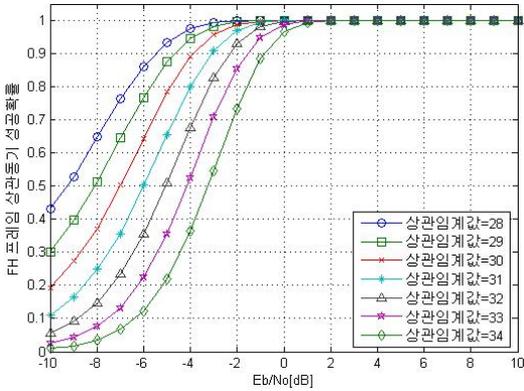
표 1. 주파수도약 동기 모델 파라미터

파라미터	값
$C_{tx}, C_{rx}$	$C_{tx}=C_{rx}$ (임의 상수)
$d$	0 ~ 5(정수)
$T_u$	10sec
$T_h$ (1홉 시간)	10msec
$L$ (1홉의 동기정보)	160bits
$n$ (동기 주파수 갯수)	6
$M$ (송신 동기 주기)	8
$N$ (상관 비트 수)	40 bits
$n_t$ (상관 임계값)	28 ~ 34(정수)

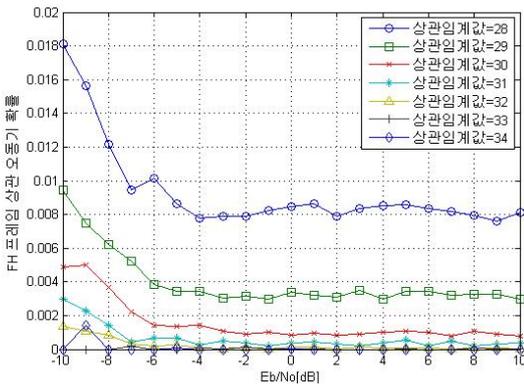
#### 3.2 FH 프레임 상관동기부 시뮬레이션 결과

본 절에서는 FH 동기성능 분석 시뮬레이션 적용할 상관 임계값을 결정하기 위해 AWGN 채널 환경에서 FH 프레임 상관동기 모델(그림 4(a))에 대해 시뮬레이션을 수행하였다.

그림 6(a)는  $E_b/N_0$ 에 따른 FH 프레임 상관동기 확률로써 상관 임계값이 28일 때 약 -2dB 이상에서



(a) FH 프레임 상관동기 확률



(b) FH 프레임 상관 오동기 확률

그림 6. FH 프레임 상관동기 확률

99% 이상의 상관동기 확률을 얻었으며, 상관 임계값이 34일 때는  $E_b/N_0$ 가 약 1dB 이상에서 상관동기 확률 99%를 얻었다.

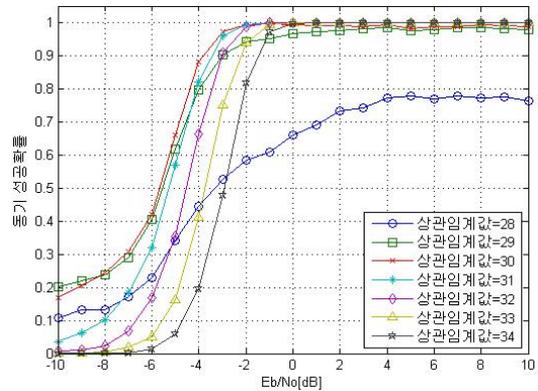
그림 6(b)는 FH 프레임 상관 오동기 확률로써 임계값 28에서  $E_b/N_0$ 가 -4dB 이상에서 오동기 확률 0.8%, 임계값이 34에서  $E_b/N_0$ 가 약 -6dB 이상에서 오동기 확률 0.1% 이하를 얻었다.

결과적으로 상관 임계값이 낮을수록 상관동기 확률은 높아지나 그에 따른 오동기 확률이 높아지게 되는 것을 시뮬레이션을 통해 알 수 있었다.

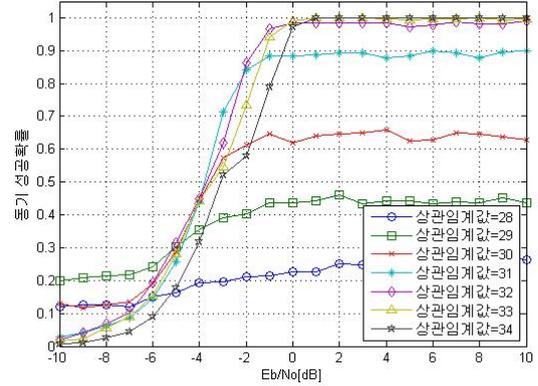
### 3.3 FH 동기성능 분석부 시뮬레이션 결과

FH 동기성능 분석 시뮬레이션은 FH 프레임 상관동기 결과를 적용하여 전체적인 주파수도약 동기 시스템의 성능 시뮬레이션(II장 3절)을 하였다.

그림 7은 전체 주파수도약 동기 성공 확률을 나타낸 것으로 그림 7(a)는 송신기와 수신기의 시간차가  $\pm 10$ sec 이내( $d=0$ )인 경우로써 상관 임계값이 28일 경우  $E_b/N_0$ 가 4dB에서도 80% 이하의 동기 성능을 가지



(a) 송/수신기 시간차이가  $\pm 10$ sec 이내( $d=0$ )



(b) 송/수신기의 시간차이가  $\pm 60$ sec 이내( $d=5$ )

그림 7. 주파수도약 동기 확률

며, 상관 임계값이 29 이상일 때는  $E_b/N_0$ 가 -1dB 이상에서 90% 이상의 동기 성공확률을 가지며 33이상일 경우에는 약 -1dB에서 99% 이상의 동기 성공확률을 갖는 것을 확인하였다. 그림 7(b)는 송신기와 수신기의 시간차가 50 ~ 60sec 인  $d=5$ 일 경우로써 상관 임계값이 32 이상일 때 90% 이상의 동기 성공확률을 보이며, 상관 임계값이 33 이상일 때는 약 0dB 이상에서 99% 이상의 동기 성공 확률을 갖는다.

결과적으로 FH 동기성능 분석 시뮬레이션에서는  $E_b/N_0$ 가 0dB 이상에서 상관 임계값이 33, 34일 때 99%의 성능을 만족한다.

### 3.4 결과 분석

FH 프레임 동기성능 분석 시뮬레이션 결과 상관 오동기가 많이 일어날수록 주파수도약 시스템의 동기 성능은 떨어지게 되며, 따라서 상관 임계값에는 일정한 하한선이 필요하다는 것을 알 수 있다.

또한, 낮은  $E_b/N_0$ 에서 시간 차이가  $\pm 10$ sec ( $d=0$ )로

부터  $\pm 60\text{sec}(d=5)$ 일 때도 충분한 동기성공 확률을 보장할 수 있도록 상관 임계값 33이 산출되었으며, 동기 성공 확률 99%를 얻었다. 그러나 상관 임계값을 더 증가시키면 낮은  $E_b/N_0$ 에서 동기성공 확률이 떨어지게 되므로, 동기성공 확률이 낮아지는 것을 볼 수 있다.

결론적으로 본 주파수도약 동기 시스템은 송신기와 수신기의 시간 차이가 최대 60sec인 경우에도,  $E_b/N_0=0\text{dB}$ 에서 상관 임계값을 33으로 정하게 되면 99% 이상의 동기성공 확률을 갖는 것을 알 수 있었다.

#### IV. 결 론

본 논문은 주파수도약 동기 시스템에 대하여 모델링과 시뮬레이션을 통해 주파수도약 동기성능을 분석하였다. 시뮬레이션에서 주파수도약 동기에 적합한 상관 임계값을 찾고, 주파수도약 동기 시스템의 동기 성공확률을 확인하였다.

모델링은 상관기 40bits 중 임계값을 29 ~ 34, 도약 주파수 파라미터는 표 1과 같이 정하고 송신기와 수신기 사이의 시간 차이가  $\pm 60\text{sec}$  이내에서 시뮬레이션 하여, 채널환경  $E_b/N_0=0\text{dB}$  이상의 조건에서 상관 임계값은 33을 얻었으며, 동기 성공확률 99% 이상임을 확인하였다. 또한 송신기와 수신기 사이의 시간 차이가 더 적으면 상관 임계값의 범위는 더 넓어질 수 있을 것이다.

본 연구결과 유사한 FH 시스템은 본 연구의 M&S를 활용하여 성능 측정이 가능할 것이며, 미래의 네트워크 환경에서 주파수도약 동기 시스템 연구에 활용 가능할 것이다.

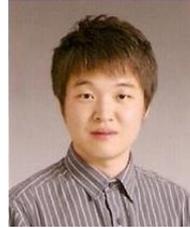
#### 참 고 문 헌

- [1] Robert C. Dixon, "Spread Spectrum Systems with Commercial Applications, 3rd Edition", John Wiley & Sons, Inc, 1994
- [2] Steve Williams et. al. "Specification of the Bluetooth", Bluetooth SIG, December 2009.
- [3] Roger L. Peterson et. al., "Introduction to Spread Spectrum Communications", Prentice Hall, 1995
- [4] 한성우 외 2명, "주파수도약 통신의 적응동기방법" 한국통신학회 하계종합학술 발표회, pp. 1344-1347, July 2001
- [5] James L. Massey, "Optimum Frame Synchronization", IEEE Transactions on Communi-

cations, Vol. COM-20, No.2, April 1972

배 석 능 (Suk-neung Bae)

정회원



2006년 2월 충남대학교 전자전  
과정보통신전공

2008년 2월 과학기술연합대학  
원대학교 대전전자통신기술  
공학석사

2008년 3월~현재 과학기술연합  
대학원대학교 대전전자통신기  
술 박사과정

<관심분야> 대전전자통신, Software Radio, Cognitive Radio

한 성 우 (Sung-woo Han)

정회원



1980년 2월 경북대 물리학과  
이학석사

2000년 2월 충북대학교 컴퓨터  
공학과 공학박사

1982년 10월~현재 국방과학연  
구소 책임연구원

2009년 8월~현재 과학기술연  
합대학원대학교 겸임교수

<관심분야> 대전전자통신, 군용무선통신 시스템, SDR  
무전기, Cognitive Radio