

블록 LDPC의 Incremental Redundancy Hybrid ARQ (IR-HARQ) 기법

김 동 호*, 이 예 훈^o

Incremental Redundancy Hybrid ARQ (IR-HARQ) Scheme Using Block LDPC Codes

Dong Ho Kim*, Ye Hoon Lee^o

요 약

무선이동통신 시스템은 무선 채널상황에 맞게 변조 파라미터와 부호율 등을 적응적으로 변화시켜 성능 이득을 얻을 수 있는 다양한 전송기법을 채택해오고 있다. 그 중에서 재전송 기법과 오류정정부호의 패리티 양을 적응적으로 조절하여 전송하는 incremental redundancy hybrid ARQ (IR-HARQ) 방식은 시스템 수율 측면에서 효율적인 것으로 알려져 있으며 다양한 무선이동통신시스템에서 사용되고 있다. 본 논문에서는 이중 대각 패리티 구조를 갖는 블록 LDPC의 IR-HARQ 방식을 제안한다. IR-HARQ 설계 시 모부호에 의해 부호화된 비트의 전송 순서가 성능을 좌우하는 것을 고려하여 전송 우선순위를 정의하고 전송 패킷 구성 규칙을 제안한다. 제안한 방식의 성능 분석을 다양한 변조 파라미터 및 부호율에서 수행하였으며, 다중 안테나 모드에 따른 시스템 수율 성능을 제시한다. 성능 분석 결과를 통해 제안한 방식은 기존의 방식에 비해 성능 이득을 얻을 수 있다.

Key Words : IR-HARQ, dual-diagonal parity-type block LDPC, rate compatible LDPC codes

ABSTRACT

Mobile communication systems have been adopting link adaptive transmission schemes such as adaptive modulation and coding (AMC) and hybrid-ARQ (HARQ). Incremental redundancy (IR) HARQ scheme is known to be highly efficient in terms of throughput and power consumption and can be a good solution for mobile communication systems. In this paper, we propose an IR-HARQ scheme based on dual-diagonal parity-type block LDPC codes in which we define a transmission priority of coded bits and propose the sub-packet construction rule. We present the throughput performance of IR-HARQ with various modulation and coding and multi-antenna modes. Consequently, the proposed scheme provides the improvement of system throughput by elaborate link adaptation with CQI information.

I. 서 론

최근의 무선이동통신시스템은 채널 상황에 따라 전송 파라미터를 적응적으로 변화시켜 성능을 개선하는 전송기법을 사용하고 있다. 오류정정부호와 재

전송을 결합한 hybrid ARQ(HARQ)는 대표적인 적응적 전송 기법으로 시스템 수율(throughput)을 효율적으로 개선하는 것으로 알려져 있다. HARQ는 HSPA, 1xEV-DO, LTE 등 다양한 무선이동통신 시스템에서 적용하고 있으며, 특히 재전송 시 채널

※ 이 논문은 2012년도 서울과학기술대학교 교내 학술연구비 (일부)지원으로 수행되었습니다.(2012-0257)

• 주저자 : 서울과학기술대학교 전자IT미디어공학과, dongho.kim@seoultech.ac.kr, 종신회원

o 교신저자 : 서울과학기술대학교 전자IT미디어공학과, y.lee@seoultech.ac.kr, 종신회원

논문번호 : KICS2013-07-317, 접수일자 : 2013년 7월 31일, 최종논문접수일자 : 2013년 8월 12일

환경에 맞게 패리티 비트의 양을 증가시켜 전송하는 incremental redundancy (IR) HARQ는 시스템 수율을 효율적으로 개선하여 많은 무선이동통신시스템에서 채택하여 사용하고 있다.

IR-HARQ 방식을 설계하기 위해서는 부호율을 가변할 수 있는 오류정정부호, 즉 rate compatible LDPC 부호의 설계가 선행되어야 한다. 가변 부호율을 갖는 LDPC에 관한 연구가 다양하게 수행되고 있으며 [1-3], 이를 기반으로 IR-HARQ 방식을 제안한 논문이 소개되고 있다⁴⁻⁶⁾. 하지만 대부분의 가변 부호율을 갖는 LDPC 기반의 IR-HARQ 방식은 LDPC code ensemble에 기반하여 실제 무선이동통신 시스템에 적용하는데 한계가 있는 단점이 있다. 본 논문에서는 mobile WiMax [8] 등에서 채택되어 사용되고 있는 이중대각 패리티 구조를 갖는 블록 LDPC 기반의 효율적인 IR-HARQ 방식을 제안한다. 또한, 제안한 IR-HARQ 방식은 부호화된 비트의 전송 우선순위를 고려하여 전송 패킷을 구성하는 규칙을 제시한다.

본 논문은 다음과 같이 구성된다. II장에서는 [1]에서 제안된 k-SR (step recoverable) 노드의 개념과 복호기의 연관성 결과값의 효율적인 전달을 고려하여 가변 부호율을 갖는 블록 LDPC의 설계를 제안한다. III장에서는 II장의 내용을 기반으로 kernel 비트 또는 kernel 블록을 정의하여 전송 우선순위를 결정하고 전송 패킷을 구성하는 방법에 대해 제안한다. IV장에서는 다양한 부호율과 변조율에 따라 오류성능을 분석하고 시스템 수율 성능을 제시한다. 이 때, SISO 환경과 함께 MIMO 환경을 고려하고 MIMO 모드에 따른 시스템 수율 성능을 제시한다. V장에서는 제안한 방식의 성능을 분석하여 결론을 맺는다.

II. 가변 부호율을 갖는 블록 LDPC부호의 설계

Mobile WiMax[7]와 WiFi 등 다수의 무선이동통신시스템이 이중대각 패리티 구조를 갖는 블록 LDPC를 표준에 채택하고 있다.

[1]에서 k-step recoverable (k-SR) 노드의 개념을 처음으로 제안되었으며, 가변부호율을 갖는 LDPC 부호의 설계에 다양하게 활용되고 있다. k-SR 노드는 천공된 패리티 비트로 k 회수의 반복복호 후에 연관정값을 갖고 복호 과정에 참여할 수 있는 비트 노드로 정의할 수 있다¹⁾.

블록 LDPC에서는 패리티 검사행렬 H 가 기준이 되는 base 행렬 H_b 와 $(z \times z)$ 크기의 부행렬로 정의할

수 있다. 본 논문에서는 그림 1에 나타난 부호율 1/3을 갖는 모부호의 H 행렬을 기반으로 가변 부호율을 갖는 블록 LDPC를 설계하는 방법에 대해 설명하고자 한다. 제안하는 방법은 그림 1에 제시한 H 행렬에만 국한된 방식은 아니고, 다른 H 행렬에도 적용될 수 있는 방법이다. 그림 1에 제시된 H 행렬은 (64×96) 크기를 갖는 base 행렬 H_b 을 기반으로 하고 있으며, H_b 의 (i, j) 구성 성분 $h_{bi,j}=1$ 은 j 번째 비트 노드 블록과 i 번째 체크 노드 블록이 bipartite 그래프에서 연결되어 있음을 의미한다. $h_{bi,j}=1$ 인 경우 base 행렬은 $(z \times z)$ 크기의 부행렬로 대체되며, 이 때 부행렬은 $(z \times z)$ 크기의 단위 행렬의 순환이연 행렬로 정의된다. 또한, $h_{bi,j}=0$ 인 경우는 $(z \times z)$ 크기의 0 행렬로 대체된다.

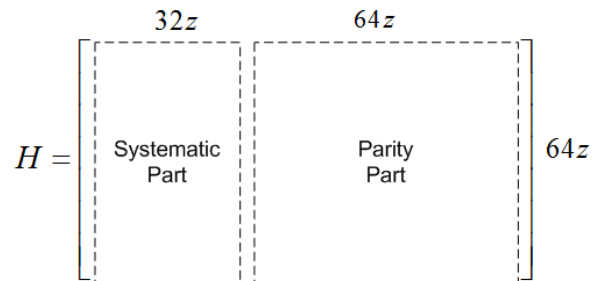


그림 1. 본 논문에서 고려하는 부호율 1/3, $(64z \times 96z)$ 크기의 블록 LDPC의 패리티 검사 행렬 예시도
Fig. 1. Parity check matrix of block LDPC, code rate $r=1/3$ $(64z \times 96z)$

이중대각 패리티 구조를 갖는 블록 LDPC의 경우, k-SR 노드의 개념이 쉽게 정의될 수 있으며, zig-zag 패턴의 edge 연결로 인해 k-SR 노드가 규칙적으로 분포하고 있음을 확인할 수 있다. 그림 2에서는 이러한 규칙성을 기반으로 각 천공 과정에서 k-SR 노드의 분포를 예를 들어 나타내고 있다. 천공을 전혀 수행하지 않은 경우 모든 패리티 비트가 전송되므로 LDPC 부호의 부호율은 가장 낮으며 오류정정 능력은 가장 좋은 특징을 갖는다. 반면에 특정 비트 수를 천공해야 하는 상황이 도래했을 때는 1-SR 노드를 천공하여 전송하지 않는 것이 바람직하다. 왜냐하면, 1-SR 노드는 erasure decoding을 수행하는데 있어 1회의 반복 복호만으로도 인접 비트 노드의 도움으로 0이 아닌 LLR 값을 갖게 되어 복호에 참여할 수 있기 때문이다.

따라서 첫 번째 천공과정에서는 모든 1-SR 노드를 우선적으로 천공하여 송신기가 전송하지 않는 것으로 설계한다. 이중대각 패리티 구조를 갖는 블록 LDPC의 경우 $(2n+1)$ 번째 parity block ($n=0\sim 31$)이 1-SR 노드로 분류될 수 있다. 유사한 방식으로 보다 높은 부호율로 전송하기 위해서는 추가적인 패리티 비트

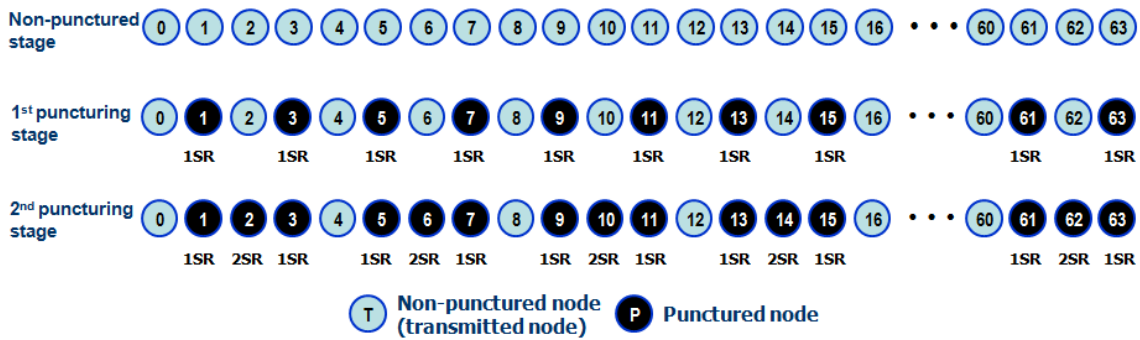


그림 2. 천공 단계에 따른 패리티 블록의 분류 및 k-SR 노드의 분포 예
 Fig. 2. Parity block classification with k-SR node and puncturing order

노드를 천공해야한다. 이 경우는 2-SR 노드를 선정하여 천공하고 송신단이 해당 노드를 전송하지 않으므로써 보다 높은 부호율을 유지할 수 있다. 이 경우, 복호기에서는 2회의 반복 복호를 거치면 천공되지 않은 비트 노드와 1회 반복 복호를 통해 복호에 참여하게 된 1-SR노드의 도움으로 2-SR 노드가 0이 아닌 LLR 값을 갖게 되어 복호 과정에 참여할 수 있게 된다.

III. 가변 부호율을 갖는 블록 LDPC를 활용한 제안한 IR-HARQ 방식

III장에서는 II장에서 언급한 가변 부호율을 갖는 블록 LDPC 부호의 설계 기법을 기반으로 IR-HARQ 방식을 제안한다. 제안하는 IR-HARQ 방식은 모부호를 기반으로 하는 채널 부호화기, kernel 블록 분류기, 비트 인터리빙 모듈, 전송 패킷 구성 모듈 등으로 구성되며, 이를 그림 3에 나타내었다.

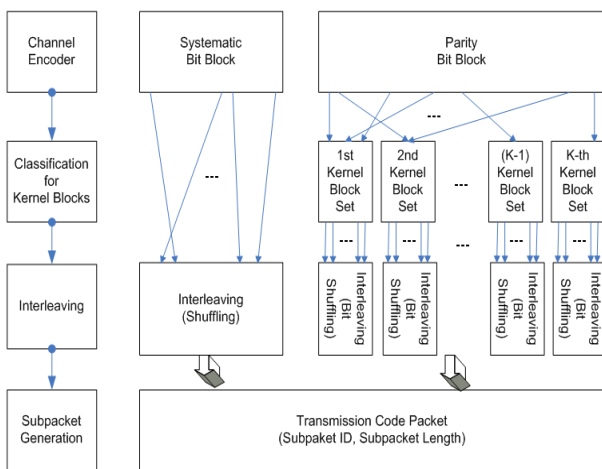


그림 3. 제안한 IR-HARQ의 구성 블록 및 절차
 Fig. 3. The procedure of proposed IR-HARQ system

3.1. Kernel 블록의 정의 및 분류

MAC PDU로부터 물리계층에 전달된 데이터 패킷은 블록 LDPC 모부호에 의해 부호화된다. 부호화된 정보 비트(systematic bit)와 패리티 비트는 채널 상황에 따라 전송률을 변화시키는 IR-HARQ 시스템을 위해 전송 우선순위에 따라 분류되는 것이 필요하다. IR-HARQ에서 정보 비트와 패리티 비트의 전송 우선순위를 정의하고 우선 순위에 따라 분류하는 기준은 복호기의 복호 과정을 고려해야 한다. II장에서 언급한 바와 같이 각 패리티 비트는 복호기에서 erasure decoding을 수행하는데 있어 천공 상태에 따라 상이한 복호 능력을 갖는다. 예를 들어, 복호기에서 1회 반복 복호를 수행한 후 1-SR 노드는 LLR 값을 가지고 복호 과정에 참여할 수 있는데 반해 2-SR 노드 또는 k-SR 노드 (k>2)는 복호에 참여할 수 없다. 유사하게 복호기에서 2회 반복 복호를 수행한 후 이미 복호에 참여하고 있는 1-SR 노드와 함께 2-SR 노드는 복호에 새롭게 참여하게 되는데 반해, 3-SR 노드는 여전히 복호 과정에 역할을 담당하지 못하는 상황이 된다. Erasure decoding을 수행하는데 있어 특정 복호 단계에서 가능한 많은 비트 노드들이 복호 과정에 참여하는 것이 무엇보다도 중요하다. 예를 들어, 전송단계에서 송신기가 3-SR 노드를 먼저 송신하고, 1-SR 및 2-SR 노드를 송신하지 않는 방식을 적용한다면, 2회 반복 복호를 마친 후에도 3-SR 노드는 물론 1-SR 노드와 2-SR 노드도 반복 복호에 참여할 수 있게 되어 복호 성능을 개선할 수 있는 가능성이 커지게 된다. 따라서 초기 복호 단계에서는 k-SR 노드를 (k-1)-SR 노드보다 먼저 전송되는 것이 필요하다.

결론적으로 복호 과정에 참여하여 인접한 노드의 정확한 복호에 기여할 수 있도록 정보 비트와 패리

티 비트를 분류하고 전송 단계에서 우선적으로 전송하는 것이 필요하다. 여기서 본 논문에서는 인접한 노드의 복호 과정에 LLR 등의 연관성 결과를 전달하여 복호 성능에 기여를 많이 할 수 있는 노드를 “kernel block”으로 정의하고, 해당 비트 노드를 우선적으로 전송하는 방식을 제안한다.

앞서 설명한 바와 같이 높은 전송 우선순위를 갖는 kernel block은 우선적으로 인터리빙 되어 전송된다. 패리티 노드의 전송 우선 순위는 II장에서 설명한 k-SR 노드와 관련되어 있다. 예를 들어, k-SR 노드가 (k-1)-SR 노드에 비해 전송 우선 순위가 높으며 1-SR 노드의 전송 우선순위가 가장 낮다.

그림 1에서 제시된 블록 LDPC를 가정할 때, 부호화된 정보 비트와 패리티 비트는 블록 단위로 생성되며 이는 다음과 같이 나타낼 수 있다.

$$C = \{S, P\} = \{S_0, S_1, \dots, S_{31}, P_0, P_1, \dots, P_{63}\}$$

여기서 $S = \{S_0, S_1, \dots, S_{31}\}$ 와 $P = \{P_0, P_1, \dots, P_{63}\}$ 는 각각 정보 비트의 블록과 패리티 비트의 블록을 나타내며, i 번째 패리티 블록 P_i 는 다음과 같이 나타낼 수 있다.

$$P_i = \{p_{i,0}, p_{i,1}, \dots, p_{i,z-1}\}, \quad i=0 \sim 63,$$

본 논문에서는 m 번째 kernel block이 $(m+1)$ 번째 kernel block보다 높은 전송 우선순위를 갖는 것으로 정의한다. 또한 m 번째 kernel block에 있는 모든 비트노드는 동일한 우선 순위를 갖는 것으로 가정한다. m 번째 kernel block set Ψ_m 에 포함되는 패리티 비트 블록은 다음과 같이 나타낼 수 있다.

- 1st kernel blocks: $\Psi_1 = \{P_{B_1(n)}\}, n=0,1,2,3$
- 2nd kernel blocks: $\Psi_2 = \{P_{B_2(n)}\}, n=0,1,2,3$
- 3rd kernel blocks: $\Psi_3 = \{P_{B_3(n)}\}, n=0,1,2,3, \dots, 7$ (1)
- 4th kernel blocks: $\Psi_4 = \{P_{B_4(n)}\}, n=0,1,2,3, \dots, 15$
- 5th kernel blocks: $\Psi_5 = \{P_{B_5(n)}\}, n=0,1,2,3, \dots, 31,$

여기서, m 번째 kernel block set Ψ_m 에 속해 있는 패리티 비트 블록의 인덱스 $B_m(n)$ 은 다음과 같이 표현된다.

$$\begin{aligned} B_1(n) &= 16n, & n &= 0,1,2,3 \\ B_2(n) &= 16n+8, & n &= 0,1,2,3 \\ B_3(n) &= 8n+4, & n &= 0,1,2,3, \dots, 7 \\ B_4(n) &= 4n+2, & n &= 0,1,2,3, \dots, 15 \\ B_5(n) &= 2n+1, & n &= 0,1,2,3, \dots, 31 \end{aligned} \quad (2)$$

3.2. 비트 단위의 인터리빙 방법

앞서 언급한 바와 같이 m 번째 kernel block에는 동일한 전송 우선순위를 갖는 많은 패리티 비트 노드가 있다. 실제 AMC 레벨에 따른 전송 패킷 구성을 구체적으로 설계하기 위해서는 kernel block을 구성하는 동일 전송 우선순위를 갖는 패리티 비트 노드에 대해서도 구체적인 전송 순서를 정하는 것이 요구된다. 본 논문에서는 복호 과정에서 LLR 값의 전달 과정에 주목하였다. 각 비트 노드의 LLR 값이 인접한 친공된 노드에 빠르게 전달되어 복호 프로세스에 반영될 수 있도록 설계하는 것이 필요하다. 이를 위해 LLR 값을 가지고 있어 인접한 친공된 비트 노드에 전달할 수 있는 노드를 bipartite 그래프에서 균일하게 분포하도록 비트 노드들의 전송 순서를 정하는 것을 제안한다. 다시 말해 동일한 kernel block 내에 있는 비트 노드를 의사 랜덤 순서 (pseudo-random order)로 전송하는 것이 요구된다. 본 논문에서는 m 번째 kernel block 내의 비트 노드가 의사 랜덤 순서로 전송되기 위해 bit-reversal order (BRO) 함수를 채택하였다.

이제 $q(i)$ ($i=0,1, \dots, 64z-1$)를 부호화된 i 번째 패리티 비트의 인터리빙된 비트로 가정하면, 다음과 같이 나타낼 수 있다.

$$q(i) = p_{B_1(n), J_1(i)}, \quad n = BRO_2(i \bmod 4) \quad \text{for } i \in 0,1, \dots, (4z-1)$$

$$q(i) = p_{B_2(n), J_2(i)}, \quad n = BRO_2(i \bmod 4) \quad \text{for } i \in 4z, 4z+1, \dots, (8z-1)$$

$$q(i) = p_{B_3(n), J_3(i)}, \quad n = BRO_3(i \bmod 8) \quad \text{for } i \in 8z, 8z+1, \dots, (16z-1)$$

$$q(i) = p_{B_4(n), J_4(i)}, \quad n = BRO_4(i \bmod 16) \quad \text{for } i \in 16z, 16z+1, \dots, (32z-1)$$

$$q(i) = p_{B_5(n), J_5(i)}, \quad n = BRO_5(i \bmod 32) \quad \text{for } i \in 32z, 32z+1, \dots, (64z-1)$$

여기서, $BRO_m(i)$ 는 정수 i 를 2진수로 나타낼 때 m 비트 reverse order 함수로 정의된다. 또한, $J_m(i)$ 는 비트 단위 인터리빙을 나타낸다. 유사한 방법으로 정보 비트 블록의 i 번째 인터리빙된 비트 $v(i)$ ($i=0,1, \dots, 32z-1$)를 다음과 같이 정의할 수 있다.

$$v(i) = s_{n, J_5(i)}, \quad n = BRO_5(i \bmod 32) \quad \text{for } i \in 0,1, \dots, (32z-1)$$

상기 설명한 제안한 IR-HARQ 방식에 기반한 전송 패킷 구성의 예를 그림 4에 나타내었다.

IV. 모의실험 및 성능분석

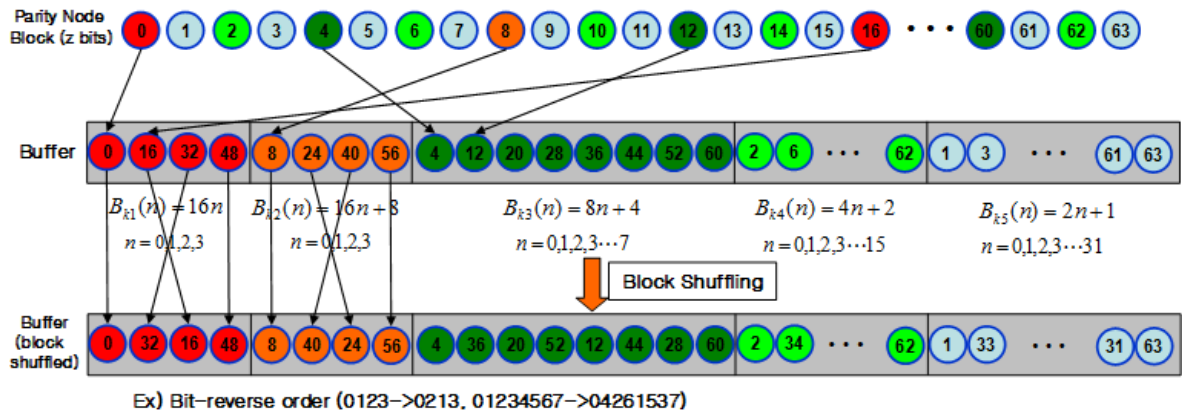


그림 4. 제안한 IR-HARQ의 전송 패킷 구성 규칙을 적용한 예시
 Fig. 4. Example of sub-packet construction rule (parity nodes only) of proposed IR-HARQ

4.1. 모의실험 환경

이중대각 패리티 구조를 갖는 블록 LDPC 기반의 IR-HARQ 방식의 성능 분석을 수행하였다. 그림 1에 나타낸 (64z x 96z) 크기의 부호율 1/3을 갖는 모부호 패리티 검사 행렬 **H**를 기반으로 한다.

제안한 방식의 성능 분석을 위해 다양한 변조율 및 부호율을 갖는 패킷 포맷을 가정하였으며, 패킷 포맷별 변조 방식과 부호율을 표 1에 나타내었다. 본 논문에서는 SISO 환경 뿐만 아니라 2x4 MIMO, 4x4 MIMO 시스템도 고려하였다. 예를 들어, 2x4 MIMO 시스템의 경우 Alamouti 방식의 시공간 부호 방식(R=1)와 공간 다중화 방식(R=2)을 모두 고려하였다. 또한, 4x4 MIMO 시스템의 경우는 공간 다중화 방식(R=4)만을 고려하였다. 표 1에 나타낸 주파수 효율은 SISO 상황을 가정한 경우의 값이며, MIMO 모드에 따라 주파수 효율이 R배만큼 증가한다. MIMO 환경의 경우 무선채널은 i.i.d complex Gaussian 채널을 가정하였으며, SISO 환경의 경우 AWGN 환경을 가정하였다.

4.2. 모의실험 결과 및 성능 분석

전송 패킷 포맷에 따라 모의실험을 통해 성능을 분석하였다. 우선 SISO 환경에서 제안한 IR-HARQ 방식의 FER 성능을 기존의 LDPC에 많이 적용하고 있는 Chase Combining (CC) HARQ 방식과 분석하였다. 기존 CC-HARQ 방식에 사용된 dedicated 블록 LDPC는 특정 부호율에 최적화된 성능을 보이는 것으로 모부호를 기반으로 천공을 수행하여 다양한 가변 부호율을 얻는 rate compatible LDPC 부호에 비해 일반적으로 성능이 좋은 것으로 알려져 있다. 성능 그래프에서 나타난 바와 같이 제안한 가변 부호율을 갖는 LDPC는 천공을 많이 하지 않는 낮은 부호율에서는

성능 열화가 많지 않지만, 천공을 많이 수행하는 높은 부호율에서는 성능 열화가 발생함을 알 수 있다.

표 1. 패킷 포맷별 AMC 파라미터 및 주파수 효율
 Table 1. Spectral efficiency and AMC parameters on PF

Packet Format	Spectral Efficiency	Modulation	Code Rate
0	0.25	2(QPSK)	0.125
1	0.5	2(QPSK)	0.25
2	1	2(QPSK)	0.5
3	1.5	2(QPSK)	0.75
4	2	4(16QAM)	0.5
5	2.5	4(16QAM)	0.625
6	3	4(16QAM)	0.75
7	4	6(64QAM)	0.666667
8	5	6(64QAM)	0.833333

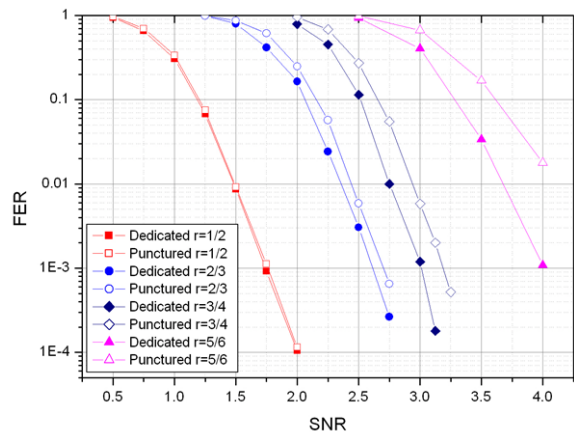


그림 5. 제안한 가변 부호율 LDPC와 Chase 결합방식에 사용되는 dedicated LDPC 부호의 프레임 오류 성능 비교
 Fig. 5. FER performance comparison between the proposed rate compatible LDPC and dedicated LDPC

그림 6과 그림 7에서 다양한 패킷 포맷에 따른 시스템 수율 성능 비교 결과를 나타내었다. 대체로 제안하는 IR-HARQ 방식이 모든 패킷 포맷에서 시

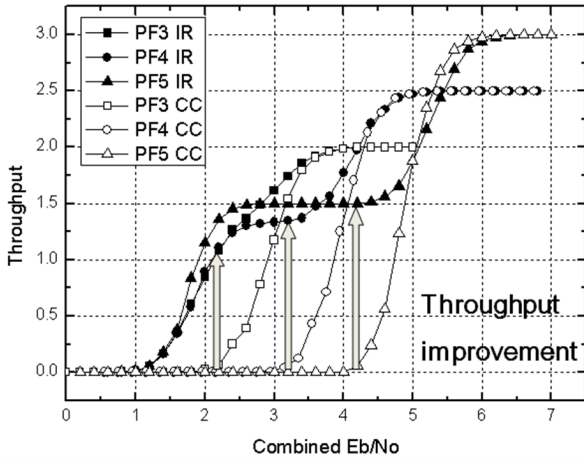


그림 6. 제안한 IR-HARQ 방식과 Chase 결합방식의 패킷 포맷 별(PF3~PF5) 시스템 수율 성능 비교

Fig. 6. Throughput performance comparison between the proposed IR-HARQ and Chase combining HARQ (PF3~PF5)

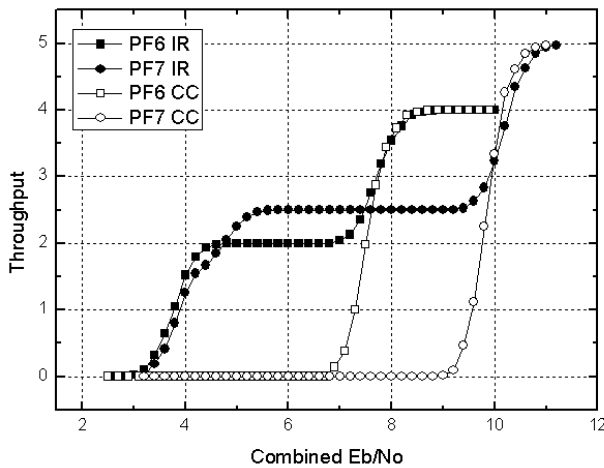


그림 7. 제안한 IR-HARQ 방식과 Chase 결합방식의 패킷 포맷 별(PF6~PF7) 시스템 수율 성능 비교

Fig. 7. Throughput performance comparison between the proposed IR-HARQ and Chase combining HARQ (PF6~PF7)

스텝 수율 성능의 이득을 보임을 확인할 수 있다. 특히 채널 상황이 좋은 환경에서 많이 사용되는 PF6과 PF7의 경우 제안한 IR-HARQ 방식은 많은 성능 이득을 보임을 알 수 있다.

일반적으로, 시스템 수율 성능을 기반으로 각 패킷 포맷 별로 최고의 시스템 수율을 기록하는 패킷 포맷 모드의 집합인 소위 “Hull curve”를 구성할 수 있다. Hull curve를 기반으로 무선이동통신 시스템은 사용자 별로 채널 환경에 가장 적합한 변조 및 부호율 모드를 정하여 채널 및 자원을 할당하게

된다. 본 논문에서는 실제 시스템에 사용될 수 있는 2x4 MIMO 시스템과 4x4 MIMO 시스템 등을 고려하여 채널 상황에 따른 패킷 포맷 별 시스템 수율 성능을 나타내고 hull curve를 구성할 수 있는 기본 성능 그래프를 도출하여 그림 8에 나타내었다.

결론적으로 본 논문에서 제안하는 블록 LDPC 기반의 IR-HARQ 방식은 효율적인 시스템 수율 특성을 가지고 있으며 다양한 무선이동통신시스템에 적용할 수 있을 것으로 기대된다.

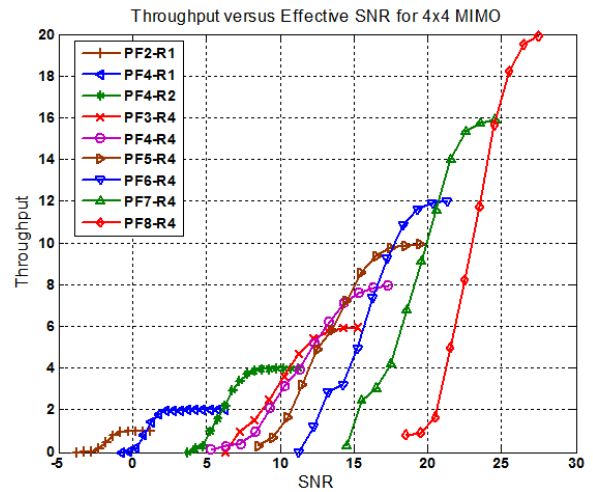


그림 8. MIMO 환경에서 제안한 블록 LDPC 기반의 IR-HARQ 방식의 시스템 수율 성능

Fig. 8. Throughput performance with various transmission packet formats and MIMO modes based on the proposed block LDPC

V. 결 론

본 논문에서는 이중대각 패리티 구조를 갖는 블록 LDPC를 기반으로 하여 IR-HARQ 방식을 제안하였다. 제안한 IR-HARQ 방식에서는 부호화된 패리티 비트의 전송 우선 순위를 정의하고 복호기의 복호 과정과 성능을 고려하여 kernel block을 정의하여 전송 순위를 설계하였다. 또한, 복호 과정에서 복호 성능에 영향을 주는 LLR 값의 전달 속도를 고려하여 전송 패킷 순서를 정하는 방식을 제안하였다.

다양한 변조 방식과 부호율, 다중 안테나 모드에 따라 제안한 방식의 성능을 분석하여 기존의 LDPC를 사용한 HARQ 방식에서 주로 사용되는 Chase combining HARQ 방식과 성능을 비교 분석하였다.

제안한 블록 LDPC 기반의 IR-HARQ 방식은 기존의 LDPC 부호에 주로 채택하여 사용하던 Chase combining HARQ 방식에 비해 개선된 FER 성능과

시스템 수율 성능을 보임을 확인하였다. 또한, 최근에 수행된 LDPC 기반의 IR-HARQ 방식이 LDPC code ensemble에 기반하여 실제 무선이동통신 시스템에 적용하기 어려운 단점을 극복할 수 있을 것으로 기대된다.

References

[1] J. Ha, J. Kim and S. W. McLaughlin, "Rate-compatible puncturing of low-density parity-check codes," *IEEE Trans. Inf. Theory*, vol. 50, no. 11, pp. 2824-2836, Nov. 2004.

[2] M. R. Yazdani and A. H. Banihashemi, "On construction of rate-compatible low-density parity-check codes," *IEEE Commun. Letters*, vol. 8, no. 3, pp. 159 - 161, Mar. 2004.

[3] J. Kim, A. Ramamoorthy, and S. W. McLaughlin, "The design of efficiently-encodable rate-compatible LDPC codes," *IEEE Trans. Commun.*, vol. 57, no. 2, pp. 365-375, Feb. 2009.

[4] D. Rastovac, D. Vukobratovic, V. Stankovic, and L. Stankovic, "The design of rate-compatible LDPC codes for IR-HARQ systems over erasure channels," in *Proc. IEEE Int. Conf. Commun. (ICC 2010)*, pp. 1-5, Cape Town, South Africa, May 2010.

[5] S. Sesia, G. Caire, and G. Vivier, "Incremental redundancy hybrid ARQ schemes based on low-density parity-check codes," *IEEE Trans. Commun.*, vol. 52, no. 8, pp. 1311-1321, Aug. 2004.

[6] S. Ahn, S. Myung, and K. Yang, "Hybrid ARQ for LDPC coded systems," *J. Korean Inst. Commun. Inform. Soc. (KICS)*, vol. 33, no. 12, pp. 991-996, Dec. 2008.

[7] J. Chen, R. M. Tanner, J. Zhang, and M. P. C. Fossorier, "Construction of irregular LDPC codes by quasi-cyclic extension," *IEEE Trans. Inf. Theory*, vol. 53, no. 4, pp. 1479-1483, Apr. 2007.

[8] IEEE, *Air interface for fixed and mobile broadband wireless access systems*. IEEE P802.16e/D12 Draft, Oct. 2005.

김 동 호 (Dong Ho Kim)



1997년 2월 연세대학교 전자공학과 학사
 1999년 2월 KAIST 전기및전자공학과 석사
 2004년 8월 KAIST 전기및전자공학과 박사
 2004년 9월~2007년 2월 삼성기술원 삼성전자 책임연구원
 2007년 3월~현재 서울과학기술대학교 전자IT미디어공학과 부교수
 <관심분야> 무선통신시스템, 통신이론, 오류정정부호

이 예 훈 (Ye Hoon Lee)



2000년 2월 KAIST 전기및전자공학과 박사
 2000년 8월~2001년 7월 LG전자 차세대 단말 연구소 선임연구원
 2001년 8월~2002년 12월 미국 뉴저지공대 Research Associate
 2003년 3월~2005년 9월 삼성종합기술원 i-Networking Lab. 전문연구원
 2005년 10월~현재 서울과학기술대학교 전자IT미디어공학과 부교수
 <관심분야> 이동통신, 통신이론, 방송통신