DBpia

〈論 文〉

연산 증폭기의 능동보상에 관한 연구

正會員 金 益 洙*

A Study on the Active Compensation of Operational Amplifier

IK SOO KIM*, *Regular Member*

要 約 연산 증폭기의 능동 보상은 주파수의 증가에 따라 연산 증폭기의 위상천이와 이득의 감소를 보상한 것으로 이 결과를 VCVS와 반전 적분기에 적용하였다. VCVS의 경우 제안된 보상회로의 위상천이는 주파수에 無關하고 보상회로의 궤환저항의 比에 따라서 Soliman에 의해 제안된 보상회로보다 이득특성이 개선되며 Voltage-follower의 경우도 동일한 보상회로로서 주파수에 無關하게 위상이 보상되고 이득특성 또한 개선되었다. 그밖에 반전 적분기에서 Q-factor를 더욱 증가시키는 보상회로도 제시하였다.

ABSTRACT The active compensation of operational amplifeir is that it compensates the phase shift and the attenuation of gain of OP Amp, according as the frequency increases. The compensation circuit is applied to VCVS and interting integrator. For VCVS, the phase shift of proposed compensated circuit is not concern with the frequency and the gain chJracteristic is better than the proposde circuit by Soliman, according as the rate of feedback resistors of compensated circuit changes. Voltage follower accomplishies compgnsat ion using the same circuit. Also, the compensation cricuit to increase O-ffactor in inverting integrator is proposed.

1. 序 論

연산 증폭기(OP Amp)의 理想的인 동작특성을 이용한 반전 적분기(inverting integrator)와 VCVS(voltage controlled voltage source) 의 구성이 광범위하게 이용되었으나[1],[2] 근래에는 모두 Single-pole 모델을 사용하여 이들 회로를 구성하고 있다[3],[4],[5].

Single-Pole 모델의 경우 연산 증폭기의 동작특성으로 인하여 낮은 주파수에서만 응용이 가능하고 동작 주파수가 증가할 경우 위상차가 커지고 이득의 감소로 인하여 연산 증폭기를 사용한 RC능동 여파기와 발진기 등에서 상당한 성능의 저하를 수반하기 때문에 이 문제를 해결하려는 연구가 계속 되고 있다[6],[7].

연산 증폭기의 보상법에는 저항과 캐패시터를 사용하는 受動 補償法[6]과 능동 보상법[7]이 있으며 수동 보상법은 주위의 온도와 공급전원의 변화에 의해 만족할 만한 결과를 기여할 수 없기 때문에 최근에는 모두 능동 보상법을 이용하고 있다[7],[8].

능동 보상법은 기존의 연산 증폭기에 보상회로로 한단의 연산 증폭기를 추가사용하므로서 쉽게 보상이 이루어지는 것으로 이는 集的回路(IC) 기술의 발달과 더불어 저렴한 가격의 듀얼(dual) 연산 증폭기를 사용하여 보다 간단하게 보상 결과를 얻을수 있다[9].

최근 수년간 VCVS에 대한 보상이 가장 일반적으로 이루어지고 있으며[8],[10]. 本 論文에서 제안

*東國大學校 工科大學電子工學科
Dept. of Electronic Engineering, Dongguk University, Seoul, 100 Korea
論文番號 : 84－04 (接受 1984. 1. 28)

www.dbpia.co.kr

한 회로도 3-Part 연산증폭기의 VCVS보상을다루었으며 Voltage follower의 보상도 다루었다.

이와함께 능동RC여파기와 발진기의 실제에서 반전적분기 회로가 중요한 역할을 하기 때문에 적분기의 Q-factor를 높인 회로 또한 제안하였다.

2. 유한 이득·대역적의 영향

내부적으로 보상된 연산 증폭기의 이득특성은 Single-pole 모델의 경우 다음과 같이 나타낼 수 있다.

$$A(S)=\frac{A_0W_c}{S+W_c}$$

여기서 A_0는 연산 증폭기의 개 루우프(open loop) dc이득이고 W_c는 개루우프 3dB주파수이다. 실제로 W_c는 매우 작으므로 이득에 관한 식은다음과 같이 수정될 수 있다[11]

$$A(S)=\frac{A_0W_c}{S}=\frac{B}{S}$$

여기서 B는 연산 증폭기의 이득·대역폭적(Gain-bandwidith product)이다.

보상되지 않은 그림 1의 3-port VCVS에 대한 관계식은 다음과 같다.

$$V_3=[(K+1)V_2-KV_1]\varepsilon_1(S) \quad (1)$$

여기서 $$\varepsilon_1(S)=\frac{1}{1+s\tau} \quad (2)$$

$$\tau=\frac{K+1}{B} \quad (3)$$

$\varepsilon_1(S)$란 오차함수이며 理想的인 연산 증폭기의 경우 주파수에 무관하여 이득은 1이어야 하고 위상천이는 0이어야 한다.

식(2)에서 오차함수$\varepsilon_1(S)$의 위상천이와 이득오차는 이득의 경우 $-\frac{1}{2}W^2\tau^2$으로서 2차항이지만 위상천이는 $-W\tau$로서 1차항에 불과하다. 따라서 이와같은 VCVS회로는 위상의 보상이 절대적으로 필요함을 알 수 있다.

적분기에서도 보상되지 않은 경우의 적분기 Q-factor는 1차항에 불과하므로 Q-factor를 이상적인 경우에 가깝도록 동작시키기 위해는 반전적분기 회로도 보상이 절대적으로 필요하게 된다.

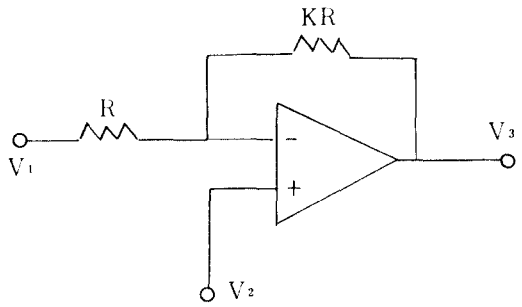


그림 1 보상되지 않은 3-Port VCVS
The uncompensated 3-Port VCVS.

3. 보상된 VCVS·Valtage follower와 반전 적분기

VCVS에 대한 위상천이를 보상하고저 그림 2와 같은 회로를 제안한다.

그림 2의 출력V_3는 다음과 같다.

$$V_3=[(1+K)V_2-KV_1]\cdot\varepsilon_2(S) \quad (4)$$

여기서 $$\varepsilon_2(S)=\frac{K}{K+S^2\tau^2} \quad (5)$$

$$\tau=\frac{1+K}{B}$$

이다.

따라서 보상된 경우의 위상천이는 주파수의증가와는 관계없이 0임을 알수 있으며 따라서 이는 연산 증폭기의 이상적인 경우와 동일하게 됨을 알 수 있다.

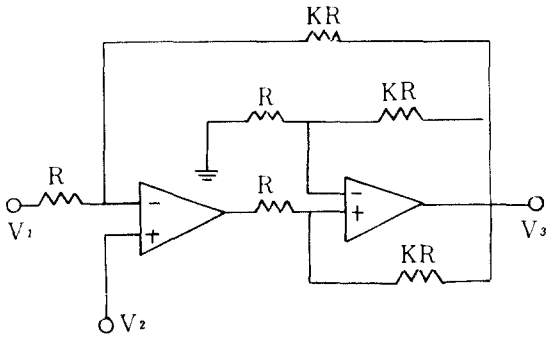


그림 2 3-Port VCVS를 보상한 제안회로
The proposed compensated 3-port VCVS.

www.dbpia.co.kr

Voltage follower에 관한 보상도 동일한 보상 회로를 이용할 수 있으며 이를 그림 3 (b)에 나타내었고 그림 3 (b)의 전달함수 T는 다음과 같다.

$$T=\frac{V_3}{V_2}=1\cdot\varepsilon_3(S) \tag{6}$$

여기서 $$\varepsilon_3(S)=\frac{B\cdot K}{B\cdot K+S^2\tau} \tag{7}$$

식 (7)에서 보는바와 같이 Voltage follower 의 오차함수 $\varepsilon_3(S)$ 또한 위상천이가 없음을 알 수 있다.

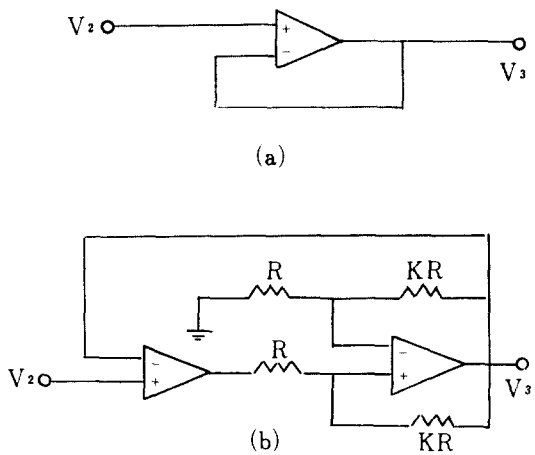


그림 3 (a) 보상되지 않은 Voltage follower
(b) Voltage follower를 보상한 제안회로
(a) The uncompensated voltage follower.
(b) The proposed compensated voltage follower.

반전 적분기의 전달함수T(jw)를 다음과 같이 나타낼 수 있다.

$$T(jw)=\frac{1}{R(w)+jX(w)}$$

여기서 R(w)와 X(w)는 주파수W의 실함수 (real function)이며 적분기의 Q-factor는 이상적인 적분기인 경우 무한대이어야 한다.

그림 4(a)의 반전 적분기에서 연산 증폭기를 이상적으로 해석할 경우의 전달함수 T(S)는

$$T(S)=\frac{1}{SCR}$$

이다.

연산 증폭기를 Single pole모델로 해석할 경우 그림 4a의 반전 적분기의 전달함수 T(S)는 다음과 같이 나타낼 수 있다.

$$T(S)=\frac{1}{SCR}\cdot\frac{B}{S+B+1/CR} \tag{8}$$

이다.

여기서 $1/CR=W_o$, $B=W_t$라 하면 오차함수 $\varepsilon'(S)$는

$$\varepsilon'(S)=\frac{W_t}{S+W_t+W_o} \tag{9}$$

이며 식(9)로 부터 Soliman의 식[12]을 이용하여 반전 적분기의 Q-factor를 구하면

$$Q=-\frac{W_t}{W}\qquad(W_t\gg W_o)$$

가 된다.

따라서 연산 증폭기를 Single pole모델로 해석할 경우 적분기 Q-factor는 1차항에 불과하므로 이를 그림 4b와 같이 보상할 경우 전달함수 T(S)는

$$T(S)=\frac{1}{SCR}\cdot\varepsilon(S)$$

여기서 $$\varepsilon(S)=\frac{1+\frac{SZ}{K}}{S^2\frac{\tau}{K\cdot W_t}+S\left(\frac{1}{W_t}+\frac{W_o\tau_t}{K\cdot W_t}\right)+1+\frac{1}{K}+\frac{W_o}{W_t}}$$

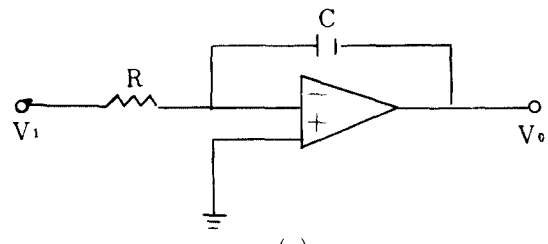
이다.

식(10)의 Q-factor는

$$Q\simeq\frac{W_t^3\cdot K}{W^3\cdot(1+K)}$$

$$\simeq\frac{W_t^3}{W^3}\qquad(K\gg 1)$$

따라서 보상이 이루어진 반전 적분기 회로의 적분기 Q-factor는 3차항이 되어 식(9)의 Q에 비해 매우 증가됐음을 알 수 있다.



www.dbpia.co.kr

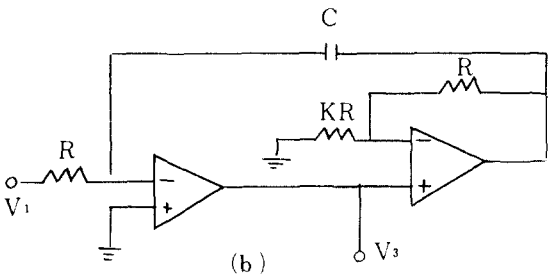
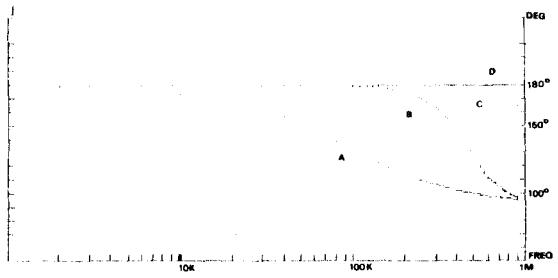


그림 4 (a) 보상 되지 않은 반전 적분기
The uncompensated inverting integrator.
(b) 반전 적분기를 보상한 제안회로
The proposed compensated inverting integrator.



(A) 보상되지 않은 VCVS의 위상특성
(B) Soliman이 제안한 회로의 위상특성
(C) 제안된 보상회로의 위상특성
(D) 이상적인 VCVS의 위상특성

그림 5 제안된 보상회로의 위상특성
The phase characteristic of the proposed compensated circuit.

4. 실험결과 및 분석

연산 증폭기의 능동보상에 대한 실험으로서 VCVS에 사용한 素子의 제정수는 다음과 같다.

연산 증폭기는 듀얼ML747을 사용하였고 그림 2의 기준저항으로는 R=1.8KΩ을채환저항의比는 K=10으로 또한 보상회로의 저항비도 같은값을 사용하였으며 연산 증폭기의 이득·대역적은 $B=2\pi\times10^6$으로 하였다.

3-port VCVS의 위상천이를 보상한 실험결과를 그림 5에 나타내었으며 그림 6에 이득특성의 결과를 나타내었다.

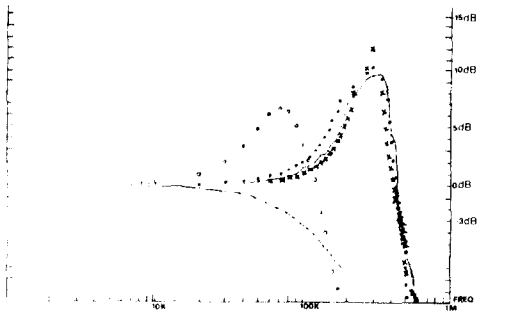
그림 5에서 위상천이의 경우 이상적인 연산증폭기의 위상특성과 같이 주파수의 증가와는 관계없이 전체 주파수 대역에서 거의 일정함을 알 수 있다.

그림 6에서 VCVS의 이득특성은 Soliman이 제안한 회로[8],[13]보다 개선되었음을 알았다.

非反轉의 경우 제안된 보상회로의 이득특성에서 +3dB주파수는 148KHz이고 이론치의 경우 +3dB 주파수는 156KHz로서 실험치와 이론치가 거의 일치함을 알았다.

그러나 Soliman이 제안한 경우는 +3dB 주파수가 122KHz로서 제안된 회로가 약 34KHz정도 양호하지만 -3dB주파수는 제안된 회로가 447KHz, Soliman의 경우 450KHz로서 제안된 회로가 3KHz 정도 떨어지나 이는 위상천이의 관점에서 볼때 문제가 되지 않는다.

反轉型의 경우는 제안된 회로가 약 10KHz 정도 증가됐음을 알았다.



○Soliman이 제안한 inverting회로
●Soliman이 제안한 non-inverting회로
·제안된 VCVS의 실험치
×제안된 VCVS의 이론치
—보상되지 않은 VCVS

그림 6 이득특성
The gain characteristic.

5. 결 론

제안된 능동보상회로는 주파수의 증가와 관계없이 위상의 천이가 없는 결과를 얻었으며 이득특성 또한 Soliman에 의해서 제안된 회로보다 개선되었다.

제안된 보상회로는 inverting과 non-inverting 외에 voltage follower에도 그대로 적용할 수 있기 때문에 이 보상회로를 연산 증폭기의 제조시에 함께 IC화 할 경우 앞으로 연산 증폭기를 사용하는 응용범위가 보다 확장되리라 생각된다.

www.dbpia.co.kr

參 考 文 獻

(1)L. P. Huelsman, "Theory and design of active RC filters, "New York: Mcgraw Hill, 1968.
(2)L. P. Hulelsman and P. E. Allen, "Introduction to the theory and design of active filters." New York: Mcgraw Hill, 1980.
(3)P. E. Allen and W. J. Parrish, "High prequency response of inverting integrators, IEEEJ. Solid-State Circuits, pp. 545-547, Aug. 1976.
(4)P. V. Anandamohan, "Low-pass and notch filters using the operational amplifier pole," Proc. IEEE, vol. 67, no. 8, Aug. 1979.
(5)A. Budak and D. M. Petrela, "Frequency limitations of active filters using operational amplifiers," IEEE Trans. Circuit Theory, vol. CT.-19, no.4, July 1972.
(6)G. Wilson, "Compenpensation of some operational -amplifier based RC-active networks," IEEE Trans. Circuit and System, vol. CAS-23, no. 7, July 1876.
(7)A.M. Soliman and M. Ismail, "Novel passive and active compensated deboo integrators, "Proc. IEEE, vol. 67, no. 2, Feb. 1979.
(8)A. M. Soliman and M. Ismail, "Active compensation of OPamps," IEEE trans. Circuit and System, vol. CAS-26, no. 2, Feb. 1979.
(9)P.O. BrJckett and A.S. Sedra, "Active compensation for high-frequency effect in OP-amp circuits with application to active RC filters," IEEE trans. Circuits Syst., vol. CAS-23, pp. 68-72, Feb. 1976.
(10)J.L. Huertas and A.R. Vazquez, "On the active compensation of operational amplifier based VC VS," IEEE Trans. Circuits Syst., vol. CAS-29, no. 7, pp. 497-506, July 1982.
(11)A. Budak, "Passive and active network analysis and synthesis," pp. 204, 225-226, Boston: Houghton Mifflin, 1974.
(12)A. M. Soliman and M. Ismail, "On the active compensation of noninverting integrators," Proc. IEEE, vol.67, no. 6, pp. 961-963, June 1979.
(13)A.M. Soliman, " A Generalized active compensated noninverting VCVS with reduced phase error and wide bandwidth," Proc. IEEE, vol. 67, pp.963-965, June 1979.

김 익 수(金 益 洙) 正會員
1955년 3 월30일생
1974～1978. 2 동국대 전자공학과 졸업
1979～1981. 2 : 동국대 대학원 전자공학과(공학석사)
1981～1984. 2 : 동국대 대학원 전자공학과 박사과정 수료
1984. 3～ : 동국대 전자계산학과 강사

www.dbpia.co.kr