

〈論 文〉

廣帶域 信號傳送을 위한 Digital ADM에 關한 研究

(Study on the Digital ADM for Expanding the Frequency Range)

李 潤 鉉\* · 金 正 善\*\*  
(Lee, Yun Hyun) (Kim, Jung Sun)

(접수일자 80. 12. 10)

要 約

電話信號에 대하여 syllabic companding 과 비슷한 變形된 ADM 을 論하였다. 入力과 歸還回路를 포함한 大部分의 回路에 digital 技法을 사용함으로 DM 의 IC 化가 용이 하게 된다.

廣帶域 ADM 의 slope over load 最適化, 安定化, SNR 에 對하여 解析하였고 實驗 結果 周波數帶域이 改善됨을 確認하였다.

Abstract

Adaptive version of the delta modulator that is akin to syllabic companding for telephony is described.

A digital technique is used to sense the slope of the input signal and to control the amplitude of the pulses supplied to the RC network in the feed back loop. Thus the development was stimulated by the suitability of delta modulator for low-cost integrated circuits.

Analysis are made of the optimum overload characteristics, stability, SNR for improving the frequency range and these results have been experimentally verified.

I. 緒 論

지난 數年間 adaptive delta modulation(ADM)에 의하여 speech 나 TV signal 과 같은 nonstationary signal 의 encoding 에 대하여 많은 관심이 되어 왔다.

DM 은 system 의 有限한 step size 에 기인한 quantization noise 와 slope over load noise 때문에 PCM에 比하여 넓은 周波數帶域에서 適用이 어렵게 된다. 入力信號 變化에 대하여 最適隨行(最大 S/N<sub>Q</sub>)이 이루어지도록 하기 위해서는 slope loading factor 를 可變시켜 DM system 을 넓은 範圍의 入力信號가 stationary signal 이면 linear DM 動作으로 適合한 load 가 되고, nonstationary signal 일 때는 變化하는 signal parameter 에 따라서 slope loading 이 optimally load(最大 S/N<sub>Q</sub>)가 되게 loading factor 를 조정하여야 한다. sam-

pling rate 가 一定할 때 step size 를 조정하여 slope loading factor 를 임의의 규정값으로 할당될 수 있게 하기 위한 nonlinear feed back loop 문제와 reconstruct 된 出力의 over shoot, oscillation 및 불규칙 동작에 의한 step size 의 runway 현상 등 step size 변화와 不安定性등을 고려해야 한다.

Jayant<sup>3)</sup>는 1-bit memory 를 가진 ADM 에서의 hunting 을 논하여 system 安定관계를 세웠고 Canas 는 2 또는 3-bit memory 를 사용하여 불필요한 發振과 over shoot 를 억제하는 방법을 提示하였고 Gersho<sup>4)</sup> 는 入力으로 stationary random 信號를 가하여 入·出力간의 結合分配를 시도하였다.

本論文에서는 이들 方式을 더욱 확대하여 廣帶域 入力信號와 安定化에 대한 대책을 고려한 새로운 approach 回路를 digital 技法 IC 化에 맞도록 시도하여 그 特性을 檢討함으로써 그 有効성을 確認하고자 한다.

\* 韓國航空大學 通信工學科, 正會員

\*\* 韓國航空大學 電子工學科, 正會員

## II. ADM의 모델

그림 1과 같이 각 sampling time에서의 入力信號  $x_n$ 은 시스템에 의하여 豫測되는 값  $x_n$ 과 비교되며 그 差  $E_n$ 은 量子化되어 出力  $Q_n(E_n)$ 으로 code 된다.

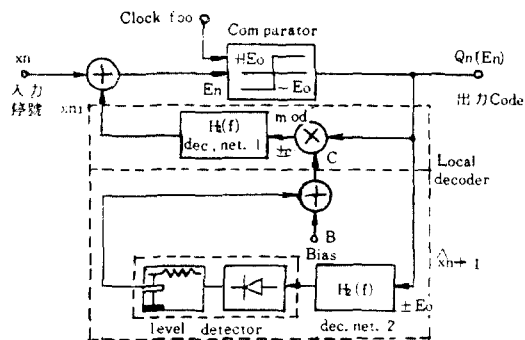


Fig 1. Block diagram of adaptive DM

Feed back loop는 損失을 갖는 integrator로서  $0 < H(f) < 1$ 이며  $H(f) = 1$ 일 때 ideal accumulator가 된다. r-bit memory ADM에서 step size adaptation은 電流의 符號와 r 앞의 error sample에 의하여 定해진다. slope over load, hunting 및 step size recovery와 같은 조건이 detect되어 step size는 이것에 따라 制御된다.

Jayant<sup>3)</sup>의 1-bit 메모리 ADM에서 step size  $k_{n+1}$ 은

$$k_{n+1} = \begin{cases} Pk_n, & P > 1, : \text{sgn}E_{n+1} = \text{sgn}E_n \text{ 일때} \\ Qk_n, & Q < 1, : \text{sgn}E_{n+1} \neq \text{sgn}E_n \text{ 일때} \end{cases} \dots(1)$$

로 되었다. slope over load 期間 동안 error의 符號가 일정하게 남아있어 step size가 증가된다. error 極性을 바꾸는 것은 granular noise이며 이 조건에서 step size는 감소하게 된다.

出力의 符號화된 펄스에 포함된 信號 level 即 變調度(degree of modulation) M을 周波數 f인 入力信號 레벨  $X_n$ 과 overload 레벨  $X_m$ 과의 비로 나타내면

$$M \equiv \frac{X_n}{X_m} = \frac{\sqrt{2} X_n}{|H_1(f)| \cdot C} \dots(2)$$

로 된다. 여기서 C는 control 電壓이다. 出力符號는 振幅이  $\pm E_0$ 인 矩形波 펄스이다. 또 decoding 回路2의 出力레벨을 Z라 하면

$$Z = \frac{1}{\sqrt{2}} |H_2(f)| \cdot E_0 \cdot M \dots(3)$$

이 된다. 여기서  $E_0$ 는 回路파라미터,  $H_2(f)$ 는 decodi-

ng 回路2의 傳達函數이다. 바이어스를 B, dead zone을 D라 할때 level detection의 入·出力간에는

$$X_n = C \cdot M \dots(4)$$

$$C = \begin{cases} B & Z < D \text{ 일때} \\ B + (1-B)M & D \leq Z \leq Z_m \text{ 일때} \\ C_m & Z_m < Z \text{ 일때} \end{cases} \dots(5)$$

이다. 여기서  $C_m$ 은 evel detector의 saturation 出力 값이고  $Z_m$ 은 出力  $C_m$ 이 되는 最大入力신호 레벨이다. 식 (4)와 (5)에서 C를 없애면 각 入力레벨 Z에 대한 M가 구해지는데 入力레벨이  $Z < D$ 와  $Z > Z_m$ 일때는 dead zone D와 포화치  $C_m$ 에 의해 일정한 값을 유지한다. 그러나 적당한 入力일 때 ( $Z \leq D \leq Z_m$ )의 M은

$$M = \frac{\sqrt{4(1-B)X_n + B^2} - B}{2(1-B)} \dots(6)$$

로되어 제공된 형태의 compression이 수행된다. 이때의 改善度를 I라 하면

$$I = \lim_{X_n \rightarrow 0} \left( \frac{M}{X_n} \right) = \frac{1}{B} = 1 + \frac{A}{\sqrt{2}} \left( \frac{E_0}{B} \right) \cdot |H_2(f)| \dots(7)$$

즉 bias 電壓 B가 작을수록 더 넓은 dynamic range를 얻는다. 그러나 B가 너무 작은 값이면 動作에 不安定할 것이다.

## III. slope overload의 最適化

DM 回路의 overload는  $+E_0$ 나  $-E_0$  펄스가 連續의으로 持續함에 관계된다. 이 overload를 避하기 위해서는 DM 시스템의 slope 容量이 入力信號의 slope 보다 커야하므로

$$kf_s > |X_n| \dots(8)$$

이 成立되어야 한다. 여기서  $X_n$ 은 入力信號레벨,  $f_s$ 는 sampling rate, k는 step size이다. stationary 豫測信號의 平均電力 W와 slope loading factor S는 각각

$$S \equiv \frac{E_0 f_s}{\sqrt{W}} \dots(9)$$

$$W = \int_0^{w_m} w^2 F(w) dw \dots(10)$$

여기서,  $w_m = 2\pi f_m$ 은 encoding에 의해 제한되는 信號帶域의 最大周波數이다. 따라서  $X_n$ 은

$$X_n^2 \leq \frac{(E_0/S_m)^2}{|H^{-1}(f)|^2 F(f) df} \dots(11)$$

의 범위이다. 여기서  $S_m$ 은 peak factor이다. 入力信號가 f인 sinusoidal일때 overload 限界는

$$X_n \leq \frac{E_0}{\sqrt{2}} |H(f)| \dots(12)$$

이 된다. pulse 電壓 C가 decoding network 1에 印加되므로 overload mechanism은 주로 이 回路에 의해 特性지워지며 decoding network 2를 넣어 그 出力레벨에 따라 C를 變化하도록 하므로 M=1로 놓아 풀면 最大 overload 레벨  $X_m$ 은

$$X_m = \begin{cases} \frac{1}{\sqrt{2}} |H_1(f)| \left\{ B + \frac{A}{\sqrt{2}} |H_2(f)| E_0 \right\}, & C \leq C_m \\ \frac{1}{\sqrt{2}} |H_1(f)| \cdot C_m & C > C_m \end{cases} \quad (13)$$

즉 level detector가 saturation되지 않는 周波數領域에서 overload 레벨은 거의  $H_1(f) \cdot H_2(f)$ 에 비례한다.

入力 nonstationary signal을 測定하여 S를 最適化하기 위해서는 encode된 信號값을 monitor하여 식(8)의 條件을 만족하고 필요한 때에는  $H_2(f)$ 에 의한 step size를 變化시켜야 한다. overload될 때 quantizer 出力은 一連의 同一極性(1이나 -1) pulse로 되어 그 應答은 switch control  $K_{i-1}$ 보다 더큰  $K_i$ 를 선택하고 이 새로운 더큰 step size는  $K_i k$ 가 되어 pulse 極性은 變化하지 않고 step size만  $K_{i+1}k, K_{i+2}k \dots K_n k$ 로 增加하게 하여 ADM의 最大 overloading factor  $S_m$ 은 다음 式으로 수정된다.

$$S_m = \frac{K_n k f_s}{\sqrt{W}} \dots \dots \dots (14)$$

IV. step 應答의 安定化

Jayant에 의한 ADM은 식(1)에서  $P = \frac{1}{Q} = \gamma$ 일 때 S/N가 最良으로 수행되었다. 주어진 時間 n에서의 step size  $k_n$ 가, 시간 n+1에서의 step size  $k_{n+1}$ 은 error의 크기에 따라서 factor  $\gamma (\gamma \geq 1)$ 에 의해 증가하거나 감소하게 될 것이다. step size를

$$k_{n+1} = \begin{cases} \gamma k_n, & \text{sgn } E_{n+1} = \text{sgn } E_n \text{ 일때} \\ \frac{k_n}{\gamma}, & \text{sgn } E_{n+1} \neq \text{sgn } E_n \text{ 일때} \end{cases} \dots \dots \dots (15)$$

가 되게 하고자 할때, step 函數入力에 대한 feed back loop가 ideal integrator이면

$$E_{n+1} = E_n - k_n \text{sgn } E_n \dots \dots \dots (16)$$

가 된다. 바람직한 step 應答은 slope overload 기간이 끝난 후의 step size가 빠른 速度로 減少해야 한다. 1st step size의 減少가 時間 n에서 일어난다고 하면

$$k_n = \frac{k_{n-1}}{\gamma} \dots \dots \dots (17)$$

이 式은  $\text{sgn } E_n \approx \text{sgn } E_{n-1}$ 의 條件을 갖는다.  $E_{n-1} > 0$ 에 대한 모양을 그림 2에 보였다. 식(16)에 의해

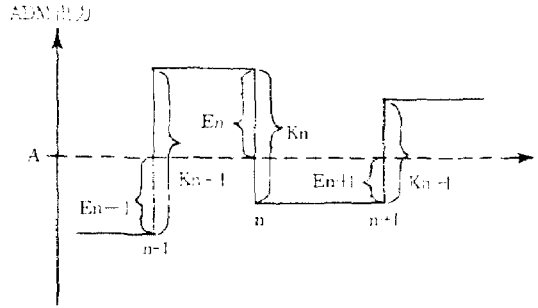


그림 2. ADM step response

그림 2. ADM step 應答

$$E_n = E_{n-1} - k_{n-1} < 0 \dots \dots \dots (18)$$

이 된다.

step size가 시간 n+1에서 식(15)에 의해 다시 감소하기 위해서는

$$\text{sgn } E_{n+1} \approx \text{sgn } E_n \dots \dots \dots (19)$$

가 되어야 한다. 그림 2와 식(16)에서 식(19)가 만족하기 위해서는

$$E_{n+1} = k_n - |E_n| > 0 \dots \dots \dots (20)$$

이 成立되어야 한다. 그러나 식(18)에서  $E_{n-1} = 0$ 과  $k_{n-1}$ 이 발생하므로 最惡의 경우  $|E_n|$ 의 最大값은  $k_{n-1}$ 이 되어

$$(E_{n+1})_{\text{worst}} = \left( \frac{1}{\gamma} - 1 \right) k_{n-1} < 0 \dots \dots \dots (21)$$

이므로 식(20)을 부정하게 된다. 따라서 1-bit memory만 使用하면 願하는 step size 動作을 보장할 수 없게 된다.

2-bit memory를 使用하면

$$k_{n+1} = \begin{cases} \gamma k_n, & \text{sgn } E_{n+1} = \text{sgn } E_n = \text{sgn } E_{n-1} \\ \frac{k_n}{\gamma}, & \text{otherwise} \end{cases} \dots \dots \dots (22)$$

라 할 때 時間 n+1에서 2-memory bit가

$$k_{n+1} = \frac{k_{n-1}}{\gamma^2} \dots \dots \dots (23)$$

이 되어 식(21)의 경우에도 식(22)에 따라 step size를 감소하도록 명명한다.

또 step size가 時間 n+2에서 減少를 계속하기 위해서는 식(22)로부터

$$\text{sgn } E_{n+2} \approx \text{sgn } E_{n+1} \dots \dots \dots (24)$$

을 가져야 한다. 즉  $E_{n+2} > 0$ 이다.

最惡의 경우 식(16)으로부터

$$(E_{n+2})_{\text{worst}} = (E_{n+1})_{\text{worst}} + k_{n+1} = \left( \frac{1}{\gamma^2} + \frac{1}{\gamma} - 1 \right) k_{n-1} > 0 \dots \dots \dots (25)$$

식 (24)를 만족하기 위해서는 위식이 成立되어야 한다  
 식 (25)은

$$1 \leq \gamma \leq \frac{1 + \sqrt{5}}{2k\gamma_h} \dots\dots\dots (26)$$

이다. 따라서  $1 < \gamma < \gamma_h$  일때 時間  $n+2$ 에서의 상태는 時間  $n$ 일 때의 상태와 비슷하므로 step size는 願하는 감소를 계속하게 된다. 따라서 2-bit memory 使用時에는 願하는 step size recovery가 달성된다.

V. 信號對量子化雜音(SNR)

振幅이  $\pm E_0$ 이고 repetition rate가  $\frac{f_s}{2}$ 인 矩形波 펄스가 decoder 入力에 加해질 때 quantizing step size  $k$ 는 decoder 出力의 peak-to-peak 값으로 주어진다. decoder를 통하여 higher harmonics가 軋리 없어진다고 하면  $k$ 는

$$k = \left(\frac{8E_0}{\pi}\right) \left|H\left(\frac{f_s}{2}\right)\right| \dots\dots\dots (27)$$

로 주어진다. quantizing error를  $\epsilon$ 라할 때 實驗的 係數  $\alpha$ 를

$$\alpha \equiv \frac{\epsilon}{k} \dots\dots\dots (28)$$

라 놓는다. 量子化雜音의 스펙트럼은 거의  $0 \sim \frac{f_s}{2}$ 의 等價帶域幅에 대한 white noise이므로 音聲帶域  $f_b$ 에 대한 量子化雜音電力은  $\frac{f_b}{f_s/2} = \frac{2f_b}{f_s}$ 에 比例한다. 따라서 量子化雜音  $N_q$ 는

$$N_q = \alpha k \sqrt{\frac{2f_b}{f_s}} \dots\dots\dots (29)$$

식 (27)을 식 (29)에 넣으면

$$N_q = \frac{8\sqrt{2}}{T} \alpha E_0 \sqrt{\frac{f_b}{f_s}} \left|H\left(\frac{f_s}{2}\right)\right| \dots\dots\dots (30)$$

따라서 最大 SNR은 overload 點에서의 最大信號레벨과 주어진 入力信號 周波數에서의 平均量子化雜音레벨과의 比로 定義하므로

$$\frac{S_m}{N_q} = \frac{\pi}{16\alpha} \sqrt{\frac{f_s}{f_b}} \left| \frac{H(f)}{H\left(\frac{f_s}{2}\right)} \right| \dots\dots\dots (31)$$

信號레벨이 overload 點에 接近하면 同一 code의 succession rate는 증가하여 SNR가 감소된다. SNR과 clock 周波數와의 關係는 그림 3의 double integration에서  $f_1 \ll f \ll f_3$ 이고  $f_3 = \frac{f_s}{2\pi}$ 로 하면

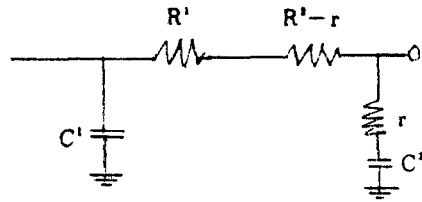


Fig 3. Circuit diagram of decoding networks for double integration

$$H(f) = \frac{1 + j\left(\frac{f}{f_3}\right)}{\left(1 + j\frac{f}{f_1}\right)\left(1 + j\frac{f}{f_2}\right)}$$

이므로

$$|H(f)| \equiv \frac{f_1}{f\sqrt{1 + \left(\frac{f}{f_2}\right)^2}} \dots\dots\dots (32)$$

$$\left|H\left(\frac{f_s}{2}\right)\right| = 4\sqrt{1 + \pi^2} \frac{f_1 f_2}{f_s^2} \dots\dots\dots (33)$$

식 (31)로부터

$$\frac{S_m}{N_q} = 0.0226 \frac{f_s^{\frac{5}{2}}}{f \cdot f_b^{1/2} \sqrt{1 + \frac{f^2}{f_2^2}}} \dots\dots\dots (34)$$

그런데  $N_q$ 는 decoding network 1에 공급되는 coded pulse 電壓  $C$ 에 比例하므로

$$N_q = K \cdot C \dots\dots\dots (35)$$

여기서  $K$ 는 constant이다. 식 (2)로부터

$$\frac{S}{N} = \frac{X_n}{N_q} = \frac{M|H_1(f)|}{\sqrt{2} \cdot K} \dots\dots\dots (36)$$

로 되어 SNR은  $M$ 에 比例한다.

VI. 實驗 및 檢討

實驗回路를 그림 4와 같이 構成하였다. sampling 周

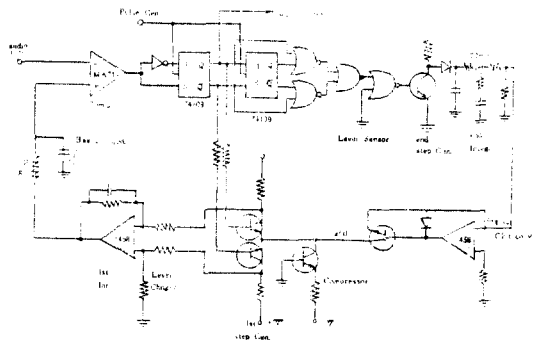


Fig 4. Improving Adaptive delta modulator

波數는 商用 PCM에 使用되는 56KHz를 使用하고 companding은 dynamic range를 增加시키고 idle雜音을 감소하기 위하여 2nd step Gen.와 2nd integrator를 사용하여 step Gen.의 利得을 變化시키도록 하였다. level sensor를 2-bit memory로 하여 安定化를 기하였고 2nd integrator를 double integrator로 하여 특성개선을 도모하였다. decoder는 encoder에서 使用한 것과 同一한 step gen.와 integrator 및 回路를 使用하였다. itg-to-crt變換器는 integrated amp의 一部로 된다.

그림 5는 B=0.1로 하고 clock周波數 56KHz일 때의 몇개 信號周波數 대한 SNR 값이다. decoder 파라미

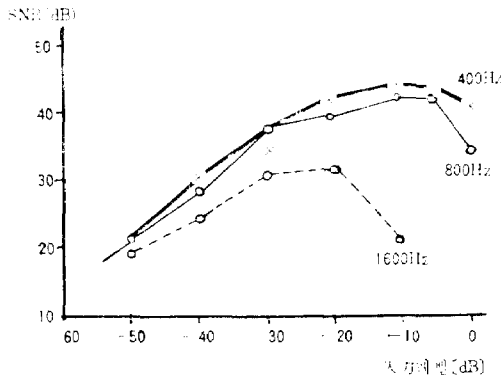


Fig 5. SNR characteristics

터는  $f_1=0.15\text{KHz}$ ,  $f_2=0.98\text{KHz}$ ,  $f_3=8.9\text{KHz}$  이며 decoding network2의 cutoff周波數  $f_4=0.15\text{KHz}$ 로 하였고  $f_5=3.1\text{KHz}$ 로 하였다. 800Hz 入力 信號에 대한 測定값은 約 44dB로서 理論值 49dB보다 約 5dB 낮게 되는데 이것은 回路素子 및 測定上의 誤差를 줄이면 훨씬 줄어들 것으로 본다. 이값은 Schindler<sup>1)</sup>나 Kikkert<sup>5)</sup>값보다 우수하다. 또 800Hz 入力正弦波에 대한 dynamic range는 25dB SNR에 대하여 約 46dB, 30dB SNR에 대하여 34dB로 7-bit PCM보다 우수함을 알 수 있다.

그림 6은 encoder 入力和 decoder 出力 사이의 綜合

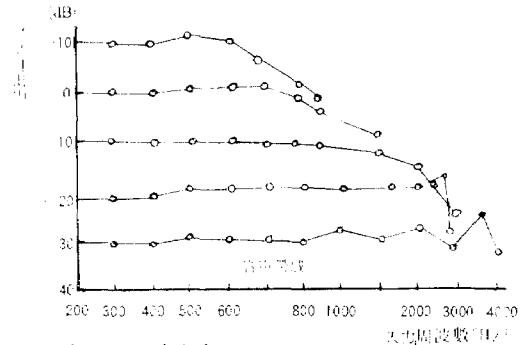


Figure 6. Overall Transmission Characteristics

傳送特性을 얻은 것인데 周波數帶域이 상당히 改善됨을 보였다. 入力레벨이 +10dBm에서는 約 700Hz, -20 dBm에서는 約 2,400Hz, -30dBm에서는 約 3,500Hz에서 過負荷가 되므로 音聲帶域에서는 -30dBm 정도의 낮은 레벨로 전송해야 함을 알 수 있다.

Ⅶ. 結 論

高充實度, 廣帶域 電話傳送 ADM에 대하여 變調파라미터에 의한 slope over load의 最適化, step 應答의 安定化, SNR 등에 대한 解析과 廣帶域 信號傳送方法에 대하여 考察한 回路를 구성하여 實驗하였다. 56KHz clock 周波數와 800Hz 變調信號로서 最大 SNR 44dB를 얻고 dynamic range는 25dB SNR에 대하여 46dB를 얻었다. 廣帶域 特性은 -30dBm 入에서 約 3,500 Hz까지 확장되어 音聲傳送이 상당히 개선됨을 보이고 있다.

decoder는 encoder의 local decoder와 똑같은 回路를 구성 하였을 때 종합 特性은 잘 matching 되는 特性을 얻고 있다.

本回路 大部分을 digital化 시킴으로서 IC化가 容易하게 되어 大量生産, 雜音減少, 安定性, 正確性을 제공하여 장차 PCM-FDM에 의한 衛星通信, RADA 通信과 같은 PCM integrated 通信에 應用될 수 있음을 提示하고 있다.

參 考 文 獻

1. H.R. Schindler, "Linear, nonlinear and adaptive delta modulation," IEEE Trans. Commun., Vol. COM-22, No. 11, pp.1807~1823, November 1974.
2. C.L. Song, J. Garodnick and D.L. Schilling, "A variable step size robust delta modulator", IEEE Trans. Commun. Tech., Vol. COM-19, No. 6, December 1971.

3. N.S. Jayant, "Adaptive delta modulation with a one-bit memory", Bell Syst. Tech. Jour., Vol. 49, pp. 321~342, March 1970.
4. A. Gersho, "Stochastic stability of delta modulation", Bell Syst. Tech. Jour., Vol. 51, pp. 821~841, April 1972.
5. L.H. Goldstein and B. Liu, "Quantization error and step size distributions in ADPCM," IEEE Trans. information theory, Vol. IT-23, No. 2, pp. 216~223, March 1977.
6. M.C.W. Van Buul, "Hybrid D-PCM, a combination of PCM and DPCM," IEEE Trans. Commun., Vol. COM-26, No. 3, pp. 362~368, March 1978.
7. P.P. Kazakos and G.C. Collins, "A three-level adaptive delta modulator," IEEE Trans. Commun., pp. 532~536, May 1977.
8. D.C. Song, "Adaptive delta modulation for companded PCM coding and decoding," IEEE Trans. Commun., Vol. COM-25, No. 5, May 1977.
9. C.J. Kikkert, "Digital techniques in delta modulation," IEEE Trans. Technology, Vol. 19, No. 4, pp. 570~574, August 1971.
10. V.A. Gorohov and V.S. Rybakov, "Subscriber-loop digital transmission using opto-electronic transmitter and receiver," IEEE Trans. Commun., Vol. COM-27, No. 3, March 1979.