

# VL-SNR 환경에서 수신 가능한 대역확산 수신기 구조 분석 및 구현

이 인 기\*, 유 준 규<sup>o</sup>

## Analysis and Implementation of Spread Spectrum Receiver Structure for VL-SNR Environment

In-Ki Lee\*, Joon-Gyu Ryu<sup>o</sup>

요 약

본 논문에서는 DVB-RCS2 기반 TDMA 전송 시스템에서 낮은 SNR 환경에서 수신할 수 있도록 대역확산 전송을 이용한 전송 모뎀 구조를 제안하고 해당 구조의 수신기 성능을 분석, 구현한 결과를 제시한다. Tree 구조 기반의 채널라이저를 설계하였으며, FFT를 이용한 주파수 추정 알고리즘을 사용하였다. 또한 제안한 수신기 구조를 FPGA에 구현하여 H/W에서 정상적으로 기능이 수행함을 확인하였다.

**Key Words** : Spread spectrum, DVB-RCS2, Structure, MODEM, Turbo, FPGA

### ABSTRACT

In this paper, we propose a transmission modem architecture that uses spread spectrum transmission to receive in low SNR environment in DVB-RCS2 based TDMA transmission system, and present the results of analyzing and implementing the proposed structure. We design a channelizer based on tree structure and use frequency estimation algorithm using FFT. Also, we implemented the proposed receiver structure in FPGA and confirmed that H/W function normally.

### I. 서 론

위성재난통신은 망의 운용 효율성, 재난현장 접근성, 망의 생존성 및 망 연동성이 기본 요구사항이며 위성망 통합운용, 위성링크 생존성 강화, 안테나 소형화 및 가용도 향상, 위성전파 교란 대응, 무선백홀 서비스 제공 등을 목표로 한다. 위성링크 생존성 강화를 위해 역방향 링크의 수신 성능 증가가 필요하며, 이를 위해서 DVB-RCS2기반 대역확산 전송 기술을 이용하여 대역확산 팩터에 의한 수신 이득을 이용하여 망

생존성을 강화한다<sup>1,2)</sup>.

대역확산 수신기는 최대 동작 심볼 레이트의 10%에 달하는 주파수 오차를 극복해야 하며, -12dB의 매우 낮은 SNR 환경에서 정상적으로 수신 버스트를 복조/복호할 수 있어야 한다.

본 논문에서는 DVB-RCS2기반 TDMA 전송 시스템에서 낮은 SNR 환경에서 수신할 수 있도록 대역확산 전송을 이용한 전송 모뎀 구조를 제안하고 제안한 구조의 수신기의 성능을 분석, 구현한 결과를 제시한다.

\* 본연구는행정안전부재난안전사업육성지원사업의연구비지원(과제번호: 2018-MOIS32-002)에의해수행되었습니다.

• First Author : Electronics and Telecommunications Research Institute, popularity1@etri.re.kr, 정희원

o Corresponding Author : Electronics and Telecommunications Research Institute, jgryurt@etri.re.kr, 정희원

논문번호 : 201811-368-D-RE, Received November 21, 2018; Revised April 26, 2019; Accepted July 31, 2019

## II. DVB-RCS2 대역확산 전송 시스템 개요

DVB-RCS2기반 대역확산 전송은 그림 1과 같은 구조를 가진다. 입력된 payload 데이터는 scrambler 터보 부호(Turbo code)를 통과 후 심볼 매핑되며, 이후 대역확산 팩터에 따라 반복하여 chip sequence를 만들고 스크램블링 후 BPSK 변조되어 전송 버스트를 생성한다.

대역확산 수신기는 대역확산 팩터(Spreading Factor)에 따라 최대 -12dB의 매우 낮은 SNR 환경에서도 수신할 수 있어야 한다. 아래 표 1은 대역확산 전송 모델의 주요 파라미터 및 채널 환경을 정의한 것이다.

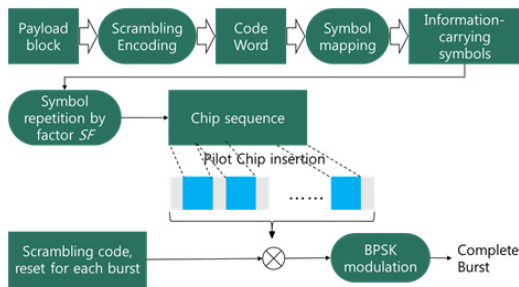


그림 1. 대역확산 기술 송신기 구조도  
Fig. 1. Spread Spectrum Transmitter Structure

표 1. 대역확산 전송 모델 주요 파라미터  
Table 1. Spread spectrum transmission modem key parameters

Spec.	
Target FPGA num.	2(virtex6 550T)
Symbol rate	0.128, 0.256, 0.512, 1.024, 2.048, 4.096, 8.192Mpsps
Wave ID	NSS : 1~22 ● QPSK, 8PSK, 16QAM ● Code rate : 1/3, 1/2, 2/3, 3/4, 5/6 ● STB, LTB SS : 1~19 ● BPSK ● Code rate : 1/2, 2/3 ● Spreading factor : 2, 4, 8, 16
Frame structure	Non-uniform frame 지원

## III. 대역확산 전송 수신기 구조 설계

대역확산 전송 복조기 구조는 그림 2와 같다. FPGA 2개로 각각 복조 기능과 복호기능을 구현하였다. 복조 기능에서 수행하는 주요 블록은 채널라이저, 버스트 검출기, 주파수/심볼 타이밍 추정 및 보상기,

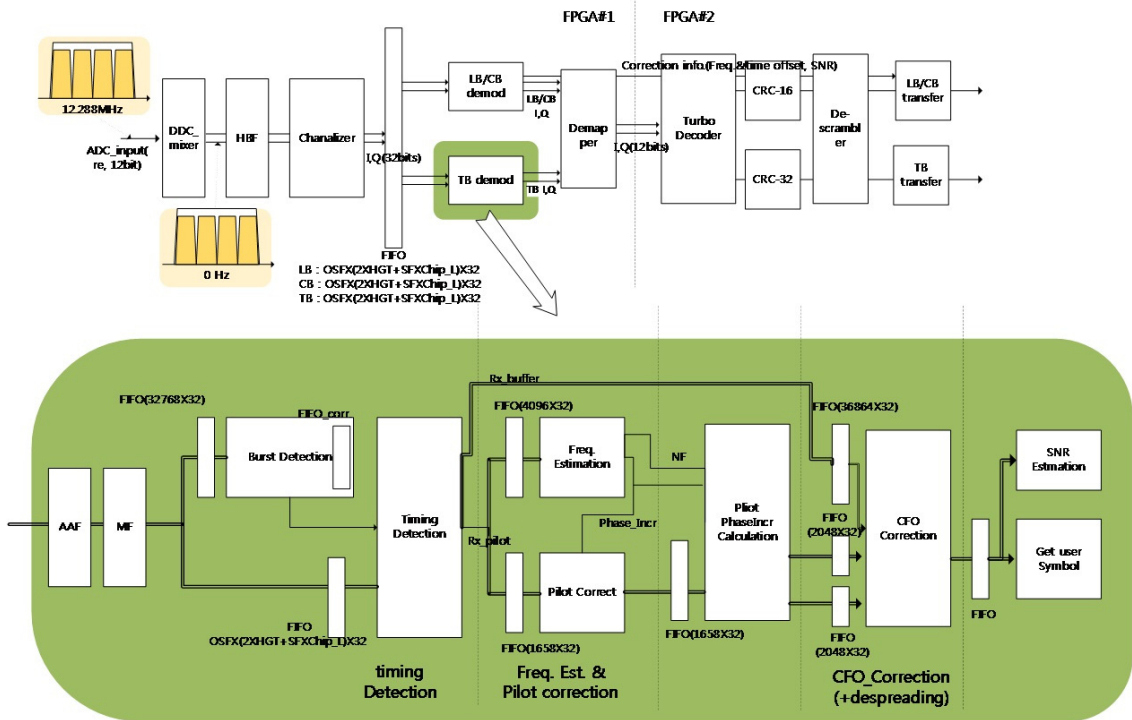


그림 2. 대역확산 전송 수신기 구성도  
Fig. 2. Spread-spectrum transmit receiver configuration diagram

SNR 추정기 등이다.

### 3.1 채널라이저 및 정합 필터 유닛

32.768 또는 65.536MHz에 해당하는 ADC 클럭을 이용하여 8.192M, 4.096, 2.048MHz, 1.024MHz, 0.512MHz, 0.256Mhz, 0.128MHz 심볼 클럭을 하향 변환 후 채널 선택을 하는 기능을 수행한다.

채널라이저 출력신호는 기저대역 정합 필터를 통과한다. 정합필터의 시간영역 특성은 아래와 같으며 이 때의  $\alpha$ (Roll-Off factor)는 0.2이다.

$$h(t) = \frac{4\alpha}{\pi\sqrt{T_s}} \cdot \frac{\cos((1+\alpha)\pi/T_s) + T_s \sin((1-\alpha)\pi/T_s)/(4\alpha)}{1-(4\alpha/T_s)^2} \quad (1)$$

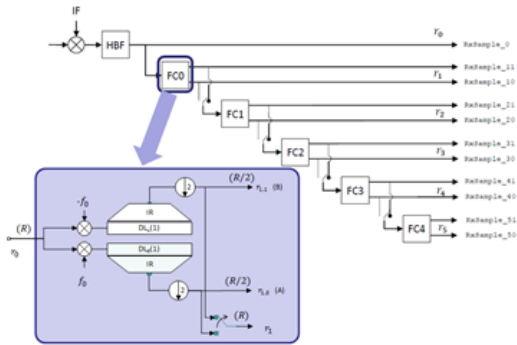


그림 3. Tree 구조 기반의 채널라이저 구성도  
Fig. 3. Structure of channeliser based on tree structure

### 3.2 심볼 타이밍 동기 유닛[4]

Oerder & Myer 알고리즘을 이용하여 심볼 타이밍 에러를 추정한다. Sampling rate가  $1/T_s$ , Symbol 주기가 T, N은 Sampling Factor라고 정의할 때 Input sample,  $y(mT_s)$ 의 제공에 coefficient  $e^{-j2\pi m/N}$ 를 곱해주고 누적하며, O&M 알고리즘의 normalized 된 타이밍 오차 추정값은 아래와 같이 나타낼 수 있다.

$$\hat{\tau} = -\frac{T}{2\pi} \arg \left\{ \sum_{m=0}^{N/2-1} |y(mT_s)|^2 e^{-j2\pi m/N} \right\} \quad (2)$$

여기서 L0는 심볼 인터벌의 누적 샘플 개수를 의미이다. 이후 보간 필터를 이용하여 resampling을 수행한다.

### 3.3 버스트검출 유닛

Timeslot에 버스트의 유무를 판정하여 버스트를 검출하며, Timeslot에 존재하는 버스트의 시작

(Preamble) 위치를 추정하는 기능을 수행한다. Data-aided 방식으로 수신된 버스트의 Preamble 심볼 및 Postamble 심볼과 수신기가 알고 있는 Preamble 심볼 및 Postamble 심볼 간의 correlation 값을 이용하여 최대값일 때의 위치를 판정한다.[3]

### 3.4 주파수 동기 유닛[5]

Pilot을 이용하여 FFT 기반 주파수 추정기를 설계하였다. FFT tab수는 1024이며, FFT 결과 값의 크기가 가장 클 때의 index값을 찾아 주파수 오차 획득 및 보상한다.

$$\hat{f} = \arg \left\{ \max_f [|Z(f)|] \right\} \quad (3)$$

수식에서  $r(k)$  : read data, L0: observation length 이다

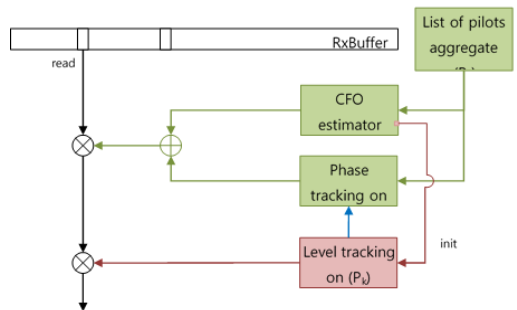


그림 4. 주파수 추정기 구성도  
Fig. 4. Frequency estimator configuration diagram

### 3.5 위상 추적 유닛

잔류 주파수 오차가 있는 환경에서 정확한 주파수 오차 및 위상 오차를 추정해낼 수 있어야 하며, 수신 신호의 Preamble 심볼과 Postamble 심볼을 송신 신호의 Preamble 심볼과 Postamble 심볼 사이의 correlation을 구하여 위상 차이를 추정된 후 이후 위상잡음은 DPLL (Digital Phase Lock Loop)를 적용하여 보상한다.

위상 차이 보상 후 SNR 추정이 수행되며[6], 위상 추정된 신호는 터복 복호기로 입력된다.

## IV. 대역확산 전송 수신기 구조 성능

3장에서 설계된 대역확산 전송 수신기의 성능을 검증하기 위한 채널을 모델링 주요 내용은 표 2와 같다.

정지궤도 위성에서의 통신 시스템을 목표로 시스템을 설계하였으므로 AWGN 채널이며, 지상의 단말의 이동속도는 최대 200Km/h로 가정하였다. 주파수 오차는 VSAT 시스템의 망접속 절차에 따라 LB는 동작 심볼레이트의 최대 10%까지, TB는 최대 0.4%까지 발생한다고 가정하였다.

DVB-RCS2의 대역확산 전송 시의 reference waveform ID는 1~19까지이며, 이때의 주요 파라미터는 아래와 같다.

- Spreading Factor : 2, 4, 8, 16
- Turbo code rate : 1/2, 2/3
- BPSK 변조
- Payload Length : 38, 100, 170, 438byte

표 2. 성능 검증을 위한 채널 환경  
Table 2. Channel environment conditions for performance evaluation

Channel Environment	
Channel	AWGN
Freq. offset	LB : symbol rate 10%
	CB : symbol rate 1%
	TB : symbol rate 0.4%
Timing offset	NSS
	● LB : 246 symbols
	● CB : 102 symbols
Sampling time offset	SS
	● LB/CB : Min. 200 chip
Doppler	Terminal : +/- 20ppm Hub : +/- 3ppm

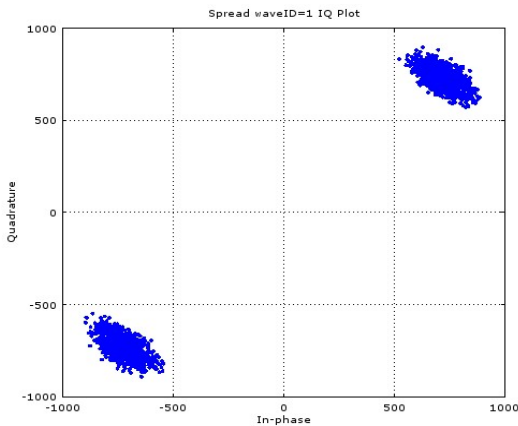


그림 5. BPSK 수신 성좌도  
Fig. 5. BPSK constellation

그림 5는 그림 2의 구성도에서 복조를 수행하고 복호기 입력으로 들어가는 신호를 성좌도로 나타낸 것으로 정상적으로 BPSK 신호를 복원함을 확인할 수 있다. 수신 PER 성능은 아래 그림 6과 같다. Spreading factor에 따라 3dB씩의 수신 이득이 있었으며, waveID=19일 때(SF:16) -12dB에서  $10^{-4}$ 의 PER 성능을 가지는 수신기를 설계하였음을 확인할 수 있다. 또한 Floating-point 성능대비 fixed-point 성능은 0.5dB 이내로 신호의 양자화로 인한 성능 열화로 판단된다.

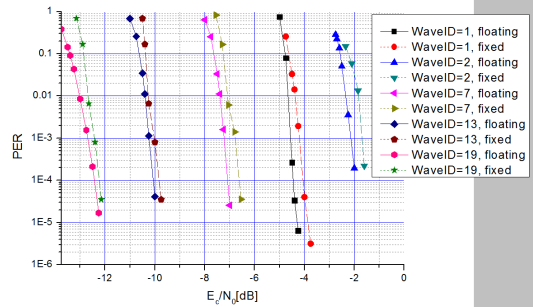


그림 6. 대역확산 전송 수신기 성능  
Fig. 6. Performance of the spread-spectrum receiver

### V. 대역확산 전송 수신기 구현

3장에서 설계한 대역확산 전송 모델 수신기를 FPGA를 이용하여 구현하였다. Xilinx사의 Virtex6 550T 2개를 이용하여 복조기와 복호기 각각 구현하였으며, 이를 구현한 H/W 플랫폼은 그림 5와 같다.

이때 대역확산 전송 수신기의 사용 메모리 사용량을 분석하면 아래 표 2와 같다.

각각의 FPGA에 사용된 FPGA resource는 아래 표

표 3. 대역확산 전송 수신기의 사용 메모리 분석  
Table 3. Memory usage for spread-spectrum demodulator

Maximum number of chips stored according to SF
• SF = 2 : 15,096 chip + 1,288chip
• SF = 4 : 30,192 chip + 2,576chip
• SF = 8 : 60,384 chip + 5,152chip
Memory Size
SF 8 X 4ch + SF 4 X 4ch + SF 2 X 8 ch
• 65,536 X 4 + 32,768 X 4 + 16,384 X 8 = 524,288 chips
• 524,288 chip X 2(oversample) X 12(IQ신호) = 12.6Mbits



그림 7. 구현된 대역확산 수신기 H/W 플랫폼  
Fig. 7. Implemented spread-spectrum receiver H / W platform

표 4. 대역확산 수신기 FPGA resource 사용량  
Table 4. Spread-spectrum receiver FPGA resource usage

	FPGA1	FPGA2	FPGA1	FPGA2	FPGA1	FPGA2
	Slice LUTs		RAMB2		RAM16	
virtex 6	35%	34%	82%	43%	11%	14%

3과 같다.

## VI. 결 론

본 논문에서는 대역확산 전송 모뎀의 수신기 구조를 분석 제안하였으며, 이때의 수신기 성능을 분석하였다. 또한 제안된 수신기 구조를 Xilinx사의 Virtex6 550T를 이용해 구현하여 정상적으로 동작하는지 확인하였다.

본 논문에서 제안하는 수신기는 대역확산 팩터 16에서 SNR -12dB의 열악한 채널상황에서도 전송신호를 정상적으로 복원할 수 있도록 설계되었으며, 이를 정상적으로 복원하기 위해 FFT 기반의 주파수 추정기, O&M 기반의 타이밍 추정알고리즘이 사용되었다.

## References

[1] ETSI TS 101 545-2, V1.2.1, *DVB; Second Generation DVB Interactive Satellite System (DVB-RCS2)* ; Part 2 : Lower Layers for Satellite standard, Apr. 2014.

[2] ETSI TR 101 545-4, V1.1.1, *DVB; Second Generation DVB Interactive Satellite System (DVB-RCS2)* ; Part 4 : Guidelines for Implementation and Use of TS 301 545-2, Apr. 2014.

[3] ETSI EN 302 307-2 v1.1.1, *DVB; Part2 DVB-S2 Extensions, Second generation framing structure, channel coding and modulation systems for Broadcasting, Interactive Services, News Gathering and other broadband satellite applications*, Feb. 2015.

[4] S. J. Lee, "A new non-data-aided feedforward symbol timing estimator using two samples per symbol," *IEEE Commun. Lett.*, vol. 6, no. 5, pp. 205-207, May 2002.

[5] DVB TM-RCS1421, *Robust Logon Burst for DVB-RCS2 Mobile Applications*, Sep. 2011.

[6] R. Matzner, "An SNR estimation algorithm for complex baseband signal using higher order statistics," *Facta Universitatis ser.: Elec. and Energ.*, vol. 6, no. 1, pp. 41-52, 1993.

### 이 인 기 (In-Ki Lee)



2003년 8월 : 한국해양대학교 전파 공학 학사  
2005년 8월 : 한국해양대학교 전파 공학 석사  
2015년 3월~현재 : 충남대학교 전자통신학과 박사 과정  
2005년 7월~현재 : 한국전자통신연구원 위성광역인프라연구실 선임연구원

<관심분야> 채널부복호, 물리계층 전송  
[ORCID:0000-0001-5976-7423]

### 유 준 규 (Joon-Gyu Ryu)



1999년 2월 : 충남대학교 전파 공학 학사  
2001년 2월 : 충남대학교 전파 공학 석사  
2014년 8월 : 충남대학교 전파 공학 박사  
2001년~현재 : 한국전자통신연구원 위성광역인프라연구실 책임연구원

<관심분야> 위성방송 및 통신 시스템