DBpia

논문 22-47-02-17 The Journal of Korean Institute of Communications and Information Sciences '22-02 Vol.47 No.02
https://doi.org/10.7840/kics.2022.47.2.348

5G LDPC 부호의 성능 평가를 위한 시뮬레이터 구현

임 승 찬◆°

Simulator Implementation for Performance Evaluation of 5G LDPC Codes

Seung-Chan Lim◆°

요 약

본 논문에서는 3GPP TS 38.212 표준에 정의된 5G LDPC 부호의 성능 평가를 위하여 소프트웨어 시뮬레이터를 구현한다. 다양한 부호 파라미터에 대한 시뮬레이션을 수행함으로써 5G LDPC 부호화 과정을 구성하는 각 단계별 동작을 확인하였다. 또한, 4G LTE 터보 부호와의 성능 비교를 통해 5G LDPC 부호의 우수한 오류정정 능력을 검증하였다.

Key Words : 5G, LDPC code, encoding, simulator implementation, performance evaluation

ABSTRACT

In this letter, we implement a software simulator to evaluate the performance of 5G LDPC code defined in 3GPP TS 38.212 technical specification. We investigate each step of 5G LDPC encoding procedure via computer simulations for various code parameters. Moreover, we verify the superior error-correcting capability of the 5G LDPC code against the 4G LTE turbo code.

Ⅰ. 서 론

Low-density parity-check (LDPC)부호는 우수한 오류정정 능력과 함께 효율적인 병렬 복호 알고리즘의 구현이 가능하다. 이에 2016년 11월 3GPP 표준화 회의에서 5G 표준 채널 코딩 기술로서 LDPC 부호가 채택되었다[1]. 이후 3GPP TS 38.212 표준 문서[2]의 규격화가 진행됨에 따라서 5G LDPC 부호에 대한 소개와 성능 평가 결과에 대한 관심이 집중되었다.

기존 문헌[3,4]에서는 5G LDPC 부호화 과정 중에서 각각 LDPC 코딩과 레이트 매칭 단계에 집중한 소개와 분석을 다루었다. 기고문[5]의 성능 평가에서는 정보어 길이에 대하여 특정 블록 에러율(block error rate, BLER) 달성에 요구되는 신호 대 잡음비(signal-to-noise-ratio, SNR)가 제시되었지만, SNR에 대한 에러율 성능 평가 결과는 제시되지 않았다. 또한, 논문[7]에서는 코드 블록 길이가 8448인 경우만 고려되어 성능 평가가 수행되었다. 이처럼 부호화 과정의 각 단계별 동작 확인 및 다양한 부호 파라미터에 대한 성능 평가가 기존 문헌을 통하여 충분히 다루어지지 못하였기 때문에 향후 5G LDPC 부호 시뮬레이터의 구현과 성능 평가 결과의 검증을 위한 참고 자료가 추가적으로 필요하다.

본 논문에서는 5G LDPC 기반 소프트웨어 시뮬레이터를 구현하고 다양한 부호 파라미터에 대한 성능 평가를 수행한다. 이를 위해 3GPP TS 38.212 규격에 정의된 5G LDPC 부호화 과정에 따라 시뮬레이터 구현 방안을 소개하고, 다양한 부호 파라미터에 대한 시뮬레이션을 통해 부호화 과정의 각 단계를 확인한다. 또한, 다양한 변조 차수와 부호율에 대하여 4G LTE 터보 부호와의 성능 비교를 통해 5G LDPC 부호의 우수성을 검증한다.

Ⅱ. 5G LDPC 부호화 과정

5G LDPC 부호화 과정은 CRC 첨가, 코드 블록 분할, LDPC 코딩, 레이트 매칭, 코드 블록 결합의 5단계로 구성된다. 본 논문에서는 표준 규격[2]에 정의된 각 단계를 모듈화함으로써 전체 5G LDPC 부호화 과정을 구현하였다. 본 장에서는 시뮬레이터를 구성하는 모듈별 상세 동작을 설명한다.

※ 본 연구는 한경대학교 2021년도 학술연구조성비의 지원에 의한 것임. (This work was supported by a research grant from Hankyong National University in the year of 2021.)

◆° First and Corresponding Author : (ORCID:0000-0002-7630-8533)School of ICT, Robotics & Mechanical Engineering, Hankyong National University, sclim@hknu.ac.kr, 조교수, 정회원

논문번호 : 202112-338-D-LU, Received December 17, 2021; Revised January 6, 2022; Accepted January 10, 2022

www.dbpia.co.kr

2.1 CRC 첨가

입력 비트의 길이 A가 3824 이상이라면 다항식 $g_{\mathrm{CRC24}A}(D)$를 이용하여 24개의 CRC 비트를 생성하고, 이하라면 다항식 $g_{\mathrm{CRC16}}(D)$을 이용하여 16개의 CRC 비트를 생성한다. 최종적으로 입력된 A 개의 비트에 L 개의 CRC 비트를 첨가한다.

2.2 Base graph(BG) 선택

입력 비트 수 A가 292 이하이거나 A가 3824 이하이고, 부호율 R이 0.67 이하이거나 R이 0.25 이하라면, 이후의 LPDC 코딩 단계를 위해 BG 2를 선택한다. 그 밖의 경우라면 BG 1이 선택되어 부호화 과정을 이어서 수행한다.

2.3 코드 블록 분할

최대 코드 블록 크기 K_{cb}는 BG 1에 대하여 $K_{cb}=8448$로 정의되어 있고, BG 2에 대하여 $K_{cb}=3840$으로 정의되어 있다. 따라서 $B>K_{cb}$인 경우, 입력 비트열이 여러 개의 코드 블록으로 분할되어 전송된다. 각 $0\le r\le C-1$번째 코드 블록에는 다항식 $g_{\mathrm{CRC24}B}(D)$을 이용하여 24개의 CRC 비트를 추가로 첨가한다.

2.4 LDPC 코딩

5G 표준의 [2, Table 5.3.2-2]와 [2, Table 5.3.2-3]에는 BG 1과 BG 2에 대한 기저 행렬(base matrix) $\boldsymbol{H}_{BG}$의 구조가 각각 표현되어 있다. BG 1에 대한 기저 행렬은 46개의 행과 68개의 열을 가지고, BG 2에 대한 기저 행렬은 42개의 행과 52개의 열을 가진다. 행과 열의 인덱스에 대응되는 기저 행렬의 원소는 1로 정의되고, 나머지 원소는 0으로 정의된다.

5G LDPC 부호의 패리티 검사 행렬은 기저 행렬의 원소를 크기가 Z_c인 부분 행렬로 치환함으로써 구성된다. 기저 행렬의 원소 중 0으로 정의된 부분은 크기가 Z_c인 영 행렬로 치환되고, 1로 정의된 부분은 크기가 Z_c인 항등 행렬의 행들을 우측으로 $P_{i,j}$ 번 순환 이동시킨 순열 행렬로 치환된다. 여기서 $P_{i,j}$는 $P_{i,j}=\mathrm{mod}(V_{i,j},Z_c)$의 식으로 결정되며 상수 $V_{i,j}$는 [2, Table 5.3.2-2]와 [2, Table 5.3.2-3]에서 기저 행렬의 i 번째 행 및 j 번째 열에 할당된 상수를 의미한다.

입력된 각 코드 블록과 패리티 검사 행렬에 대하여 패리티 검사 조건을 만족하는 패리티를 생성한다. 입력된 코드 블록 중 앞에 있는 $2Z_c$ 개의 비트는 천공(puncturing)되고, 나머지 비트와 패리티 비트는 순차적으로 출력 비트를 구성한다.

2.5 레이트 매칭

레이트 매칭 단계에서는 각 코드 블록마다 비트 선택 과정과 비트 인터리빙 과정을 수행한다. 비트 선택 과정의 수행을 위해서 원형 버퍼의 크기 N_{cb}와 $0\le r\le C-1$번째 코드 블록에 대한 출력 비트열 길이 E_r을 미리 계산한다. 또한, 주어진 redundancy version rv_{id}를 이용하여 [2, Table 5.4.2.1-2]에 정의된 비트열의 시작점 k_0를 설정할 수 있다. 비트 선택 과정의 입력 비트열은 원형 버퍼에 우선 입력된 후 시작점 k_0부터 E_r의 길이를 가지는 비트열을 출력함으로써 수행된다.

비트 인터리빙 과정에서는 비트 선택 과정의 출력 비트 열을 블록 인터리빙한다. 주어진 변조 차수 Q에 대하여 $Q\times E_r$의 크기를 가지는 버퍼를 고려한다. 비트 선택 과정의 출력 비트열을 열 방향에 따라 순차적으로 모두 입력한 후 행 방향에 따라 순차적으로 출력함으로써 비트 인터리빙 과정을 수행할 수 있다.

2.6 코드 블록 결합

분할된 C개의 코드 블록에 대하여 부호화 과정이 완료되면 최종적으로 이들을 결합하여 수송 블록(transport block)을 구성한다. 코드 블록 결합 단계에서는 부호화된 C개의 코드 블록을 순차적으로 결합함으로써 길이 G의 출력 비트열을 구성한다.

Ⅲ. 시뮬레이션 결과

5G LDPC 부호의 성능 평가를 위하여 C++에 기반하여 시뮬레이터를 구현하고 수송 블록에 대한 BLER 성능을 AWGN 채널에 대하여 평가하였다. 복호 알고리즘으로써 최대 반복 횟수가 50회로 설정된 합-곱 알고리즘[8]을 구현하였다.

그림 1은 최종 수송 블록 길이 G, 최초 입력 비트 길이 A의 부호 파라미터 설정 시 수행되는 5G LDPC 부호화 과정의 단계 별 동작을 표현한다. 부호 파라미터 (G,A)는 5G LDPC 부호화 과정을 구성하는 5단계의 동작이 구분되어 확인될 수 있도록 설정하였다. 예를 들어, $(10400,2000)$로 설정되는 경우, CRC 첨가 단계에서 16개의 비트가 첨가되고, BG 선택 단계에 의해 기본 부호율이 1/5인 BG 2가 선택되며, 코드 블록의 길이가 상대적으로 짧으므로 분할이 되지 않는다. 또한, 전체 부호율이 1/5과 유사하기 때문에 레

www.dbpia.co.kr

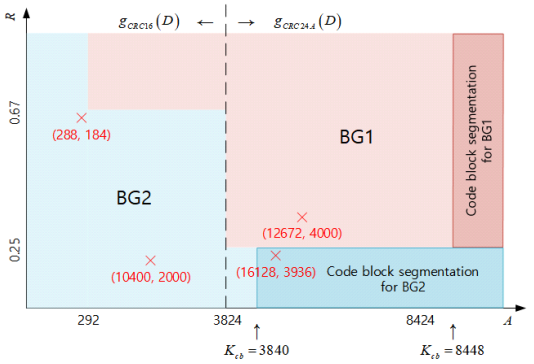

그림 1. 부호 파라미터 (G,A)에 대한 5G LDPC 부호화 과정의 단계별 동작.
Fig. 1. Each step of 5G LDPC encoding for code parameters (G,A).

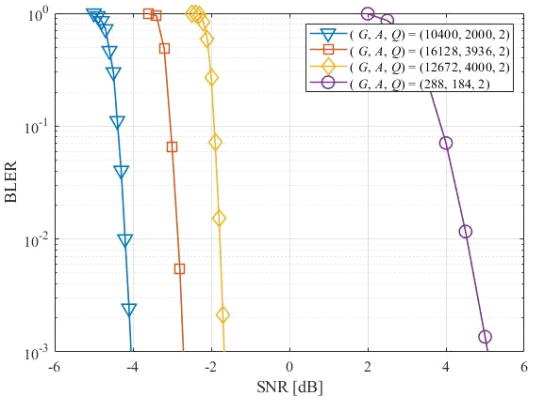

그림 2. 다양한 부호 파라미터에 대한 BLER 성능.
Fig. 2. BLER for various code parameters.

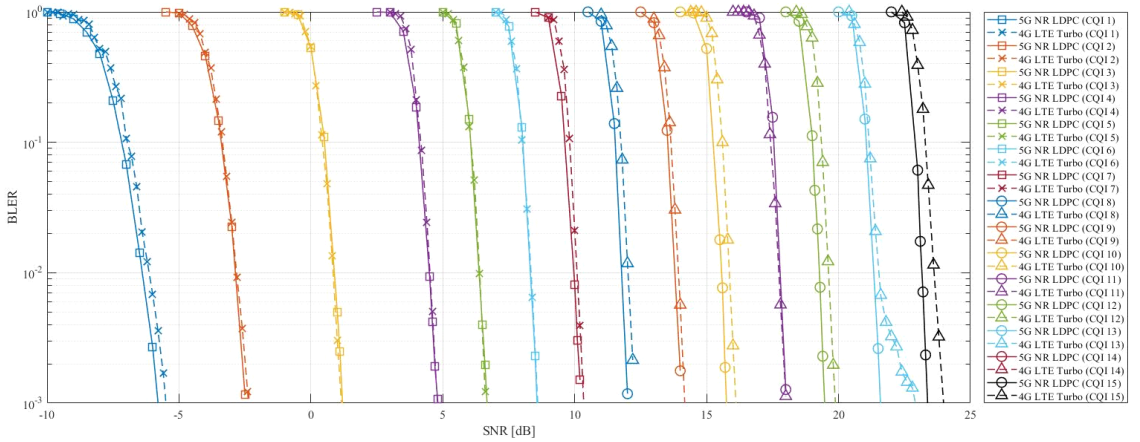

그림 3. 5G LDPC 부호와 4G LTE Turbo 부호의 성능 비교.
Fig. 3. Performance comparison of 5G LDPC codes and 4G LTE Turrbo codes.

이트 매칭 단계의 동작이 미미하게 수행됨을 알 수 있다. 반면, 파라미터를 (288,184)로 설정하면 높은 부호율을 지원하기 위해 레이트 매칭 단계의 동작이 중요해지는 사실을 확인할 수 있다. 긴 길이의 부호를 고려하기 위해 (16128,3936)의 파라미터를 설정하면, 24비트의 CRC 비트가 첨가되고 2개의 코드 블록으로의 분할이 수행되는 차이점을 관찰할 수 있다. 부호 파라미터가 (12672,4000)로 설정된다면, 기본 부호율이 1/3인 BG 1이 선택된다.

그림 2는 5G LDPC 부호의 BLER 성능 평가 결과를 보여준다. 성능 평가를 위하여 그림 1에 표현된 부호 파라미터 (G,A)를 고려하고, BPSK 변조기법 $(Q=2)$을 적용하였다. 그림 1의 부호 파라미터는 5G LDPC 부호화 과정의 각 단계가 구분되어 동작하도록 설정되었기 때문에 그림 2의 결과는 5G LDPC 부호 시뮬레이터 구현 시 각 모듈별 구현을 검증하기 위한 참고 자료로써 활용 가능하다.

그림 3은 표준 규격[9, Table 5.2.2.1-3]에 정의된 15개의 CQI에 대한 성능 비교 결과를 보여준다.[1] 해당 CQI 표에서는 QPSK, 16QAM, 64QAM, 256QAM의 변조 기법이 고려되며, 부호율은 0.0762부터 0.9258의 범위로 다양하게 정의되어 있다. 각 CQI에 대하여 4개의 물리자원 블록에 해당하는 데이터가 전송됨을 가정하였다.

5G LDPC 부호의 비교 대상으로서 4G LTE 터보 부호 로 설정된 log-MAP 알고리즘을 구현하였다. 5G LDPC 부호와 4G LTE 터보 부호의 성능 비교를 위한 전산 실험에서는 반복 복호 알고리즘의 수렴을 보

1) 논문[7]에서는 표준 규격[9, Table 5.2.2.1-2]의 CQI에 대한 성능 평가 결과가 제시되어 있으며, 해당 CQI 표에는 256QAM 변조 기법이 고려되지 않았다.

www.dbpia.co.kr

장하기 위하여 충분히 큰 반복 횟수를 적용하였음을 알 수 있다. 이를 통해 충분한 복호 복잡도를 활용함으로써 각 부호가 달성 가능한 오류정정 능력을 그림 3에 비교하였다. 그림 3의 성능 비교 결과를 통해 표준 규격[9, Table 5.2.2.1-3]의 모든 CQI에 대하여 5G LDPC 부호가 4G LTE 터보 부호 대비 유사하거나 우수한 오류정정 능력을 갖는 사실을 관찰할 수 있다. 그림 3의 결과는 향후 5G 표준 규격에 기반한 시스템 레벨 시뮬레이터 구현 시 변조 및 코딩 방식 (modulation and coding scheme, MCS) 결정에 활용될 수 있을 것으로 판단된다.

Ⅳ. 결 론

본 논문에서는 3GPP TS 38.212 표준에 기반하여 C++ 기반 시뮬레이터를 구현하였다. 본 논문에서 수행된 다양한 부호 파라미터에 대한 BLER 성능 평가 결과는 향후 시뮬레이터 구현 시 모듈 별 동작 검증의 참고 자료로써 활용 가능할 것으로 판단된다. 또한, 3GPP TS 38.214 표준의 CQI를 반영한 4G LTE 터보 부호와의 성능 비교를 통해 5G LDPC 부호의 우수한 오류정정 능력을 확인하였다.

References

[1] R1-1701552, "*Final Report of 3GPP TSG RAN WG1 #87 v1.0.0* (Reno, USA, 14th - 18th November 2016)," MCC Support.

[2] 3GPP TS 38.212: *3rd Generation partnership project; Technical specification group radio access network*; NR; Multiplexing and channel coding.

[3] T. Richardson and S. Kudekar, "Design of low-density parity check codes for 5g new radio," *IEEE Commun. Mag.*, vol. 56, no. 3, pp. 28-34, Mar. 2018.

[4] F. Hamidi-Sepehr, A. Nimbalker, and G. Ermolaev, "Analysis of 5G LDPC codes rate-matching design," in *Proc. 2018 IEEE 87th VTC Spring*, pp. 1-5, 2018.

[5] R1-1801991, "*Performance evaluation of NR channel coding*," Samsung, 3GPP TSG RAN WG1 Meeting #92, Athenes, Greece, Feb. -Mar. 2018.

[6] J. H. Bae, A. Abotabl, H.-P. Lin, K.-B. Song, and J. Lee, "An overview of channel coding for 5G NR cellular communications," *APSIPA Trans. Sign. and Inf. Process.*, vol. 8, pp. 1-13, Jun. 2019.

[7] S.-C. Lim, W. Wang, and H. Park, "Performance evaluation of 5G NR channel codes," in *Proc. KICS Summer Conf.*, Jeju, Korea, Jun. 2019.

[8] F. R. Kschischang, B. J. Frey, and H.-A. Loeliger, "Factor graphs and the sum-product algorithm," *IEEE Trans. Inf. Theory*, vol. 47, pp. 498-519, Feb. 2001.

[9] 3GPP TS 38.214: *3rd Generation partnership project; Technical specification group radio access network*; NR; Physical layer procedures for data.

www.dbpia.co.kr